

فصل ششم

جزوه الکترونیک (۲)

دانشگاه صنعتی سهند - تبریز، نیمه اول، ص ۴۵

صفحه	عنوان
۸	بخش اول؛ بررسی ترانزیستور و مدارهای ساده آن
۱۵	① : ترانزیستورهای Bipolar
۱۲	۱-۱ - مدل هیبرید یک ترانزیستور Bipolar
۱۴	۱-۲ - آرایشهای مختلف ~ ~
۲۲	② : ترانزیستورهای اثر میدان «FET»
۲۳	۲-۱ - ساختمان و طرز کار «J-FET»
۲۴	۲-۲ - معیضه های «J-FET»
۲۸	۲-۳ - ساختمان و طرز کار «MOS-FET»
۲۹	۲-۴ - مایکاس کردن «FET»
۳۱	۲-۵ - مدارهای FET
۳۳	۲-۶ - آرایشهای مختلف FET
۳۹	③ : روش انتخاب سیم پیچ
۳۹	۳-۱ - ~ ~ ~ در مورد «BJT»
۴۲	۳-۲ - ~ ~ ~ ~ ~ «FET»
۴۷	④ : تقویت کننده های حیدر طبقه
۵۷	بخش دوم؛ بررسی مدارهای تقویت کننده ها
۵۹	① : مدارهای بایاس
۵۹	۱-۱ - خازن bypass در امپتر
۶۲	۱-۲ - خازن کوپلینگ

صفحه	عنوان
۶۲	۱-۲. محاسبه تقریبی خازنهای کوپلرز و bypass
۷۰	۲. فرکانسهای میانی:
۷۰	۲-۱. مدل $\pi$ ترانزیستور در فرکانسهای میانی پایین
۷۲	۳. فرکانسهای بالا:
۷۲	۳-۱. مدل ترانزیستورهای BJT و FET در فرکانسهای بالا
۷۴	۳-۲. قضیه میلر
۷۵	۳-۳. آرایش های مختلف ترانزیستور در فرکانسهای بالا
۸۷	بخش سوم: تقویت کننده های قدرت:
۸۹	۱- تقویت کننده کلاس A:
۹۰	۱-۱. بررسی بک تقویت کننده ساده کلاس A
۹۱	۱-۲. استفاده از سلف در تقویت کننده کلاس A
۹۲	۱-۳. بررسی محدودیتهای توان، جریان و
	ولتاژ بک ترانزیستور
۹۳	۱-۴. استفاده از ترانستورهای توپر در تقویت کننده کلاس A
۹۰-۱	۲- تقویت کننده کلاس B:
۹۰-۱	۲-۱. تقویت کننده پوش پول کلاس B با ترانس
۹۰-۸	۲-۲. تقویت کننده پوش پول کلاس B بدون ترانس
۹۰-۸	۲-۲-۱. برداشتن ترانس خروجی
۹۰-۹	۲-۲-۲. برداشتن ترانس ورودی
۹۰-۹	۱-۲-۳. استفاده از ترانزیستورهای مکمل

صفحه	عنوان
۱۱۹	بخش چهارم : تقویت کننده های دینرانسیل
۱۲۰	۱- بررسی مدل ساده یک تقویت کننده دینرانسیل :
۱۲۰	۱-۱- حالت سینکال مشترک
۱۲۱	۱-۲- حالت سینکال دینرانسیل
۱۲۲	۱-۳- حالت کلی تقویت کننده دینرانسیل
۱۲۳	۲- منابع جریان در تقویت کننده دینرانسیل :
۱۲۴	۲-۱- محاسبه مقاومت دینامیکی یک منبع جریان
۱۲۴	۲-۲- انواع دیگر منابع جریان
۱۲۵	۲-۳- کاربرد منبع جریان در تقویت کننده دینرانسیل
۱۲۶	۳- تقویت کننده دینرانسیل نامنوارن :
۱۲۷	۴- استفاده از طبقه دینرانسیل بعنوان تقویت کننده DC :
۱۲۷	بخش پنجم : تقویت کننده های عملیاتی
۱۲۸	۱- طبقات مختلف یک OP.Amp :
۱۲۸	۱-۱- طبقه ورودی
۱۲۸	۱-۲- طبقه افزایش ضریب تقویت
۱۲۹	۱-۳- تغییر سطح دهنده
۱۲۹	۱-۴- طبقه نهایی
۱۳۰	۲- کاربردهای خطی OP.Amp :
۱۳۱	۲-۱- تقویت کننده معکوس کننده
۱۳۳	۲-۲- تقویت کننده معکوس کننده
۱۳۴	۲-۳- تقویت کننده اختلاط
۱۳۶	۲-۴- جمع کننده

صفحه	عنوان
۱۶۰	۲.۵. تعریف کننده
۱۶۱	۲.۶. اشکال گیر
۱۶۲	۲.۷. متن گیر
۱۶۳	۲.۸. مدل امپدانس
۱۶۴	۲.۹. مدل ولتاژ به جریان
۱۶۵	۲.۱۰. مدل جریان به ولتاژ
۱۶۸	۳. کاربردهای غیر خطی OP.Amp :
۱۶۹	۳.۱. تقویت کننده نگارینی
۱۷۰	۳.۲. تقویت کننده آنتی نگارینی
۱۷۱	۳.۳. یکسوزها
۱۷۲	۳.۴. ضرب کننده آنالوگ
۱۷۳	۳.۵. مقایسه کننده
۱۷۴	۳.۶. ترانزیستور
۱۷۵	۴. مشخصات یک CP.Amp واقعی :

## بخش ششم : تقویت کننده های فیدبک :

۱۷۶	۱. بررسی خواص فیدبک منفی
۱۷۷	۱.۱. تثبیت بهره تقویت کننده
۱۷۸	۱.۲. کاهش نویز یا افزایش سیگنال به نویز
۱۷۹	۱.۳. کاهش خروجی
۱۸۰	۱.۴. افزایش پهنای باند
۱۸۱	۲. انواع فیدبک ها :
۱۸۲	۲.۱. فیدبک مثبت - مثبت

صفحه	عنوان
۱۹۴	۲.۲ - فیدبک سری - سری
۱۹۵	۲.۳ - فیدبک سری - شنت
۱۹۶	۲.۴ - فیدبک شنت - سری
۱۹۸	۳ - انواع فیدبک های غیر ایده آل :
۱۹۸	۳.۱ - فیدبک شنت - شنت غیر ایده آل
۲۰۳	۳.۲ - فیدبک سری - سری غیر ایده آل
۲۰۷	۳.۳ - فیدبک سری - شنت غیر ایده آل
۲۱۱	۳.۴ - فیدبک شنت - سری غیر ایده آل
۲۱۵	۳.۵ - خلاصه

## بخش هفتم: منابع تغذیه تثبیت شده

### ۱ - منابع رنژار :

- ۱۰۱ - یکساز ول
- ۱۰۲ - تثبیت رنژار با اسناد از دید رنژ
- ۱۰۳ - مدار سری

### ۲ - استفاده از فیدبک در منابع تغذیه :

### ۳ - تثبیت کننده های رنژار بهر دو مدارهای مجتمع

- ۱۴۷ ضمیمه (۱) : مدار دارلینگتون
- ۲۴۹ ضمیمه (۲) : جدول مناسبات و خازنهای استاندارد
- ۱۵۲ ضمیمه (۳) : چند امتحان نهائی

# بخش ۱

## بررسی ترانزیستور و مدارهای ساده آن

ترانزیستور یکی از متداولترین المانهای است که در مدارهای الکترونیکی بکار می رود. با توجه به نحوه تغذیه آن می تواند بصورت خلی و یا غیر خلی در مدار مورد استفاده بگیرد. بطور کلی ترانزیستورها به دو گروه عمده تقسیم بندی می شوند.

۱- ترانزیستورهای Bipolar<sup>۱</sup> (BJT)

۲- ترانزیستورهای اثر میدان (FET)<sup>۲</sup>

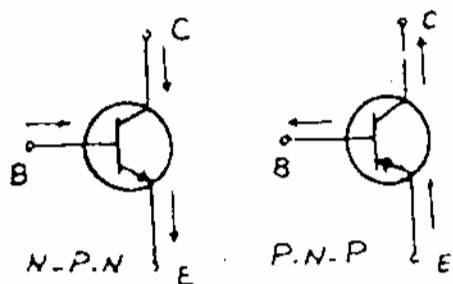
در این بخش ابتدا ترانزیستورهای Bipolar و آرایشهای مختلف آن، سپس ترانزیستورهای اثر میدان و آرایشهای مربوطه مورد مطالعه قرار گرفته و آنگاه روشن می شود که این دو المان بصورت خلی رفتار می نمایند یا ساده می کند و بالاخره در این قسمت کدهای چند طبقه مورد بحث قرار خواهند گرفت.

1: Bipolar Junction Transistor

2: Field Effect Transistor

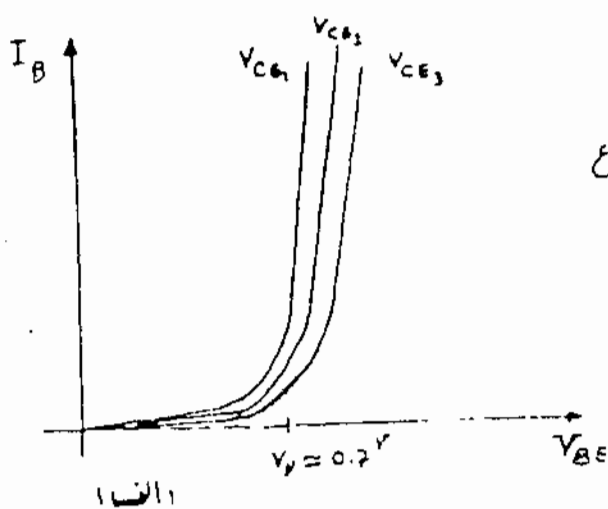
# ۱- ترانزیستورهای Bipolar

ترانزیستورهای Bipolar از سه لایه نیمه هادی P و N تشکیل شده اند که بسته به نحوه قرار گرفتن این لایه ها، آنها را P-N-P یا N-P-N می نامند. شکل (۱.۱) مدل شماتیکی ترانزیستورهای P-N-P، N-P-N را نمایش می دهد.

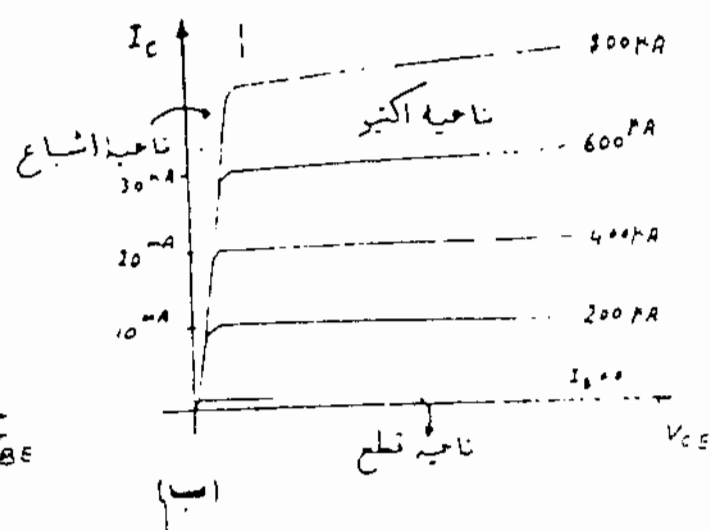


شکل (۱.۱)

بطور کلی دو مشخصه اصلی برای ترانزیستور را در نظر می گیریم ۱) مشخصه ورودی [شکل ۱.۲-ا] ۲) مشخصه خروجی که بسته ناحیه تقسیم می شود: ناحیه آکتیو (فعال) - ناحیه قطع و ناحیه اشباع [شکل ۱.۲-ب]



شکل (۱.۲-ا)

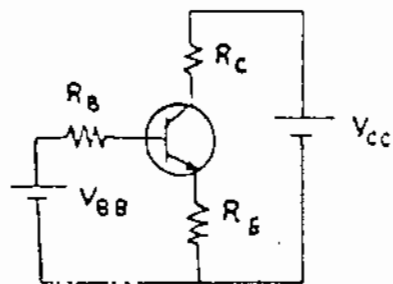


شکل (۱.۲-ب)

شکل (۱.۲)

از کاربردهای مهم ترانزیستور می توان انواع تقویت کننده ها را نام برد. ساده ترین نوع تقویت کننده حلقی است یعنی سیکنال ورودی بدون تغییر شکل را عموماً با دامنه ای مناسب با دامنه ورودی در خروجی ظاهر می شود.

معمولاً اینکه از ترانزیستور بعنوان تقویت کننده استفاده کنیم باید آنرا در نقطه کاری که در ناحیه مورد نظر می باشد قرار دهیم.



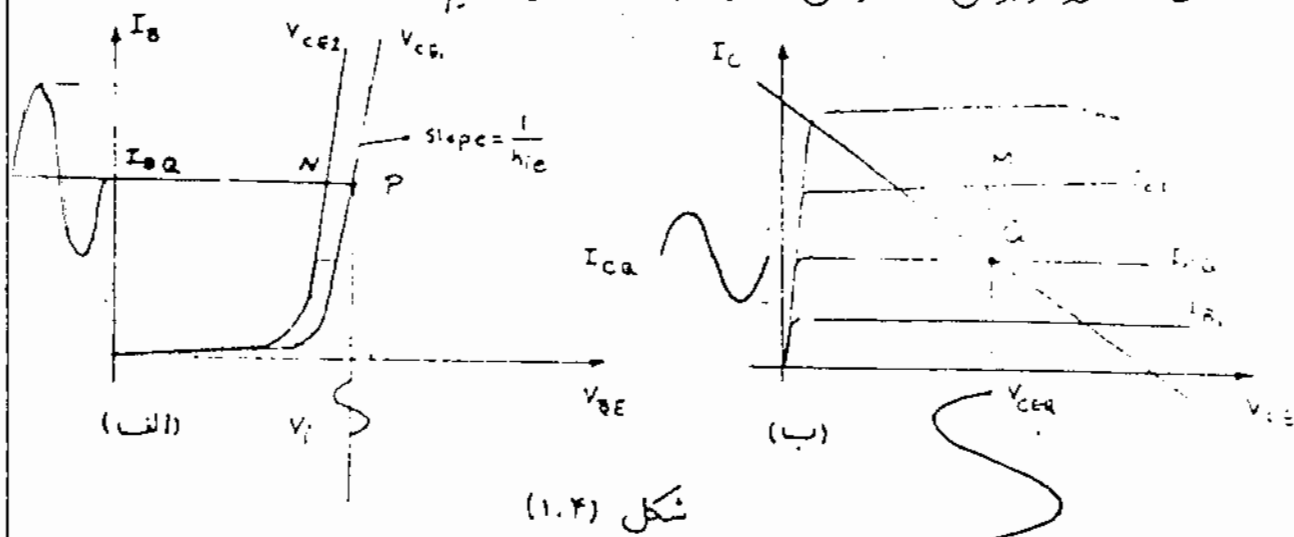
شکل (۱.۳)

نکته (۱.۳) مدل باباس ساده یک ترانزیستور می باشد.  
از معادلات حلقه درونی و خروجی مدار، نقطه کار بدست می آید.

$$V_{BB} = [R_B + (1+\beta)R_E] I_{BQ} + V_{BEQ} \quad (\text{بافتض ایند ترانزیستور دنا میه اکتیو باشد})$$

$$V_{CC} = (R_C + R_E) I_{CQ} + V_{CEQ} \quad (\text{معادله خط بار})$$

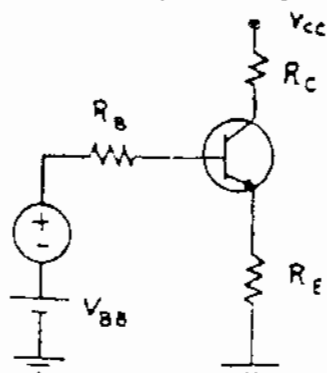
حال مشخصه درونی و خروجی ترانزیستور را در نظر می گیریم. [شکل ۱.۴]



شکل (۱.۴)

نقطه کار Q از تقاطع مشخصه  $I_C - V_{CE}$  با خط بار بدست می آید اگر نقطه کار Q در ناحیه اکتیو قرار گرفته باشد ترانزیستور در حول نقطه کار Q بصورت خطی عمل می کند. (به نرط آنگد سبتال کو چک باشد)

در نقطه Q در مشخصه خروجی نقطه P در مشخصه درونی مماسهایی بر



شکل (۱.۵)

منحنی رسم می کنیم اگر سبتال سبتوس  $V_i$  به مدار اعمال شود [شکل ۱.۵] موج تغییرات  $I_B$  حول نقطه P خواهد شد.

چنانچه دامنه  $V_i$  باندازه کافی کوچک باشد می توان فرض کرد که این تغییرات در خط مماس در نقطه P صورت می گیرد بنابراین یک موجان سبتوس خواهد بود.

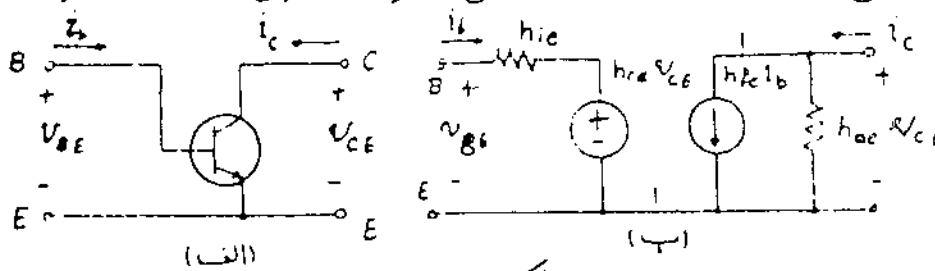


تعبیر جریان در دس موجب تغير جريان خروجی می شود یعنی نقطه کار ترانزیستور حول نقطه Q روی خط بار تغییر خواهد کرد که با توجه به تزیب خطی بکار رفته شکل جریان  $i_c$  نیز یک سینوسی با دامنه ای برابر دامنه جريان  $i_b$  خواهد بود

### (۱.۱) مدل هیبرید یک ترانزیستور Bipolar

اگر نقطه کار ترانزیستور در ناحیه اکتیو قرار گیرد و دامنه دست زبانی در دس به اندازه کافی کوچک باشد در نتیجه ترانزیستور بصورت خطی عمل می کند بنابراین می توان در حول نقطه کار Q برای ترانزیستور یک مدل دینامیکی خطی تعریف کرد و مشخصات مختلف تقویت کننده (امپدانس در دس، امپدانس خروجی، ضریب تقویت، ...) را توسط این مدل بدست آورد.

یکی از مدلهای دینامیکی که برای ترانزیستور در نظر گرفته می شود مدل هیبرید (hybrid) می باشد. شکل (۱.۶) مدل دینامیکی هیبرید را برای حالت امیتر مشترک نشان می دهد.



شکل (۱.۶)

با توجه به شکل (۱.۶) داریم:

$$\begin{cases} v_{be} = h_{ie} i_b + h_{re} v_{ce} \\ i_c = h_{fe} i_b + h_{oe} v_{ce} \end{cases}$$

که بار استرهای  $h$  از روابط زیر بدست می آیند.

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta v_{be}}{\Delta i_b} \right|_{v_{ce}=0}$$

$$h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta v_{be}}{\Delta v_{ce}} \right|_{i_b=0}$$

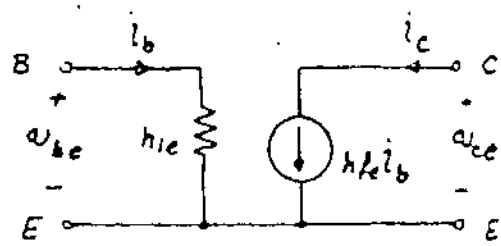
$$h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce}=0} = \left. \frac{\Delta i_c}{\Delta i_b} \right|_{v_{ce}=0}$$

$$h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b=0} = \left. \frac{\Delta i_c}{\Delta v_{ce}} \right|_{i_b=0}$$

این پارامترهای رایج توان از مشخصه های ورودی و خروجی نیز بدست آورد با توجه به تعریف  $h_{oe}$  شیب خط مماس در نقطه کار  $Q$  در مشخصه خروجی می باشد بهین ترتیب  $h_{fe}$  طول پاره خط  $MQ$  به تغییرات جریان بیس است، همچنین  $h_{re}$  طول پاره خط  $P-N$  به تغییرات ولتاژ کلکتور-بیس و بالاخره  $h_{ie}$  عکس شیب خط مماس بر مماسی در نقطه  $P$  می باشند.

همانطوریکه از مشخصه های بیس است  $h_{oe}$  و  $h_{re}$  مقادیر کوچکی هستند، همچنین در ساخت ترانزیستور نیز سعی می شود که تا حد امکان  $h_{oe}$  و  $h_{re}$  را کوچک نمایند در نتیجه می توان برای سادگی از  $h_{oe}$  و  $h_{re}$  صرف نظر کرد

که در این صورت مدل جسیپد به صورت شکل (۱.۷) ساده می شود.



$$\begin{cases} v_{be} = h_{ie} i_b \\ i_c = h_{fe} i_b \end{cases}$$

شکل (۱.۷)

که در این معادلات  $h_{fe}$  همان  $\beta$  و  $h_{ie}$  معادلت دیباکی بیس ایستری باشد.

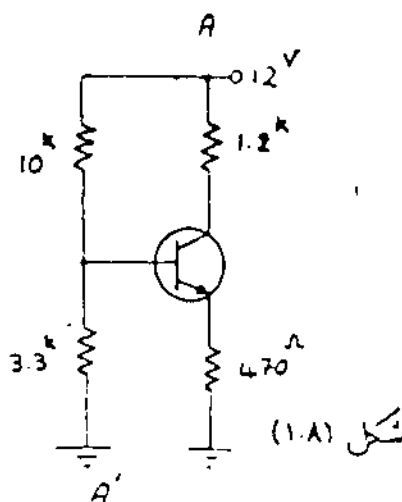
$$I_b \approx I_s e^{\frac{V}{V_T}}$$

$$h_{ie} = \frac{\partial v}{\partial I_b} = \frac{V_T}{I_b} = \beta \frac{V_T}{I_c}$$

که معمولاً در درجه حرارت

اطاق ( $T \approx 20^\circ$ ) مقدار  $V_T$

تقریباً برابر  $25^{mV}$  می باشد.



شکل (۱.۸)

مثال نقطه کار و  $h_{ie}$  را برای مدار شکل (۱.۸) بدست

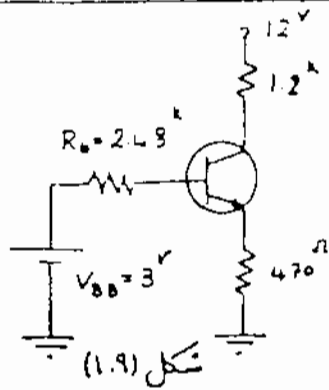
آوردید ( $V_{be} = 0.7$   $\beta = 50$ )

حل: از بخش  $AA'$  معادل تونی آنرا در مدار قرار

می دهیم [شکل ۱.۹]

$$V_{38} = \frac{3.3}{10 + 3.3} \times 12 = 3V$$

$$R_b = 10k \parallel 3.3k = 2.48k\Omega$$



$$3 = 24.9 \frac{I_C}{50} + 0.7 + 1.47 I_C \Rightarrow I_C = I_E = 4.4 \text{ mA}$$

$$V_{CE} = 12 - (1.2 + 0.47) \times 4.4 = 4.65 \text{ V}$$

$$h_{ie} = r \frac{V_T}{I_C} = 50 \frac{25 \text{ mV}}{4.4 \text{ mA}} = 284.1 \Omega$$

## ۱-۲) آرایشهای مختلف ترانزیستور Bipolar :

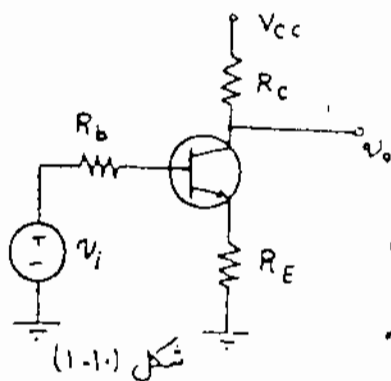
بسته به اینکه سیگنال ورودی به مدار بیس یا امیتر و سیگنال خروجی از مدار کلکتور یا امیتر گرفته شود سه آرایش مختلف در انورت گرفته اند، خواهیم داشت که عبارتند از:

الف، آرایشی امیتر مشترک (C.E) ب، آرایش کلکتور مشترک (C.C)

ج، آرایش بیس مشترک (C.B)

در اینجا ما این آرایشها را از نظر امپدانس ورودی، امپدانس خروجی، ضریب تقویت جریان و ضریب تقویت ولتاژ بررسی می کنیم.

الف، آرایشی امیتر مشترک (Common Emitter Configuration)



مدل ساده یک مدار C.E بدون بایاسینگ، به صورت شکل (۱-۱۰)

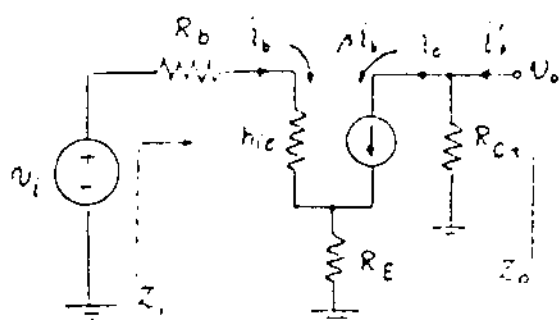
می باشد. ابتدا آنالیز DC انجام می دهیم بدین منظور

کلیمه منابع AC مدار را منفر کرده و نقطه کار ترانزیستور را بدست می آوریم. با استفاده از مشخصات نقطه کار،  $h_{ie}$  را محاسبه کرده.

و سپس با قرار دادن مدل (Small-signal) بجای ترانزیستور و

این بار با منفر کردن کلیمه منابع DC قادر خواهیم بود که مدار را آنالیز AC بنماییم.

شکل (۱-۱۱) مدار معادل AC مدار شکل (۱-۱۰) را نشان می دهد.



- امپدانس ورودی:

$$V_o = -R_c \beta i_b$$

$$V_i = (R_b + h_{ie}) i_b + R_E (1 + \beta) i_b$$

$$\Rightarrow i_b = \frac{V_i}{R_b + h_{ie} + R_E (1 + \beta)} \quad \text{شکل (۱-۱۱)}$$

$$Z_i = \frac{V_i}{i_b} = R_b + h_{ie} + (1 + \beta) R_E$$

- ضریب تقویت ولتاژ:

$$A_v = \frac{V_o}{V_i} = \frac{-\beta R_c i_b}{i_b (R_b + h_{ie} + (1 + \beta) R_E)} \Rightarrow A_v = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) R_E}$$

علامت منی نشان دهنده اختلاف فاز  $180^\circ$  بین ورودی و خروجی این تقویت کننده است. باید در حل مسأله دقت نمود که  $R_c$  ستارست معادل قرار گرفته شده در کلکتور و  $R_E$  ستارست معادل قرار گرفته شده در امیتری باشد.

- ضریب تقویت جریانی:

دیده می شود که

$$A_i = \frac{i_o}{i_i} = \frac{i_c}{i_b} = \beta$$

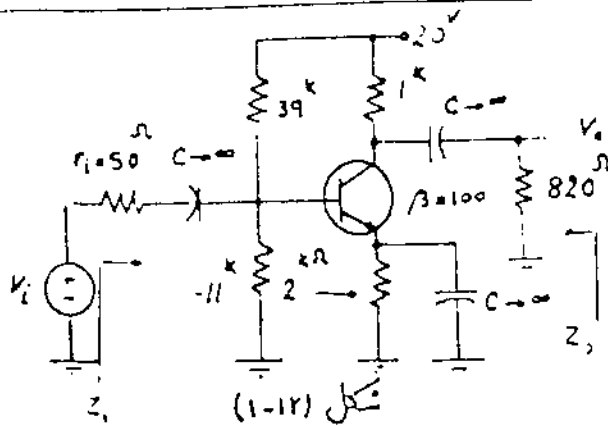
- امپدانس خروجی: برای محاسبه  $Z_o$  ابتدا  $v_i$  را صفر می کنیم. مشاهده می شود که  $Z_o$  می شود در نتیجه:

$$Z_o = \frac{V_o}{i_o} = R_c$$

دیده می شود که با کاهش  $R_E$  مقدار  $A_v$  افزایش می یابد. در نتیجه می توان با اندازه گیری یک خازن با ظرفیت متغیر  $R_E$  را فعال کرد. همچنین در ورودی و خروجی های اینده یعنی ابر الیها از نظر DC از مدار جدا باشند، می توان از خازن کوپلر استفاده کرد.

مثال) محسوست محاسبه نقطه کار ترانزیستور شکل (۱-۱۲) را امپدانس ورودی، امپدانس خروجی و بهره ولتاژ  $A_v = \frac{V_o}{V_i}$  را فرض آنگاه  $V_{BE} = 0.7$  باشد.

حل: ابتدا خازن‌ها را اتصال باز در نظر می‌گیریم و نقطه کار ترانزیستور را محاسبه می‌نماییم.



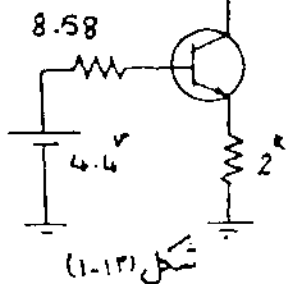
$$R_b = 1 \parallel 39 = 8.58 \text{ k}\Omega$$

$$V_{BE} = \frac{1}{11+39} \times 20 = 4.4 \text{ V}$$

$$4.4 = 8.58 \times \frac{I_c}{100} + 0.7 + 2 \times I_c \Rightarrow I_c = 1.77 \text{ mA}$$

$$V_{CE} = 20 - (1+2) \times 1.77 = 14.68 \text{ V}$$

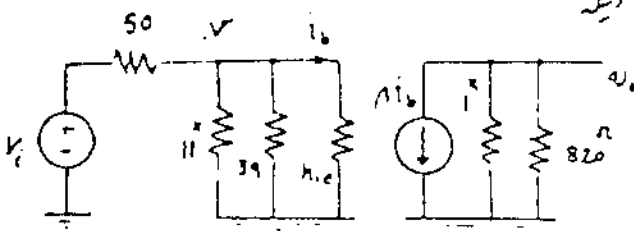
$$h_{ie} = \beta \frac{V_T}{I_c} = 100 \times \frac{25}{1.77} = 1.412 \text{ k}\Omega$$



حال مدل small-signal مدار را با در نظر گرفتن اینک

خازن‌ها اتصال کوتاه می‌باشند بدست می‌آوریم.

[شکل (۱-۱۴)]



$$V_o = -(1 \parallel 0.82) \beta I_b$$

$$V = h_{ie} I_b$$

$$V = \frac{(11 \parallel 39 \parallel h_{ie})}{(11 \parallel 39 \parallel h_{ie}) + 50} V_i$$

$$\frac{V_o}{V} = \frac{-(1 \parallel 0.82) \beta}{h_{ie}}$$

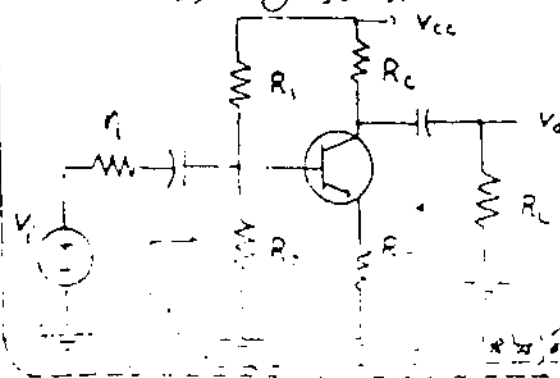
$$A_v = \frac{V_o}{V_i} = \frac{V_o}{V} \times \frac{V}{V_i}$$

$$A_v = \frac{-(1 \parallel 0.82) \beta}{h_{ie}} \times \frac{(11 \parallel 39 \parallel 1.41)}{(11 \parallel 39 \parallel 1.41) + 0.05} = -30.64$$

$$Z_i = (11 \parallel 39 \parallel 1.412) = 1.212 \text{ k}\Omega$$

$$Z_o = 1 \parallel 0.82 = 450.5 \Omega$$

بطور کلی می‌توان گفت که آرایش اینتر متونک دارای خوب ثنوبت رناتر، جریان و توان زیاد است و همین جهت در ثنوبت کنده لم آرایش CE کاربرد زیادی دارد.



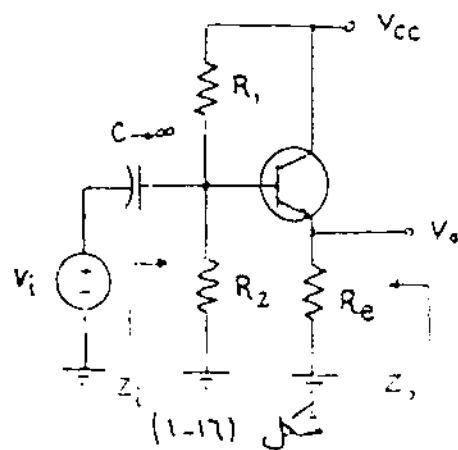
تشریح:

مطوبت محاسبه  $Z_o, Z_i, A_v$

[شکل (۱-۱۵) ترانزیستور (3, h\_{ie})]

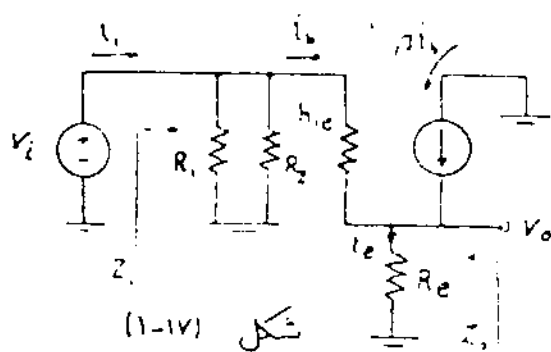
ب- آرایش کلکتور مشترک : (Common Collector Configuration)

یکی دیگر از ترکیب آرایش کلکتور مشترک یا (Emitter follower) می باشد، که در شکل (۱-۱۶) نشان داده شده است.



شکل (۱-۱۶)

برای آنالیز DC منابع AC را منرا کرده و خازنهای کوپلار و bypass را اتصال باز در نظر می گیریم و بدین ترتیب با بدست آوردن نقطه کار،  $h_{ie}$  را محاسبه کرد و سپس مطابق شکل (۱-۱۷) مدل (small signal) آنرا رسم می کنیم.



شکل (۱-۱۷)

- امپدانس ورودی :

$$V_o = (1+\beta) I_b R_e \quad (I)$$

$$(II) \quad V_i = h_{ie} I_b + (1+\beta) I_b R_e \Rightarrow I_b = \frac{V_i}{h_{ie} + (1+\beta) R_e}$$

$$R_1 \parallel R_2 = R_b \quad I_i = \frac{V_i}{R_b} + I_b = V_i \left( \frac{1}{R_b} + \frac{1}{h_{ie} + (1+\beta) R_e} \right)$$

$$Z_i = \frac{V_i}{I_i} \Rightarrow \boxed{Z_i = R_b \parallel (h_{ie} + (1+\beta) R_e)}$$

در حالت کلی  $R_b$  مقاومت معادل در بیس، و  $R_e$  مقاومت معادل در ابستر

می باشد.

- ضریب تقویت ولتاژ :

با توجه به معادلات I و II داریم :

که اگر  $h_{ie} \ll h_{ie} + (1+\beta) R_e$  شود، آنگاه  $A_{v,dc}$  می شود.

$$\boxed{A_{v,dc} = \frac{V_o}{V_i} = \frac{(1+\beta) R_e}{h_{ie} + (1+\beta) R_e}}$$

- ضرب تقویت جریان :  
اگر از رابطه تقسیم جریان استفاده کنیم

$$A_I = \frac{i_c}{i_i} = \frac{(1+\beta)i_b}{i_i} \quad (I)$$

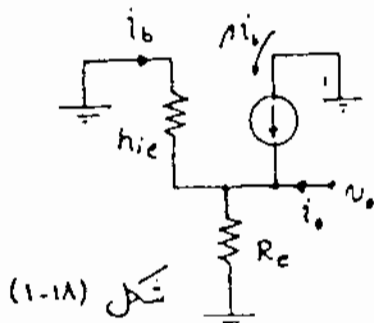
$$i_b = \frac{R_b}{R_b + h_{ie} + (1+\beta)R_e} i_i \quad (II)$$

$$A_I = \frac{(1+\beta)R_b}{R_b + h_{ie} + (1+\beta)R_e}$$

از روابط III و IV نتیجه می گیریم که

- امپدانس خروجی :

برای محاسبه امپدانس خروجی ابتدا  $V_o$  را منفی کنیم  
طابق شکل (۱-۱۸) داریم :



شکل (۱-۱۸)

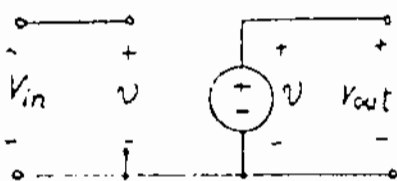
$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0} \quad i_o = \frac{V_o}{R_e} - (1+\beta)i_b \quad i_b = -\frac{V_o}{h_{ie}}$$

$$i_o = \frac{V_o}{R_e} + \frac{V_o(1+\beta)}{h_{ie}} \Rightarrow \frac{i_o}{V_o} = \left( \frac{1}{R_e} + \frac{1}{\left(\frac{h_{ie}}{1+\beta}\right)} \right) \Rightarrow Z_o = R_e \parallel \left( \frac{h_{ie}}{1+\beta} \right)$$

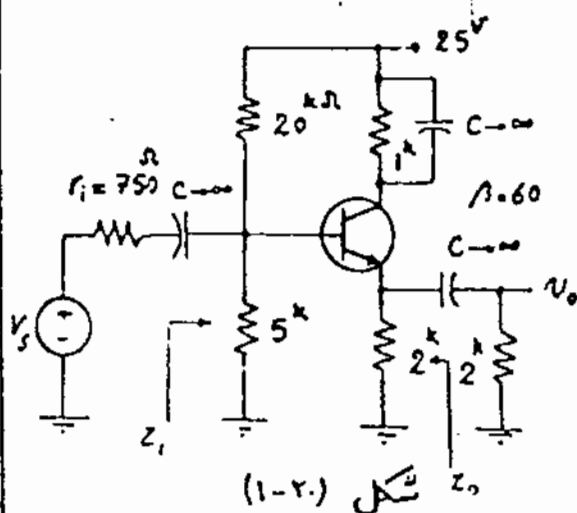
مانند به محاسبات ، مشاهده می شود که مدار C.C. ولتاژ تقویت نمی کند ،  
یعنی  $A_v = 1$  ولی جریان را تقویت می کند و دارای امپدانس خروجی کوچک و امپدانس  
درودی بزرگ است ، ما برای می توان از آن بعنوان مبدل امپدانس  
(Impedance Converter) استفاده کرد

[شکل (۱-۱۹)] در درودی و خروجی تقویت کننده نمی چند

طبقه قرار داد ، به علت اینکه در این مدار ولتاژ بسته  
علا ولتاژ درودی را دنبال می کند به آن (Emitter follower)  
سیر می گویند .



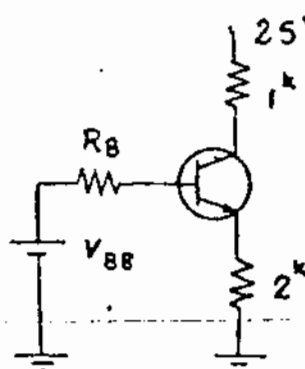
شکل (۱-۱۹)



شکل (۱-۲۰)

ن) مطلوبست محاسبه  $A_v = \frac{v_o}{v_s}$  برای مدار فوق‌الذکر  
شکل (۱-۲۰).

حل: ابتدا برای بدست آوردن نقطه کار  
معادل تون مدار در بیس را بدست  
می‌آوریم [شکل ۱-۲۱]

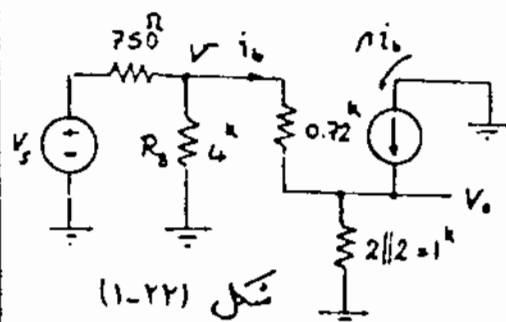


شکل (۱-۲۱)

$$R_B = 5 \parallel 20 = 4^k$$

$$V_{B8} = \frac{5}{20+5} \times 25 = 5^V \quad I_C \approx I_E = \frac{V_{B8} - 0.7}{R_E + \frac{R_B}{1+\beta}}$$

$$I_C = \frac{5 - 0.7}{2 + \frac{4}{1+60}} = 2.08^{\text{mA}} \Rightarrow h_{ie} = \beta \frac{25^{\text{mV}}}{I_C} = 60 \frac{25}{2.08} = 0.72^k$$



شکل (۱-۲۲)

حال مدل دینالکی مدار را رسم می‌کنیم [شکل ۱-۲۲]

۱- امپدانس ورودی:

$$Z_i = R_B \parallel (h_{ie} + (1+\beta)R'_e) = 4 \parallel (0.72 + 61 \times 1) = 3.76^k$$

۱- امپدانس خروجی:

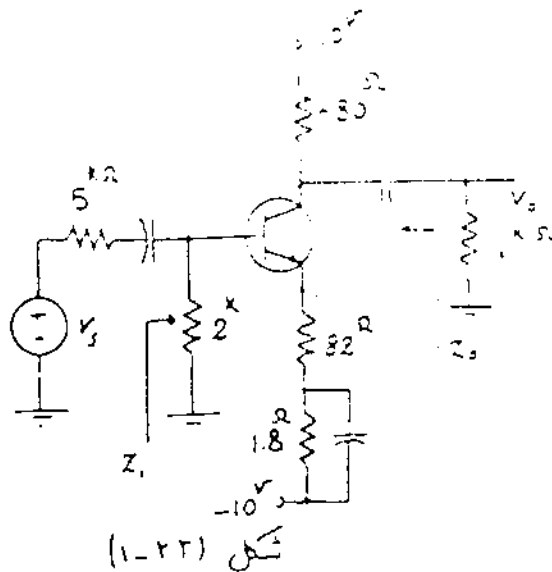
$$Z_o = \left. \frac{v_o}{i_o} \right|_{v_s=0} = R_e \parallel \left( \frac{h_{ie} + R_B \parallel r_i}{1+\beta} \right) = 2 \parallel \left( \frac{0.72 + 4 \parallel 0.075}{61} \right) = 12.8^{\Omega}$$

۱- ضریب تقویت ولتاژ:

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v} \frac{v}{v_s} \quad \frac{v_o}{v} = \frac{(1+\beta)R'_e}{h_{ie} + (1+\beta)R'_e} = \frac{(1+60) \times 1}{0.72 + (1+60) \times 1} = 0.988 \approx 1$$

$$\frac{v}{v_s} = \frac{Z_i}{Z_i + r_i} = \frac{3.76}{3.76 + 0.75} = 0.83 \quad A_v = 0.988 \times 0.83 = 0.82$$





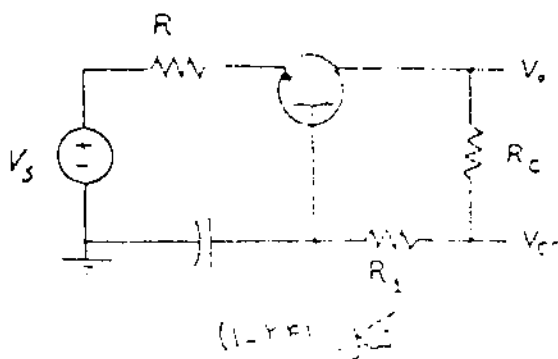
مطلوبت محاسبه امپدانس ورودی

امپدانس ورودی در مرتبه تقریب دوازده

برای مدار شکل (1-22) -

$$(V_{BE} = 0.7V, \beta = 50)$$

ج: آرایش بیس مشترک (Common base Configuration)



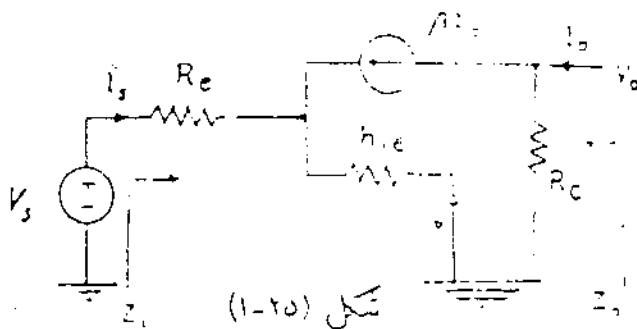
شکل (1-24) مدار یک تقریب ساده

بیس مشترک را نشان می دهد.

پس از مدست آوردن  $h_{ie}$  مدل

میرید را برای این ترانزیستور رسم می کنیم

[شکل 1-25]



- امپدانس ورودی:

$$V_s = R_e i_s - h_{ie} i_b \quad (I)$$

$$i_s = -(1+\beta) i_b \quad (II)$$

$$V_s = R_e i_s + \frac{i_s}{1+\beta} h_{ie} = \left( R_e + \frac{h_{ie}}{1+\beta} \right) i_s \Rightarrow \boxed{Z_i = R_e + \frac{h_{ie}}{1+\beta}}$$

- امپدانس خروجی:

$$Z_o = \left. \frac{V_o}{i_o} \right|_{V_s=0} = R_c$$

اگر  $V_s = 0$  باشد  $i_b = 0$  می شود در نتیجه:

$$A_v = \frac{v_o}{v_s} = \frac{-R_c \beta i_b}{(R_e + \frac{h_{ie}}{1+\beta}) i_s} = \frac{-R_c \beta \frac{-i_s}{1+\beta}}{(R_e + \frac{h_{ie}}{1+\beta}) i_s}$$

$$\Rightarrow A_v = \frac{\beta R_c}{h_{ie} + (1+\beta) R_e}$$

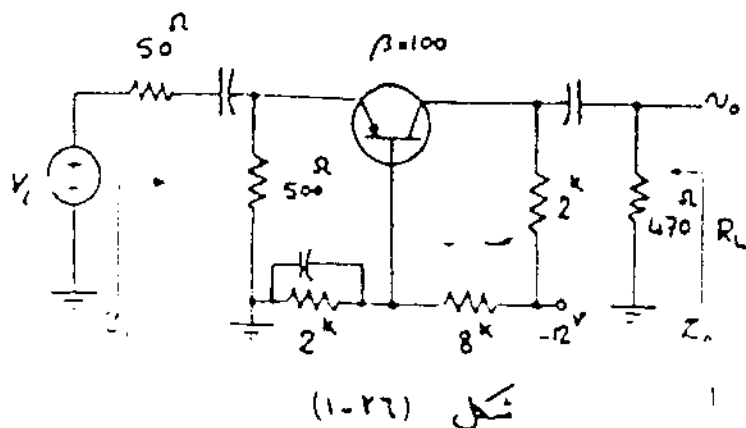
- ضریب تقویت ولتاژ :  
اگر از رابطه (II) استفاده کنیم :  
مشاهده می شود که خروجی این  
تجزیه کننده اختلاف فاز دارد و بار رودی  
ندارد.

- ضریب تقویت جریان :

$$A_I = \left. \frac{-i_c}{i_s} \right|_{i_{o.s.}} = \frac{-\beta i_b}{i_s} = \frac{-\beta \frac{-i_s}{1+\beta}}{i_s} = \frac{\beta}{\beta+1} \approx 1$$

پس می شود که این آرایش دارای  $A_I \approx 1$  و ضریب تقویت ولتاژ آن تقریباً برابر  
ضریب تقویت ولتاژ آمپتر مشترک را می دهد و در حدی آن نسبتاً کمی باشد.

کاربرد عمده آرایش بیس مشترک در فرکانسهای بالای باشد که در بخش دوم  
آنها مطالعه خواهیم کرد.



تجزیه کننده

مطلوبت محاسبه  $Z_o$  ،  $Z_i$

$$A_I = \frac{i_o}{i_i} \quad A_v = \frac{v_o}{v_i}$$

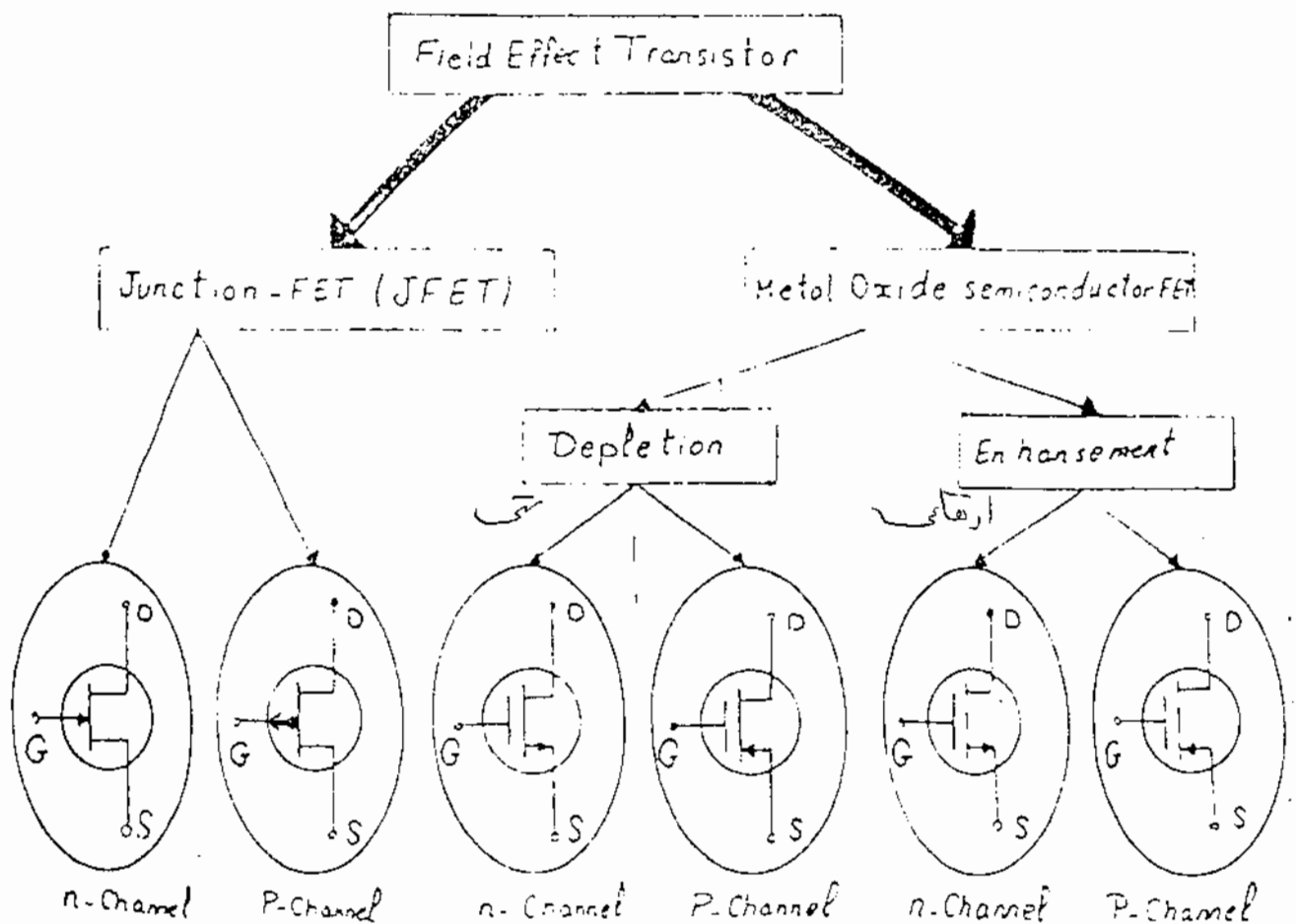
در تقویت کننده شکل (۱-۲۶)

توان تلفاتی در مقاومت  $R_L$   
اگر داشته ولتاژ ورودی  $10^{mV}$  باشد.

## ۲. ترانزیستورهای اثر میدان Field Effect Transistors

در یک ترانزیستور PNP یا NPN معمولی جریان بیس، جریان کلکتور یا ایستراکتور می‌تواند در یک ترانزیستور نوع اثر میدان «FET» و شارژ دودی جریان خودجی را کنترل نماید. مثالهایی از کاربرد FET عبارتند از تقویت کننده‌های دشارژ، Chopper، مدارهای لاجیکی و دستگاههای اندازه‌گیری با ایستدانس دودی بزرگ.

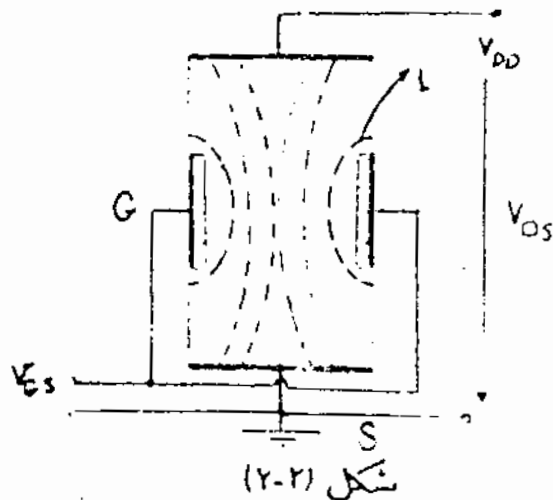
انواع معمول «FET» عبارتند از FET اتصال یا JFET (Junction-FET) و FET نیمه هادی - اکسید-فلزی یا MOSFET (Metal-Oxide-Semiconductor). شکل (۲-۱) انواع مختلف FET و علامت اختصاری آنها را نمایش می‌دهد.



شکل (۲-۱)

## ۲-۱) ساختمان و طرز کار J-FET

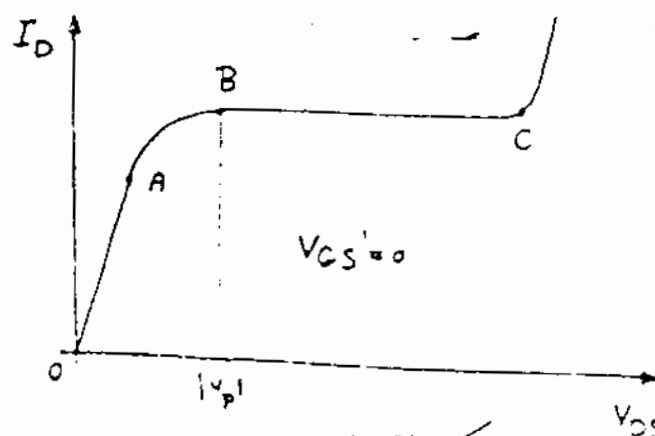
یک نیمه هادی، مثلاً از جنس سیلیسیم دارای نوع  $n$  را می‌گیریم و به دو سر آن دو اتصال فلزی وصل می‌کنیم هرگاه به این اتصالات ولتاژی اعمال شود به علت مقاومت اهمی که نیمه هادی دارد از آن جریانی می‌گذرد. [شکل ۲-۲]



الکترونی را که قطب مثبت منبع به آن وصل است (Drain-D)، الکتروند متصل به قطب منفی را (Source-S) یا منبع حاملها و نیمه هادی بین دو الکتروند را که حاملها از آن عبور می‌کنند (Channel) گویند. در اینجا چون نوع نیمه هادی  $n$  است ترانزیستور را  $n$ -Channel-FET می‌نامند.

حال اگر در دو طرف کانال مقداری ناخالصی  $P$  اضافه کنیم و هر دو را به هم وصل کنیم یک اتصال  $P-N$  بوجود آورده ایم، به الکتروند جدیدی که بدین طریق بوجود آمده است (Gate-G) گفته می‌شود و این الکتروندی است که توسط آن جریان حاملها ( $I_D$ ) کنترل می‌شود.

طرز کار الکترونیک در مرحله اول فرض کنیم  $G$  به  $S$  اتصال کوتاه شده باشد ( $V_{GS}=0$ ) تا زمانی که  $V_{DS}$  کوچک است مقدار  $I_D$  توسط مقاومت اهمی نیمه هادی که به ابعاد هندسی و میسران ناخالصی کانال بستگی دارد، تعیین می‌شود بنابراین رابطه  $I_D$  و  $V_{DS}$  یک رابطه خطی است، [شکل ۲-۳] از آنجا که به این قسمت ناحیه اهمی می‌گویند.



با افزایش  $V_{DS}$ ، معادلت دیگر متغیر شدن گیت نسبت به درین یک میدان الکتریکی تر می‌شود در حوالی اتصال  $P-N$ .

وجودی آید [شکل ۲-۲ میدان ۱] که این میدان باعث انحراف حاملها و تنگ تر شدن مسیر آنها می گردد، یعنی سطح مقطع موثر به ادی کمی شود و شیب خط منحنی  $V_{os} = I_D$  کمتری شود.

اگر باز هم  $V_{os}$  را افزایش دهیم این میدان شدیدتر شده و در نتیجه کانال تنگ تر می شود و شیب منحنی باز هم کمتری می شود [شکل ۲-۳ از A تا B].

در بعضی از موارد که از FET بعنوان معادمت اهمی استفاده می کنند آنرا در ناحیه

می برند. بالاخره اگر باز هم  $V_{os}$  را افزایش دهیم سطح موثر کانال

مناسب با آن کم و معادمت کانال زیاد می شود بطوریکه جریان گذرنده از کانال

ثابت می ماند [شکل ۲-۳ از B تا C] که به این قسمت، ناحیه اشباع گفته می شود.

دشاری را که در آن FET در آستانه اشباع قرار می گیرد، دشار  $Pinch-off$

ی نامند [نقطه B در شکل ۲-۳] حال اگر  $V_{os}$  را از حدی بیشتر کنیم (نقطه C)

سطح کانال بسیار کوچک و میدانهای الکتریکی خیلی شدید خواهند شد بطوریکه ترانزیستور

دارد ناحیه شکست بهی شده و جریان  $I_D$  بطور ناگهانی زیاد می شود بطوریکه

ترانزیستور آسیب می بیند.

## (۲-۲) مشخصه های J-FET

بطور کلی برای در قطعی ها سه مشخصه اصلی وجود دارد

۱- مشخصه ورودی: که تغییرات جریان ورودی را بر حسب تغییرات دشار ورودی مشخص می کند.

۲- مشخصه خروجی: که تغییرات جریان خروجی را بر حسب تغییرات دشار خروجی نشان می دهد.

۳- مشخصه انتقالی: که معمولاً تغییرات جریان خروجی را بر حسب دشار (و یا شدت جریان) ورودی بیان می کند.

## Input Characteristic

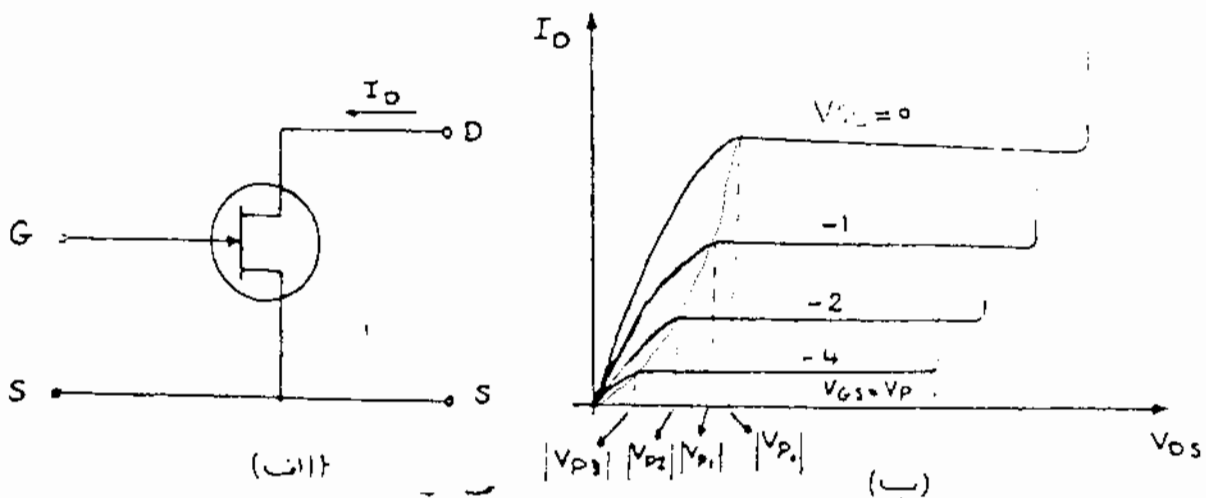
۱. مشخصه ورودی:

در مورد FET صحبت از مشخصه ورودی بی معنی است زیرا در ورودی اتصال GS در حالت عادی همواره در جهت معکوس بکار می رود و مقاومت دیود در جهت معکوس خیلی بزرگ و جریان آن تقریباً منفرات. بنابراین معنی بر محور  $V_{GS}$  منطبق است.

## Output Characteristic

۲. مشخصه خروجی:

شکل (۲-۴ الف) علامت اختصاری n-ch-FET را نشان می دهد. در شکل (۲-۳) رابطه جریان دیناز خروجی برای  $V_{GS}=0$  رسم شده است، اگر  $V_{GS}$  را منفی کنیم در عمل ثل آسنگه میدان الکتریکی بین درین و گیت را بارها، دیناز ثابت بین درین و سورس، زیادتر کرده باشیم و نتیجه آسنگه بارها،  $V_{GS} < 0$  جریان  $I_D$  برای دینازهای مشابه  $V_{GS}$  کمتر از مرتبی است که  $V_{GS}=0$  باشد. این مطلب در شکل (۲-۴ ب) نشان داده شده است.



شکل (۲-۴)

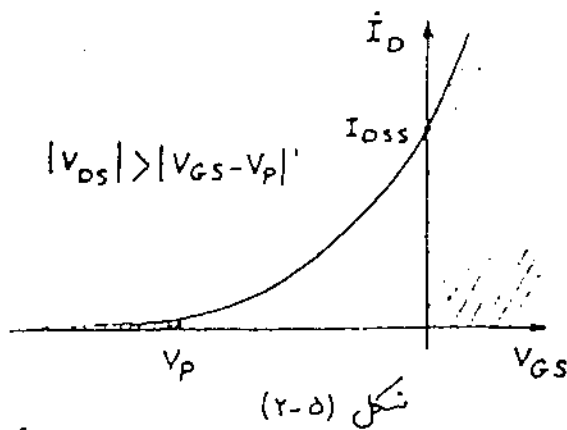
همانطور که ملاحظه می شود این مسی به ازای  $V_{GS}$  های منفی رسم شده است

اگر  $V_{GS}=0$  باشد  $I_D$  ماکزیم مقدار خود را دارد و اگر  $V_{GS} \leq V_P$  شود  $I_D=0$  خواهد شد.

برای مثال اگر  $V_{GS} = -1$  و  $V_P = -4$  باشد داریم  $|V_{GS} - V_P| = 3$  و این عدد می آید.

## ۳. منحنی انتقالی: Transfer Characteristic

شکل (۲-۵) منحنی انتقالی یک J-FET، n-ch را نمایش می دهد.



چون از FET موفقی می توان بهر توان منبع جریان استفاده کرد که

$$|V_{DS}| > |V_{GS} - V_P|$$

در به ازای این مقادیر  $V_{DS}$  جریان  $I_{DSS}$

ثابت می باشد، بنابراین برای این

منحنی اغلب فقط یک منحنی رسم می گردد.

اگر به ازای  $|V_{GS}| \geq |V_P|$  جریان  $I_D$  را منفر در نظر بگیریم این منحنی را می توان به سبب یک سهمی تزیب زد. وقتی که  $|V_{GS}| < |V_P|$  داریم:

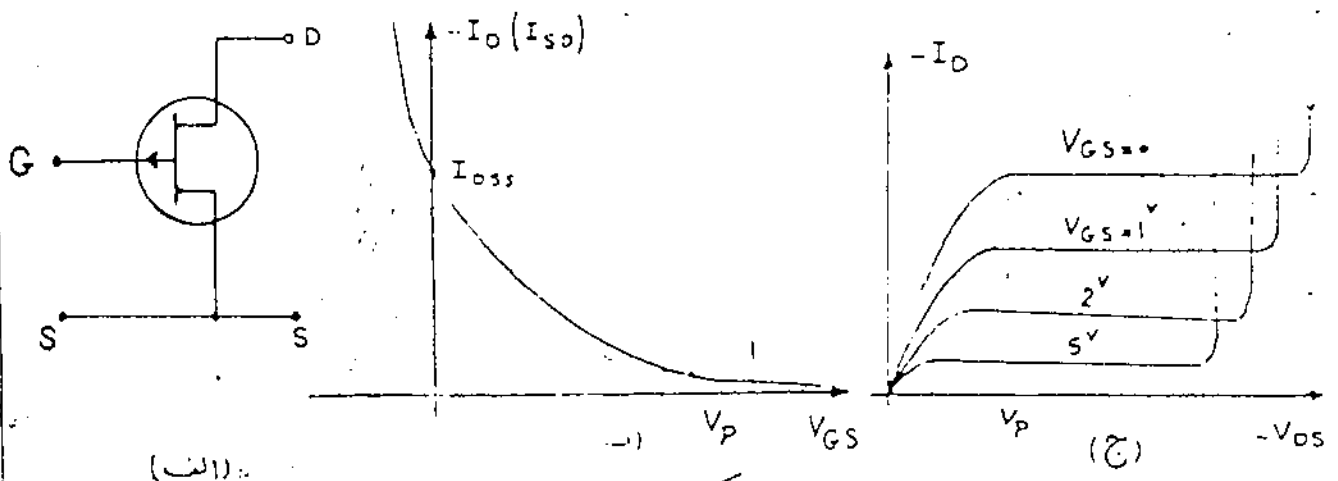
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

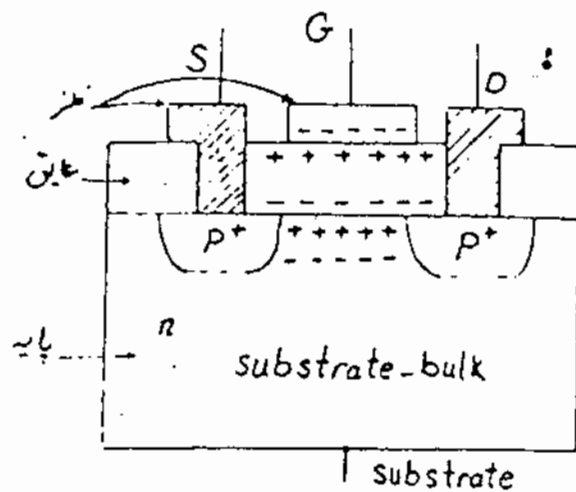
«در ناحیه اشباع»

در به ازای  $|V_{GS}| \geq |V_P|$  به حالت قطع می رود. برای اغلب J-FET جریان  $I_{DSS}$  از  $5^{mA}$  تا  $30^{mA}$  و ولتاژ  $V_P$  از  $2^V$  تا  $10^V$

متغیر است.

شکل (۲-۶) مشخصات یک P-ch-FET را نمایش می دهد.





ساختمان و طرز کار Mos-FET (۲.۳)

نکله (۲.۷) مقطع یک

P-Channel-Enhancement-MOSFET

تابشی دهد.

بر روی یک قطعه نیمه هادی اصلی (substrate)

شکل (۲-۷)

یا (BULK) در ناحیه با ناخالصی زیاد از

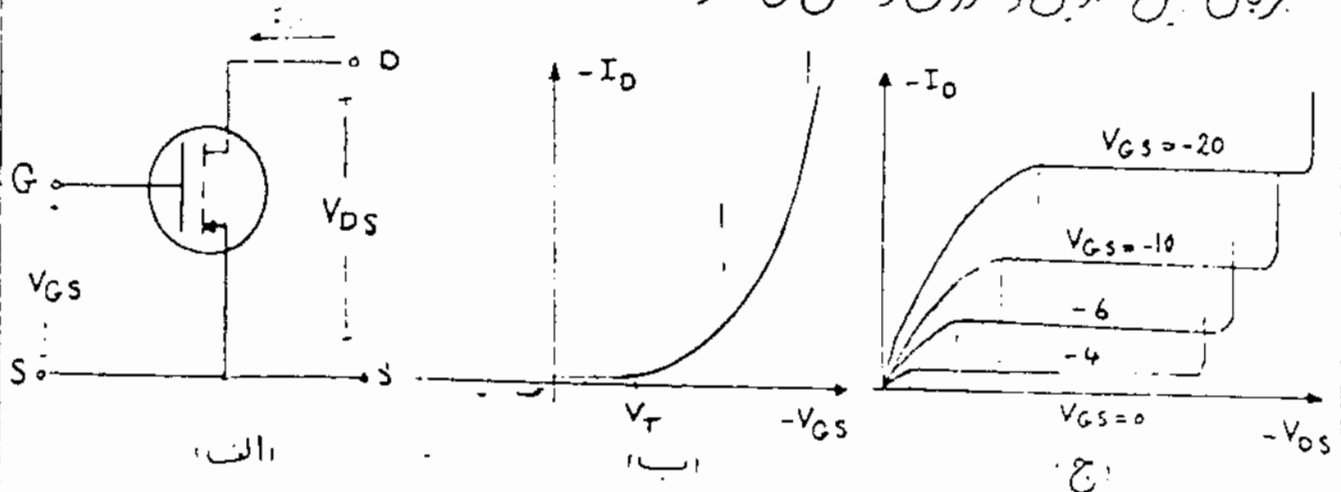
نوع P ایجاد می‌کند که یکی از این دو ناحیه درین دیگری سورس را تشکیل می‌دهد. یک لایه نازک عایق (معمولاً  $\text{SiO}_2$ ) که بر روی آن یک غشاء نقری (معمولاً Al) قرار می‌گیرد، گیت را تشکیل می‌دهد.

اگر دین از گیت نسبت به پایه منفر باشد بین دو ناحیه  $P^+$  جریانی برقرار

نخواهد شد  $I_D = 0$  [شکل ۲-۸ ب]. اگر  $V_{GS} < 0$  باشد بدیل اتصال سورس

و پایه  $V_{GB}(\text{gate-bulk}) < 0$  است بنابراین مقداری منفی در محل اتصال پایه و گیت

التهاب خواهد شد و تشکیل یک کانال از نوع P را خواهد داد، تشکیل این کانال عبور جریان پس درین سورس را ممکن می‌سازد.



شکل (۲-۸)

با افزایش  $|V_{GS}|$  صفحات کانال بیشتر شده و در نتیجه جریان  $I_D$  افزایش

پیدا می‌کند در صورتیکه  $V_{GS}$  را ثابت نگه داریم با بالا رفتن  $|V_{DS}|$  مندرج صفحات

کانال نمی‌شود تا آنکه  $I_D$  ثابت بماند.

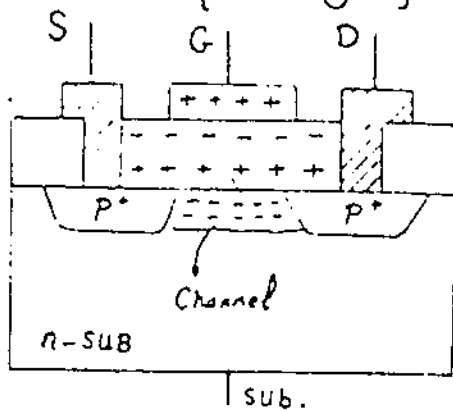


شکل (۲-۸) ان. P.Ch-MOS FET ، شکل (۲-۸ ب) مشخصه انتقالی

و شکل (۲-۸ ج) مشخصه خروجی را نمایش می دهد. به  $V_T$  "Threshold Voltage" پادناز آستانه می گویند زیرا به ازای  $|V_{GS}| > |V_T|$  جریان  $I_{D0} > 0$  می شود. باز مانند J-FET مشخصه انتقالی MOSFET را نیز به ازای  $|V_{GS}| > |V_T|$  می توان یک سهم در نظر گرفت که:

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

دیدیم که در حالت عادی بین درناحیه  $P^+$  کانالی وجود ندارد حال اگر بین درناحیه  $P^+$  مقدار کمی ناخالصی  $P$  وارد کنیم یک "P.Ch-Depletion-MOSFET" بدست می آید [شکل ۲-۹]



شکل (۲-۹)

در این FET اگر  $V_{GS} = 0$  م باشد

باعث وجود کانال بین درناحیه  $P^+$  جریان

بین درین دسورس برقرار می شود.

اگر  $V_{GS} > 0$  کنیم میدان بوجود می آید

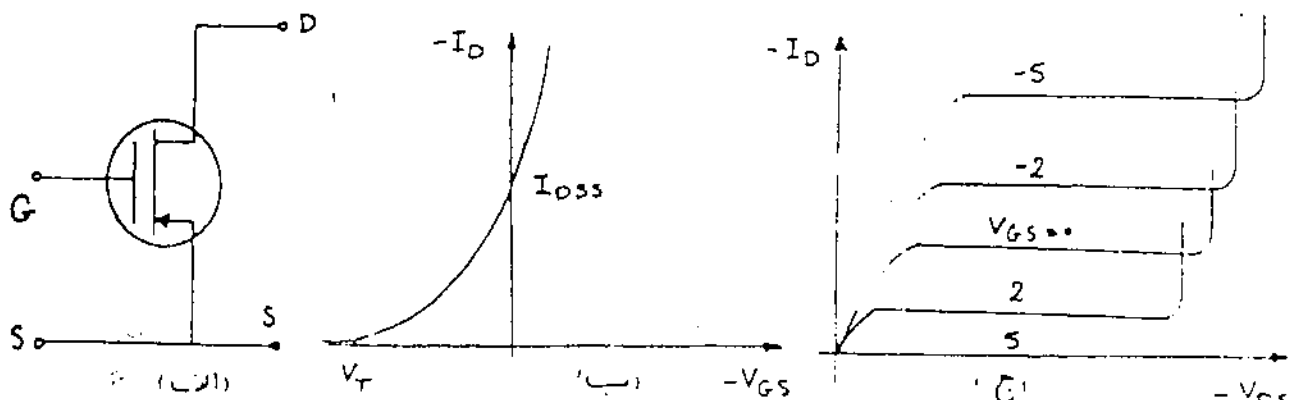
که باعث می شود که تعدادی الکترون در کانال

ان، شده و سطح مشرر کانال را کم نمایند و بالعکس اگر  $V_{GS} < 0$  شود سطح مشرر

کانال بیشتر شده و باعث ازدیاد  $I_D$  می شود.

شکل (۲-۱۰) ان. "P.Ch-Depletion-MOS-FET" ، شکل (۲-۱۰ ب) مشخصه

انتقالی و شکل (۲-۱۰ ج) مشخصه خروجی ترانزیستور را نشان می دهد.



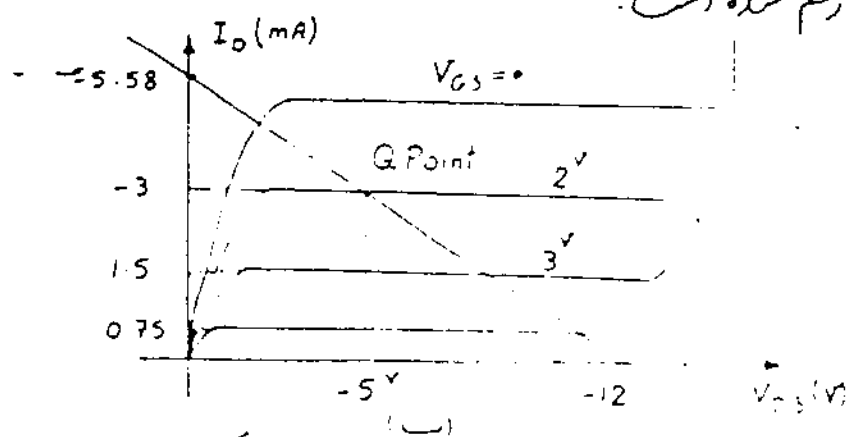
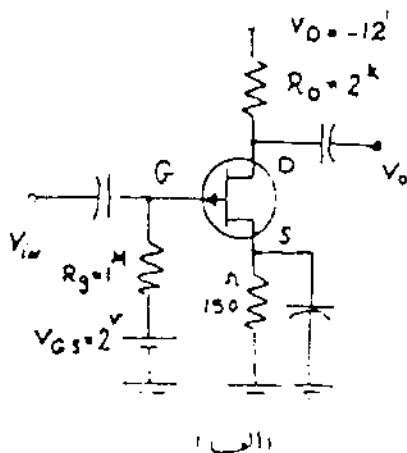
تذکره: مطالبی را که در مورد ترانزیستورهای  $n\text{-ch}$  گفته می‌شود در مورد ترانزیستورهای  $p\text{-ch}$  نیز صادق است و بالعکس.

### (۲.۴) بایاس کردن FET :

هائیکوریکه در مورد عناصر (Bipolar-Junction-Tr.) ملاحظه شد برای عملکرد خوب کنتینگ FET، باید آنرا در نقطه کار مناسبی بایاس نمود (ناحیه اشباع). که انتخاب نقطه کار معمولاً بر اساس شرایط مداری خواسته شده می‌باشد که نتایج می‌توان بعضی از شرایط را به‌صورت زیر بیان کرد.

- ۱- رانش خروجی ماکزیم
  - ۲- بهره رانش ماکزیم
  - ۳- تلفات توان می‌نیم
  - ۴- پایداری حرارتی
  - ۵- منابع رانش در دسری
- پس از انتخاب نقطه کار با مراجعه به مشخصات FET (مشخصات انتقالی و خروجی) می‌توان المانهای مدار مورد نظر را محاسبه کرد.

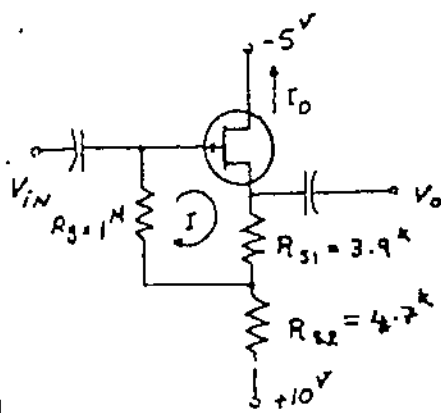
شکل (۲.۱۱-ا) مدار یک  $P\text{-ch-J-FET}$  را نشان می‌دهد. مدار نشان داده شده توسط در منبع رانش، یکی برای ایجاد رانش گیت سوری و دیگری برای ایجاد رانش درین-سوری و جریان درین، بایاس شده است. در شکل (۲.۱۱-ب) خط بار می‌که از  $7\text{V}$  خروجی بدست آمده است روی منحنی خروجی رسم شده است.



شکل (۲.۱۱)

تذکر: چون از گیت جریان می‌گذرد مقدار  $R_D$  مهم نیست (  $R_D$  فقط ضار است در دین مدار را مشخص می‌کند) معمولاً  $R_D$  را در حدود  $100\text{ k}\Omega$  انتخاب می‌کنند.  $R_S$  به نحوی انتخاب می‌شود که  $I_D$  مطلوب  $V_{GS}$  مورد نظر را بر روی FET ایجاد نماید.

مثال (مطلوبت محاسبه نقطه کار مدار شکل (۲-۱۲) با فرض اینکه



شکل (۲-۱۲)

$$(I_{DSS} = 16\text{ mA} \quad V_p = 6\text{ V})$$

حل: چونکه از ضار است  $1\text{ M}\Omega$  جریان می‌گذرد در حلقه (I) داریم:

$$V_{GS} = R_{S1} I_D = 3.9 I_D$$

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2 \Rightarrow I_D = 16 \left(1 - \frac{3.9 I_D}{6}\right)^2$$

$$\Rightarrow 6.76 I_D^2 - 21.8 I_D + 16 = 0 \Rightarrow I_D = \begin{cases} 2.1\text{ mA} \\ 1.13\text{ mA} \end{cases}$$

جوابهای درست آمده هر دو کوچکتر از  $I_{DSS}$  می‌باشند

حال باید شرایط دیگر را آزمایش کرد چونکه FET از نوع P-ch می‌باشد پس  $V_{DS} < 0$  باید باشد. برای  $I_D = 2.1\text{ mA}$  داریم:

$$15 = (4.7 + 3.9) \times 2.1 - V_{DS} \Rightarrow V_{DS} = 3.06\text{ V} > 0$$

پس  $I_D = 2.1\text{ mA}$  قابل قبول نمی‌باشد.

$$15 = (4.7 + 3.9) \times 1.13 - V_{DS} \Rightarrow V_{DS} = -5.282\text{ V}$$

برای  $I_D = 1.13\text{ mA}$  داریم.

مشاهده می‌شود که  $I_D = 1.13\text{ mA}$  قابل قبول است.

$$|-5.282| > |3.9 \times 1.13 + (-6)| = 1.593$$

$$|V_{DS}| > |V_{GS} - V_p|$$

پس برقرار است.

$$\boxed{I_D = 1.13\text{ mA}}$$

### ۲-۵) مدار معادل FET :

پس از اینکه FET را در نقطه کار مناسبی قرار دادیم برای سبک‌های کوچک این ترانزیستور در حول نقطه کار تقریباً بصورت خطی عمل می‌کند و می‌توان به جای FET مدل دینامیکی آن را قرار داد. بطور کلی مدل در نظر گرفتن نوع FET می‌توان نوشت:

$$i_D = f(v_{GS}, v_{DS})$$

طبق سری تیلور برای توابع دو متغیره داریم:

$$\Delta i_D = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS}} \cdot \Delta v_{GS} + \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}} \cdot \Delta v_{DS}$$

حال اگر  $\Delta v_{DS} = v_{DS}$   $\Delta v_{GS} = v_{GS}$   $\Delta i_D = i_D$  بگیریم داریم:

$$\left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS}} \approx \left. \frac{\Delta i_D}{\Delta v_{GS}} \right|_{v_{DS}} = \left. \frac{i_D}{v_{GS}} \right|_{v_{DS}} \equiv g_m$$

که  $g_m$  را هدایت متقابل

یا انتقالی می‌نامند (mutual Transfer Conductance) دگامی نیز به آن  $y_{fs}$  (Common Source forward transadmittance) گفته می‌شود.

$$\left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}} \approx \left. \frac{\Delta i_D}{\Delta v_{DS}} \right|_{v_{GS}} = \left. \frac{i_D}{v_{DS}} \right|_{v_{GS}} \equiv \frac{1}{r_d} \Rightarrow r_d = \left. \frac{v_{DS}}{i_D} \right|_{v_{GS}}$$

که  $r_d$  را (Output Drain Resistance) می‌گویند.

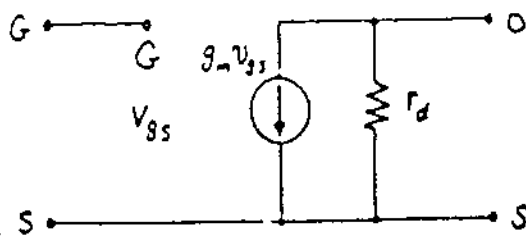
از روابط گفته شده می‌توان نتیجه گرفت:

$$i_D = g_m v_{GS} + \frac{1}{r_d} v_{DS}$$

و با توجه به اینکه امپدانس درونی FET

در DC بین  $10^8$  تا  $10^{10}$  اهم برای J-FET و بین  $10^{10}$  تا  $10^{14}$  اهم برای MOS-FET می‌باشد می‌توان بین گیت و سربس را اتصال باز در نظر گرفت.

بنابر این یکی از مدل‌هایی که برای انواع FET در نکاتسن‌های پایین می‌توان رسم کرد در شکل (۲-۱۳) نشان داده شده است.



شکل (۲-۱۳)

رنج تغییرات  $g_m$  و  $r_d$  برای J-FET

و MOSFET در جدول (۲-۱) بیان شده است.

	J-FET	MOS-FET
$g_m$	$0.1 - 100 \text{ mA/V}$	$0.1 - 100 \text{ mA/V}$
$r_d$	$20 \text{ k}\Omega - 500 \text{ k}\Omega$	$1 \text{ k}\Omega - 100 \text{ k}\Omega$

جدول (۲-۱)

در FET بخت اینکه جریان ورودی خیلی کم است، خروجی، فقط توسط راناز ورودی کنترل می‌شود که نسبت

تغییرات راناز خروجی به ورودی را ضریب تقویت راناز FET گویند و به  $\mu$  نمایش می‌دهند.

$$\mu = - \left. \frac{\partial v_{ds}}{\partial v_{gs}} \right|_{I_D} \approx - \left. \frac{\Delta v_{ds}}{\Delta v_{gs}} \right|_{I_D} = - \left. \frac{v_{ds}}{v_{gs}} \right|_{i_d=0}$$

$$\mu = g_m r_d \quad \text{که}$$

تقریب می‌شود. در رنج تغییرات  $\mu$  در حدود ۵ تا ۲۵۰ می‌باشد.

با توجه به اینکه  $g_m = \left. \frac{\partial I_D}{\partial v_{gs}} \right|_{v_{ds}}$  می‌باشد داریم:

$$I_D = I_{DSS} \left( 1 - \frac{V_{gs}}{V_P} \right)^2 \quad *$$

$$g_m = -2 \frac{I_{DSS}}{V_P} \left( 1 - \frac{V_{gs}}{V_P} \right) = \frac{-2}{V_P} \sqrt{I_{DSS} I_D}$$

$$g_m = \frac{2}{|V_P|} \sqrt{I_{DSS} I_D} \quad *$$

«هدایت متقابل»

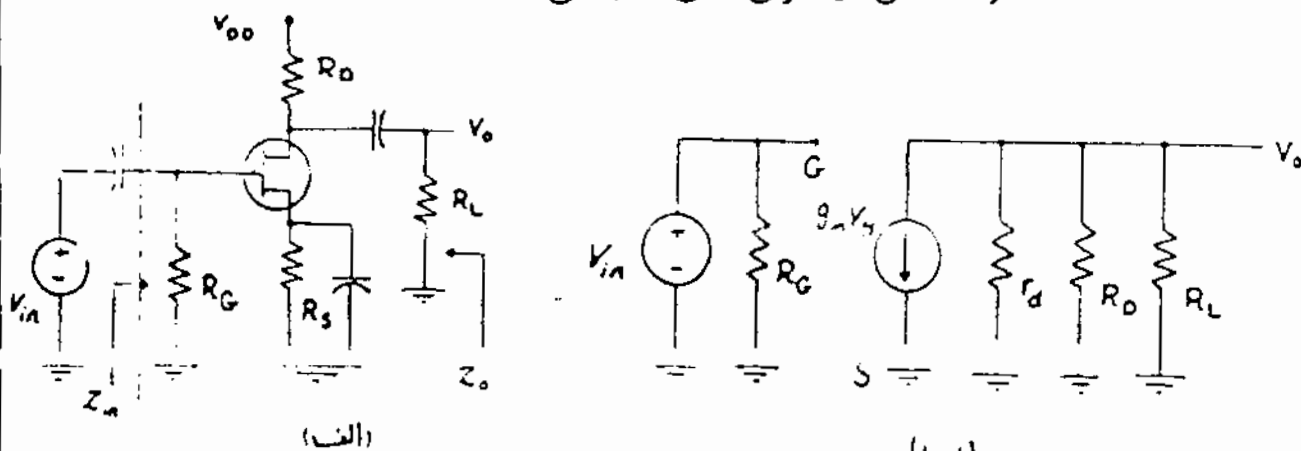
## (۲-۶) آرایشهای مختلف FET:

برای FET نیز مانند ترانزیستور معمولی بسته به اینکه کدام الکترود در خروجی و در ورودی مشترک باشد سه آرایش مختلف وجود دارد.

الف: آرایش سورس مشترک | ب: آرایش درین مشترک  
ج: آرایش گیت مشترک | که در اینجا بطور خلاصه در مورد هر کدام بحث می‌کنیم:

الف: آرایش سورس مشترک:

مدار نشان داده شده در شکل (۲-۱۴ الف) یک تقویت کننده سورس مشترک FET است که مدار معادل دینامیکی آن در شکل (۲-۱۴ ب) نشان داده شده است.



شکل (۲-۱۴)

حال به بررسی گیت ای اساسی مدار می‌کنیم. برای این نزدیک به دست آوریم می‌پردازیم. به علت اینکه گیت جریان قابل ملاحظه‌ای ندارد بنابراین به استثنای جریان گیت که از  $R_G$  عبور می‌کند می‌توان گفت که منبع سیگنال جریانی به مدار نمی‌دهد. بنابراین  $A_v$  به سمت بی نهایت میل می‌کند. حال سایر کمیت‌های مدار را به صورت زیر محاسبه می‌کنیم:

$$Z_i = R_G$$

- امپدانس ورودی:

- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی منبع ورودی را باید منفر کنیم پس  $V_{gs} = 0$

$$Z_o = r_d \parallel (R_D \parallel R_L)$$

$V_{gs} = 0$  می‌شود در نتیجه:

و علامت

- ضریب تقویت ولتاژ:

$$A_V = \frac{V_o}{V_i} = \frac{V_o}{V_{gs}}$$

برای بدست آوردن این کیت داریم:

$$V_o = -g_m V_{gs} (r_d \parallel R_o \parallel R_L) \quad \text{و از طرفی می توان نوشت:}$$

$$R_o \parallel R_L = R'_L$$

$$A_V = \frac{V_o}{V_{gs}} = \frac{-g_m r_d R'_L}{r_d + R'_L}$$

$$\text{اگر } r_d \gg R'_L \Rightarrow A_V \approx -g_m R'_L$$

(مثال) برای مدار نشان داده شده در شکل (۲-۱۴) اگر  $R_G = 10^6 \Omega$

$$I_{OSS} = 5 \text{ mA} \quad V_P = -6 \text{ V} \quad r_d = 100 \text{ k}\Omega \quad R_L = 15 \text{ k}\Omega \quad R_o = 10 \text{ k}\Omega$$

$I_{OS} = 4 \text{ mA}$  باشد، مطلوبیت محاسبه  $A_V$ ،  $Z_i$ ،  $Z_o$ .

$$Z_i = R_G = 10^6 \Omega$$

حل: امپدانس درونی:

$$Z_o = r_d \parallel R_o \parallel R_L = 100 \text{ k} \parallel 10 \text{ k} \parallel 15 \text{ k} = 5.66 \text{ k}\Omega$$

- امپدانس خروجی:

$$A_V = -g_m (r_d \parallel R_o \parallel R_L)$$

- ضریب تقویت ولتاژ:

$$g_m = \frac{2}{|V_P|} \sqrt{I_{OSS} I_O} = \frac{2}{6} \sqrt{4 \times 5} = 1.5 \text{ mA/V}$$

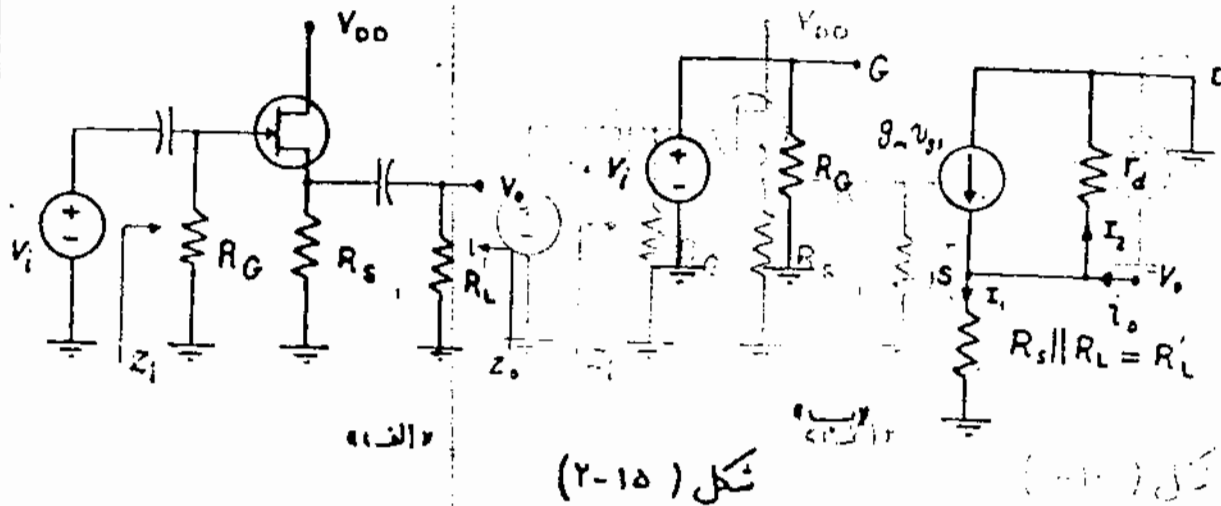
$$A_V = -1.5 \times 5.66 \Rightarrow A_V = -8.44$$

ب: آرایش درین مشترک:

این آرایش که (Source Follower) نیز نامیده می شود شبیه مدار

کلکتور مشترک است. شکل (۲-۱۵) مدار درین مشترک و مدار معادل

دینامیکی آنرا نمایش می دهد.



در این حالت بارین زمین شده و جهت ی جریان  $g_m v_{gs}$  باعث می شود که هنگامیکه  $v_i$  مثبت است  $v_o$  منفی باشد بنابراین در این مدار هیچ اختلاف فازی بین ولتاژهای ورودی و خروجی نخواهد بود و سگکینهای اساسی این مدار را بصورت زیر محاسبه می کنیم:

$$Z_i = R_G$$

$$Z_o = R_G$$

- امپدانس ورودی:

- امپدانس خروجی:

برای بدست آوردن امپدانس خروجی  $v_i = 0$  می کنیم داریم:

$$Z_o = \left. \frac{v_o}{i_o} \right|_{v_i=0}$$

$$v_{gs} = -v_o = -R'_L I_o \quad (I)$$

$$v_o = -v_{gs} = v_s^D \quad (II)$$

$$i_o = I_1 + I_2 - g_m v_{gs} \quad (III)$$

$$I_2 = \frac{v_o}{r_d} \quad (IV)$$

از روابط I, II, III, IV

نتیجه می شود:

$$i_o = \frac{v_o}{R'_L} + \frac{v_o}{r_d} + g_m v_o$$

$$Z_o = \frac{v_o}{i_o} = \frac{1}{\left(\frac{1}{R'_L} + \frac{1}{r_d} + g_m\right)} = \frac{r_d}{1 + \mu} \parallel R'_L$$

$$Z_o = \frac{R'_L}{1 + g_m R'_L}$$

چون اگر  $r_d \gg R'_L$  باشد داریم:

- ضریب تقویت ولتاژ:

$$A_v = \left. \frac{v_o}{v_i} \right|_{v_i=0}$$

$$v_i = v_o + v_{gs}$$

$$v_o = g_m v_{gs} (r_d \parallel R'_L)$$



$$A_v = \frac{v_o}{v_o + v_{gs}} = \frac{g_m v_{gs} (r_d \parallel R'_L)}{g_m \frac{R'_L r_d}{r_d + R'_L} v_{gs} + v_{gs}} \Rightarrow A_v = \frac{g_m (r_d \parallel R'_L)}{g_m \frac{R'_L r_d}{r_d + R'_L} + 1} = \frac{r_d R'_L}{(1 + \beta) R'_L + r_d}$$

دیده می شود که  $A_v$  مثبت بوده و کمتر از واحد است.

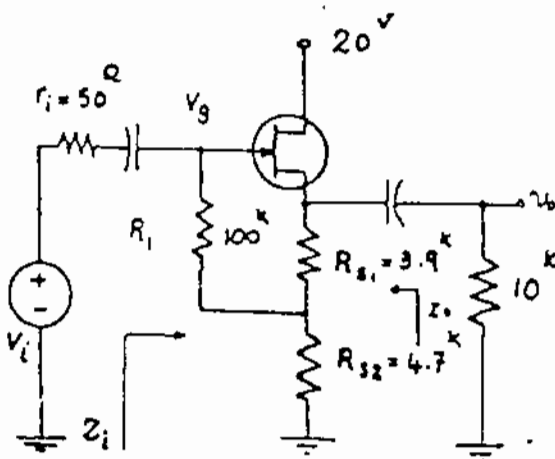
مثال برای مدار نشان داده شده در شکل (۱۵-۲) اگر  $R_S = 10^3 \Omega$ ،  $R_G = 100^3 \Omega$ ،  $r_d = 200^3 \Omega$ ،  $g_m = 4 \text{ mS}$ ،  $R_L = 10^3 \Omega$ ،  $Z_i$ ،  $Z_o$ ،  $A_v$  را بدست آورید.

حل: چونکه  $r_d \gg R'_L$  پس

$$Z_i = R_G = 100^3 \Omega$$

$$R'_L = R_S \parallel R_L = 5^3 \Omega \Rightarrow Z_o = \frac{R'_L}{1 + g_m R'_L} = \frac{5}{1 + 4 \times 5} = 238 \Omega$$

$$A_v = \frac{g_m R'_L}{1 + g_m R'_L} = \frac{1}{1 + \frac{1}{g_m R'_L}} = \frac{1}{1 + \frac{1}{4 \times 5}} = 0.95$$



شکل (۲-۱۶)

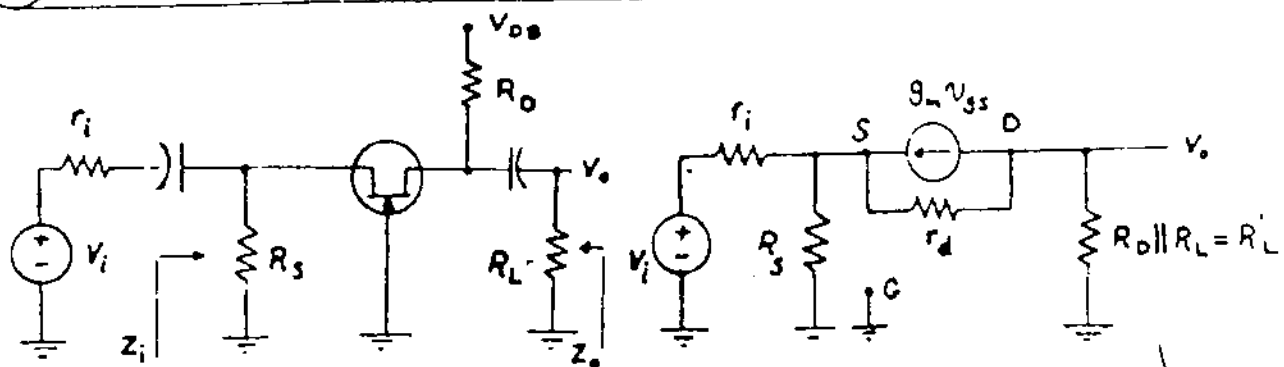
تمرین ۳:  
مطلوبت محاسبه  $Z_o$ ،  $Z_i$ ،  $A_v$

برای مدار شکل (۲-۱۶).  
( $I_{DSS} = 16 \text{ mA}$ ،  $V_P = 6 \text{ V}$ ،  $r_d = 100^3 \Omega$ )

(امپدانس ورودی بدست آورده را با  $R_i$  مقایسه کنید و علت را بیان کنید)

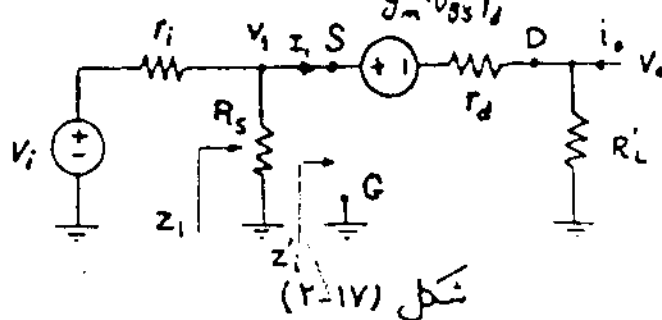
### ج: آرایش گیت مشترک:

امپدانس ورودی این آرایش نظیر مدار بیس مشترک در ترانزیستورهای (BJT)، مقدار کمی است. یک مدار نمونه از این آرایش در شکل (۱۷-۲) نشان داده شده است و مدار معادل دیباکی ساده شده آن را در قسمتهای ب و ج این شکل دیده می شود.



(الف)

(ب)



شکل (۲-۱۷)

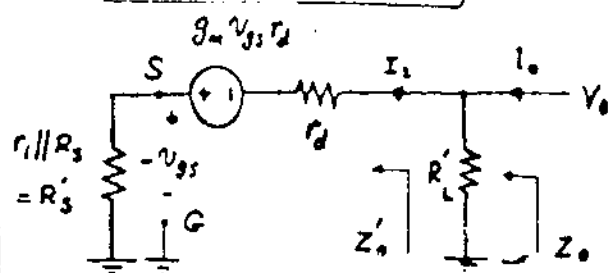
- امپدانس ورودی:

$$Z_i = R_s \parallel Z'_i \quad Z'_i = \left. \frac{-V_{gs}}{I_1} \right|_{V_o=0}$$

$$-V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_1 \Rightarrow \left. \frac{-V_{gs}}{I_1} \right|_{V_o=0} = \frac{r_d + R'_L}{1 + g_m r_d} = \frac{r_d + R'_L}{1 + \mu}$$

$$Z_i = R_s \parallel \left( \frac{r_d + R'_L}{1 + \mu} \right)$$

- امپدانس خروجی:



شکل (۲-۱۸)

برای محاسبه امپدانس خروجی منبع ورودی را صفر می‌کنیم [شکل ۲-۱۸] آنوقت داریم:

$$Z_o = R'_L \parallel Z'_o \quad Z'_o = \frac{V_o}{I_2}$$

$$V_o = (R'_s + r_d) I_2 - g_m V_{gs} r_d \quad (I) \quad -V_{gs} = R'_s I_2 \quad (II)$$

$$(I), (II) \Rightarrow V_o = (R'_s + r_d) I_2 + g_m r_d R'_s I_2$$

$$\frac{V_o}{I_s} = r_d + (1 + g_m r_d) R'_s = r_d + (1 + \mu)(r_i \parallel R_s)$$

$$Z_o = R'_L \parallel [r_d + (1 + \mu)(r_i \parallel R_s)]$$

- ضرب تقویت ولتاژ:

بازوجه به شکل (۱۷-۲-ج)

$$A'_v = \frac{V_o}{V_i}$$

$$V_o = R'_L I_s$$

$$V_i = -V_{gs} = g_m V_{gs} r_d + (r_d + R'_L) I_s \Rightarrow V_i = \frac{r_d + R'_L}{1 + \mu} I_s$$

$$A'_v = \frac{R'_L I_s}{\frac{r_d + R'_L}{1 + \mu} I_s} = \frac{(1 + \mu) R'_L}{r_d + R'_L}$$

$$A_v = \frac{V_o}{V_i} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_i} = \frac{(1 + \mu) R'_L}{r_d + R'_L} \cdot \frac{Z_i}{Z_i + r_i}$$

$$\Rightarrow A_v = \frac{(1 + \mu) R'_L}{r_d + R'_L} \cdot \frac{R_s \parallel \frac{r_d + R'_L}{1 + \mu}}{R_s \parallel \frac{r_d + R'_L}{1 + \mu} + r_i}$$

از این نوع آرایش بیشتر در  
ترانزیستورهای بالا استفاده می شود.

**مثال** برای مدار نشان داده شده در شکل (۱۷-۲-ب) اگر  $r_i = 0$  و  $R_o = 2 \text{ k}\Omega$

$Z_i$  مطلوبست گاهی  $r_d = 100 \text{ k}\Omega$  ،  $g_m = 4 \text{ mV}$  ،  $R_L = 4 \text{ k}\Omega$  ،  $R_s = 10 \text{ k}\Omega$

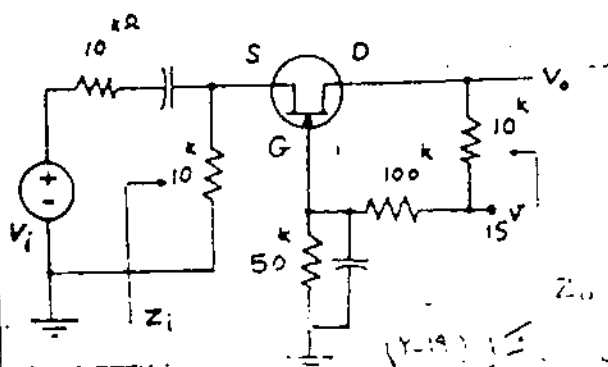
$$A_v = \frac{V_o}{V_i} \quad , \quad Z_o$$

$$R'_L = 2 \parallel 4 = 1.33 \text{ k} \quad \mu = g_m r_d = 100 \times 4 = 400$$

حل:

$$Z_i = R_s \parallel \frac{r_d + R'_L}{1 + \mu} = 10 \text{ k} \parallel \frac{100 \text{ k} + 1.33 \text{ k}}{401} \Rightarrow Z_i = 246 \Omega \quad Z_o = 1.33 \parallel [100 + 401 \times 101] = 1.31$$

$$r_i = 0 \Rightarrow A_v = \frac{(1 + \mu) R'_L}{r_d + R'_L} = \frac{401 \times 1.33}{100 + 1.33} = 5.26$$



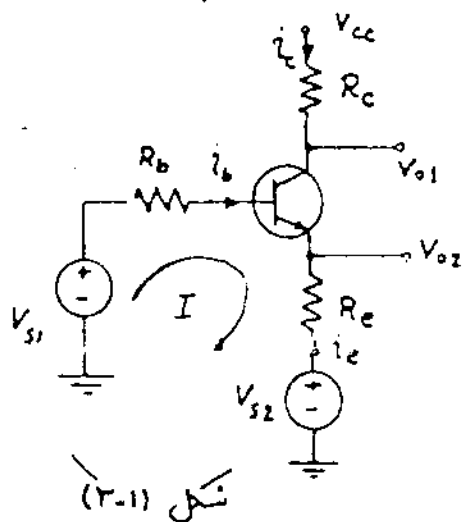
تقریباً  
برای تقویت کننده شکل (۱۹-۲)  $Z_i$

$Z_o$  ،  $A_v$  را بدست آورید.

( $r_d = 20 \text{ k}\Omega$  ،  $I_{DSS} = 1 \text{ mA}$  ،  $V_p = -1 \text{ V}$ )

### ۳- روش انعکاس امپدانس = Impedance Reflection Methode =

تاکنون آرایشهای مختلف در مورد ترانزیستورهای BJT و FET را بیان کرده و در مورد هر کدام نیز محاسباتی انجام دادیم. می دانیم که یادگیری فرمولهای بدست آمده برای هر کدام از آرایشها تا اندازه ای مشکل می باشد در اینجا ماسعی می کنیم که روشی ارائه دهیم تا با کمک آن بتوانیم این روابط را به سادگی بدست بیاوریم.



شکل (۳-۱)

(۳-۱) روش انعکاس امپدانس در مورد (BJT):

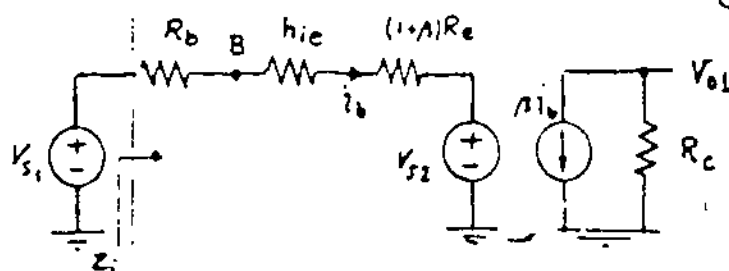
شکل (۳-۱) یک ترانزیستور BJT را نمایش می دهد.

در اینجا  $R_b$ ،  $R_c$  و  $R_e$  مقاومت معادل دیده شده از بیس و کلکتور و اِمیته می باشند. و  $V_{S1}$  و  $V_{S2}$  منابع سینکهای کوچک و  $I$  و  $I_e$  جریانهای آنها هستند.

از KVL در حلقه (I):

$$I \begin{cases} V_{S1} - V_{S2} = R_b I_b + h_{ie} I_b + R_e (1+\beta) I_b \\ I_c = \beta I_b \end{cases}$$

که مدل مداری معادلات (I) در شکل (۳-۲)



شکل (۳-۲)

نمایش داده شده است.

در این نمایش تمام عناصر اِمیته به بیس انتقال داده شده است.

داریم:

$$Z_i = \frac{V_{S1}}{I_b} \bigg|_{V_{S2}=0} = R_b + h_{ie} + (1+\beta)R_e$$

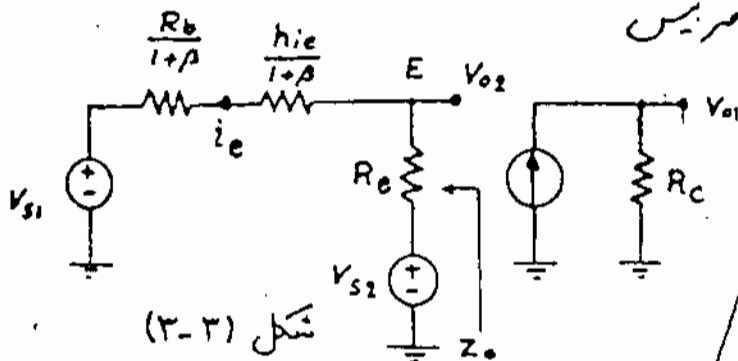
$$R_o = \frac{V_{O1}}{I_c} \bigg|_{V_{S1}=0} = \frac{-\beta I_b R_c}{Z_i I_b} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)R_e}$$

اگر ایندفعه در KVL حلقه I جریان  $i_e$  را در نظر بگیریم، آنگاه:

$$I \begin{cases} V_{s2} - V_{s1} = R_e i_e + R_b \frac{i_e}{1+\beta} + h_{ie} \frac{i_e}{1+\beta} \\ i_c = -i_e \end{cases}$$

شکل (۳-۳) مدل مداری معادلات (II)

را نشان می دهد. در این نمایش تمام عناصر بیس به امیتر متصل شده اند.



شکل (۳-۳)

$$Z_o = R_c \parallel \left( \frac{h_{ie} + R_b}{1+\beta} \right)$$

در اینجا  $A_v = \frac{v_{o2}}{v_{s1}}$  یک تقسیم دین اثر امپدانتی است که:

$$A_v = \frac{v_{o2}}{v_{s1}} \bigg|_{v_{s2}=0} = \frac{R_e}{R_e + \left( \frac{h_{ie}}{1+\beta} \right) + \left( \frac{R_b}{1+\beta} \right)}$$

$$\Rightarrow A_v = \frac{(1+\beta) R_e}{R_b + h_{ie} + (1+\beta) R_e}$$

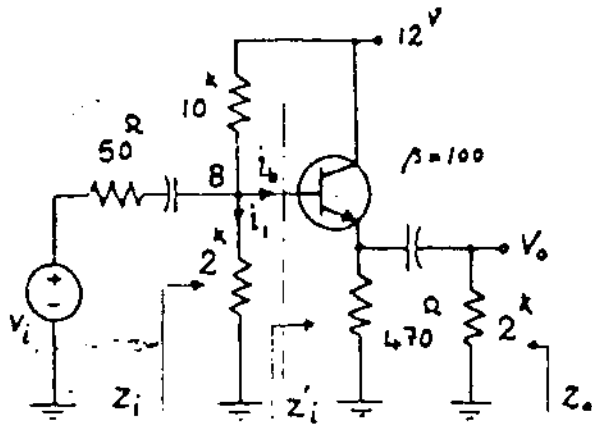
مطاب گفته شده رای توان بصورت منظم زیر بیان کرد.  
- قاعده کلی:

الف - از دید بیس:

- ۱- المانهای در بیس بدون تغییر باقی می مانند.
  - ۲- مقاومت های امیتر در  $(1+\beta)$  ضرب می شوند.
  - ۳- منابع دین از در امیتر بدون تغییر انتقال می یابند.
- ب - از دید امیتر:

- ۱- المانهای در امیتر بدون تغییر باقی می مانند.
- ۲- مقاومت های در بیس بر  $(1+\beta)$  تقسیم می شوند.
- ۳- منابع دین از در بیس بدون تغییر انتقال می یابند.

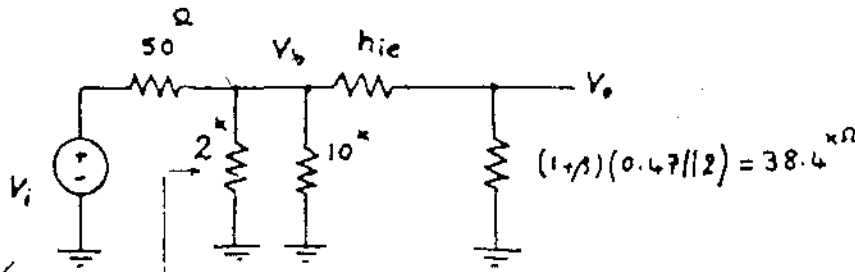
با فهمیدن این مطلب دیگر لازم نیست که روابط محاسبه شده در مورد آرایشهای مختلف را حفظ کرد.  
حال به یک مثال در این مورد توجه می کنیم:



مثال) مطلوبست  $A_v$ ،  $Z_o$ ،  $Z_i$  برای مدار شکل (۲-۴).

حل: ابتدا نقطه کار را پیدا می کنیم  
اگر از جریان ها در مقابل  $I_B$  مقرر کنیم:

$$V_B = \frac{2}{2+10} \times 12 = 2V \quad I_C = \frac{2-0.7}{0.47} = 2.76mA \quad h_{ie} = \beta \frac{25mV}{I_C} = 0.9k\Omega$$



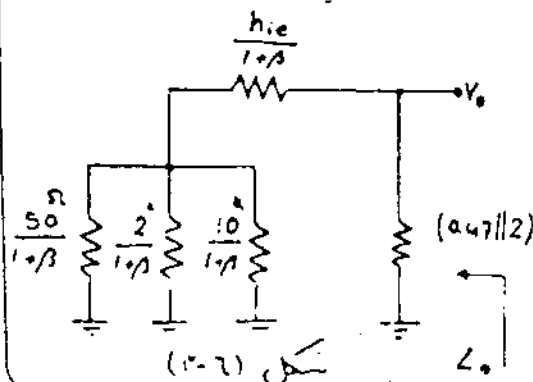
پس شکل (۲-۵) داریم:

شکل (۲-۵)

$$Z_i = (2||10)||Z_i' = (2||10)|| (h_{ie} + (1+\beta)R_e)$$

$$Z_i = (2||10)|| [0.9 + 101 \times (0.47||2)] = 1.6k\Omega$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_b} \cdot \frac{v_b}{v_i} = \frac{38.4}{38.4+0.9} \cdot \frac{Z_i}{Z_i+0.05} = \frac{38.4}{38.4+0.9} \cdot \frac{1.6}{1.6+0.05} \approx 0.98$$



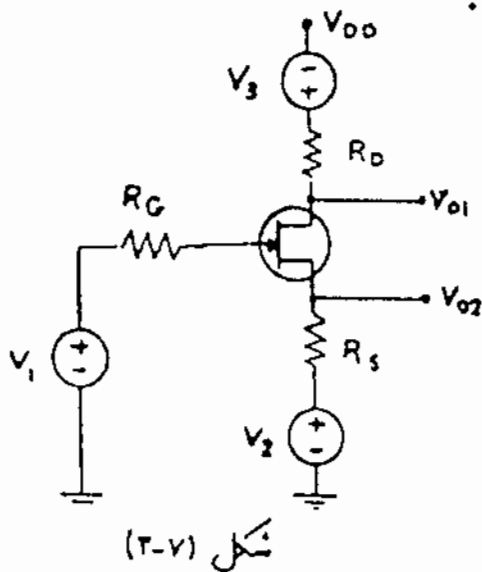
شکل (۲-۶) اتصال عناصر به امپدانس نشان

می دهد.

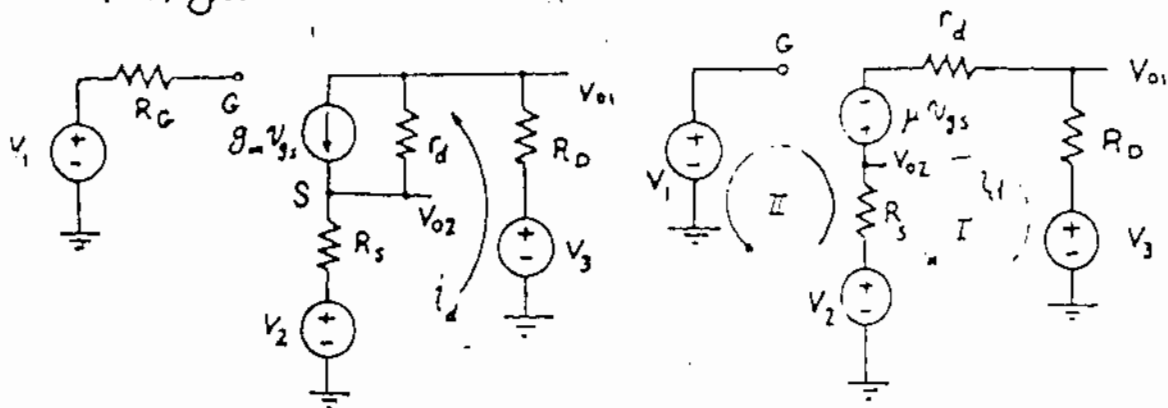
$$Z_o = (0.47||2)|| \frac{h_{ie} + 0.05||2||10}{1+\beta} = 9.1\Omega$$

دیده می شود که این روش راه حل را چندان ساده نمی کند.  
 دانشجویان عزیز با کمی تمرین خواهند دید که حتی دیگر احتیاجی به کشیدن مدار معادل نیمة ندارند و اهمیت این روش در این است که بدین ترتیب منابع رانش یا جریان وابسته در مدار حذف می گردند.

(۳-۲) روش انعکاس امپدانس در مورد FET :



شکل (۳-۷) یک مدار FET بعنوان تقویت کننده نشان می دهد. که  $V_1$ ،  $V_2$  و  $V_3$  منابع رانش سبکهای کوچک هستند. ابتدا مدار معادل AC تقویت کننده را در نظری بگیریم. [شکل ۳-۸]



(الف) مدار معادل AC (ب) مدار معادل AC ساده شده

شکل (۳-۸)

از KVL در حلقه (I) :

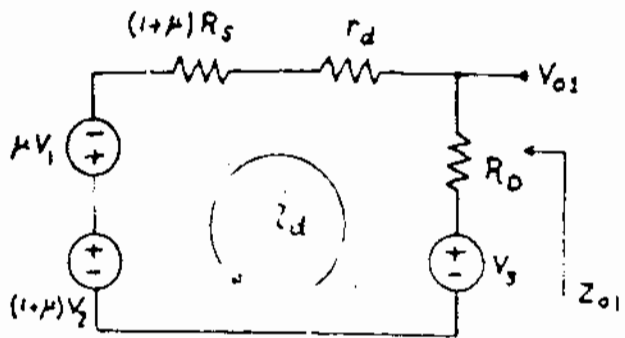
$$V_3 + \mu V_{gs} - V_2 = i_d (R_s + r_d + R_o) \Rightarrow i_d = \frac{V_3 + \mu V_{gs} - V_2}{R_s + r_d + R_o} \quad (1)$$

از KVL در حلقه (II) :

$$V_1 = V_{gs} + R_s i_d + V_2 \Rightarrow V_{gs} = V_1 - R_s i_d - V_2 \quad (2)$$

اگر رابطه ② را در ① قرار دهیم:

$$i_d = \frac{V_3 + \mu(V_1 - R_S i_d - V_2) - V_2}{r_d + R_S + R_O} \Rightarrow i_d = \frac{V_3 + \mu V_1 - (1 + \mu)V_2}{r_d + R_O + (1 + \mu)R_S} \quad (3)$$



شکل (۳-۹) مدار معادل رابطه ③ را نشان می دهد.

با داشتن این مدار کیمات  $Z_{o1}$  و  $A_{v1}$  به راحتی محاسبه می شوند.

شکل (۳-۹) مدار از دید درین

$$Z_{o1} = R_O \parallel (r_d + (1 + \mu)R_S)$$

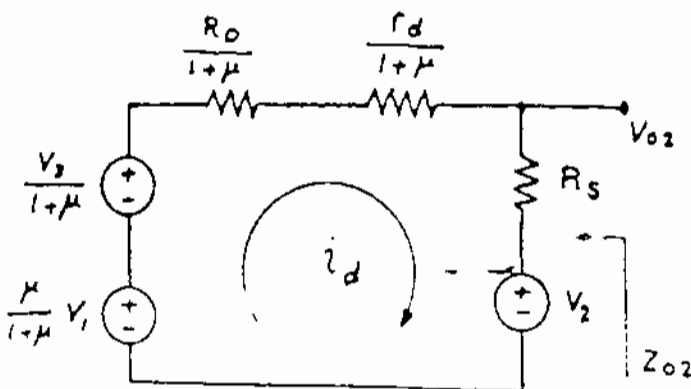
$$A_{v1} = \frac{v_{o1}}{v_1} \bigg|_{v_2=v_3=0} = \mu \frac{v_{o1}}{i_d} \bigg|_{v_2=v_3=0} = \mu \frac{R_O}{r_d + R_O + (1 + \mu)R_S} = \frac{\mu R_O}{r_d + R_O + (1 + \mu)R_S}$$

$$i_d = \frac{\frac{V_3}{1 + \mu} + \frac{\mu}{1 + \mu} V_1 - V_2}{\frac{r_d + R_O}{1 + \mu} + R_S} \quad (4)$$

اگر صورت و مخرج رابطه ③ را بر  $(1 + \mu)$  تقسیم کنیم:

شکل (۳-۱۰) مدار معادل رابطه ④ را نشان می دهد.

برای این شکل نیز داریم:



$$Z_{o2} = R_S \parallel \left( \frac{R_O + r_d}{1 + \mu} \right)$$

$$A_{v2} = \frac{v_{o2}}{v_1} \bigg|_{v_2=v_3=0} = \frac{\mu}{1 + \mu} \frac{v_{o2}}{\frac{\mu}{1 + \mu} V_1}$$

شکل (۳-۱۰) مدار از دید سورس

$$A_{v2} = \frac{\mu}{1 + \mu} \times \frac{R_S}{R_S + \frac{R_O + r_d}{1 + \mu}} = \frac{\mu R_S}{R_O + r_d + (1 + \mu)R_S}$$



دیده می شود که در مدارهای معادل از دید درین دسرسی  $R_G$  هیچ تأثیر ندارد و به درین دسرسی اتصال نمی یابد، نتایج گرفته شده را می توان بصورت قاعده کلی زیر بیان کرد.

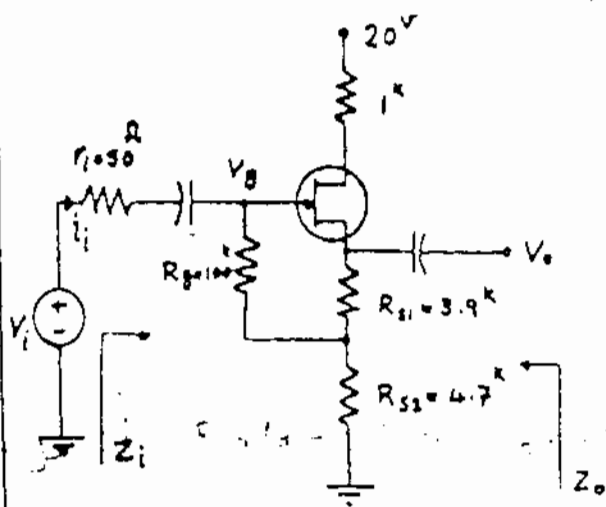
قاعده کلی: - -

الف - از دید درین:

- ۱- المانهای در درین بدون تغییر باقی می مانند.
- ۲- المانهای در سوری در  $(1+\mu)$  ضرب می شوند.
- ۳- منابع دشار در گیت در  $\mu$  ضرب می شوند.

ب - از دید سوری:

- ۱- المانهای در سوری بدون تغییر باقی می مانند.
- ۲- المانهای در درین در  $\frac{1}{1+\mu}$  ضرب می شوند.
- ۳- منابع دشار در گیت در  $\frac{\mu}{1+\mu}$  ضرب می شوند. (دیده می شود که اگر ابتدا منبع دشار گیت به درین اتصال پیدا کند در  $\mu$  ضرب می شود و در المان در درین وقتی که به سوری اتصال پیدا می کند بر  $(1+\mu)$  تقسیم می شود پس المان در گیت با در اتصال به سوری رفته و در  $\frac{\mu}{1+\mu}$  ضرب می شود)



شکل (۳-۱۱)

مثال) مطلوبست محاسبه  $Z_o$ ،  $Z_i$  و  $A_v$  بر تزیین کننده شکل (۳-۱۱).

$$(g_m = 3.5 \text{ mS}, r_d = 100 \text{ k})$$

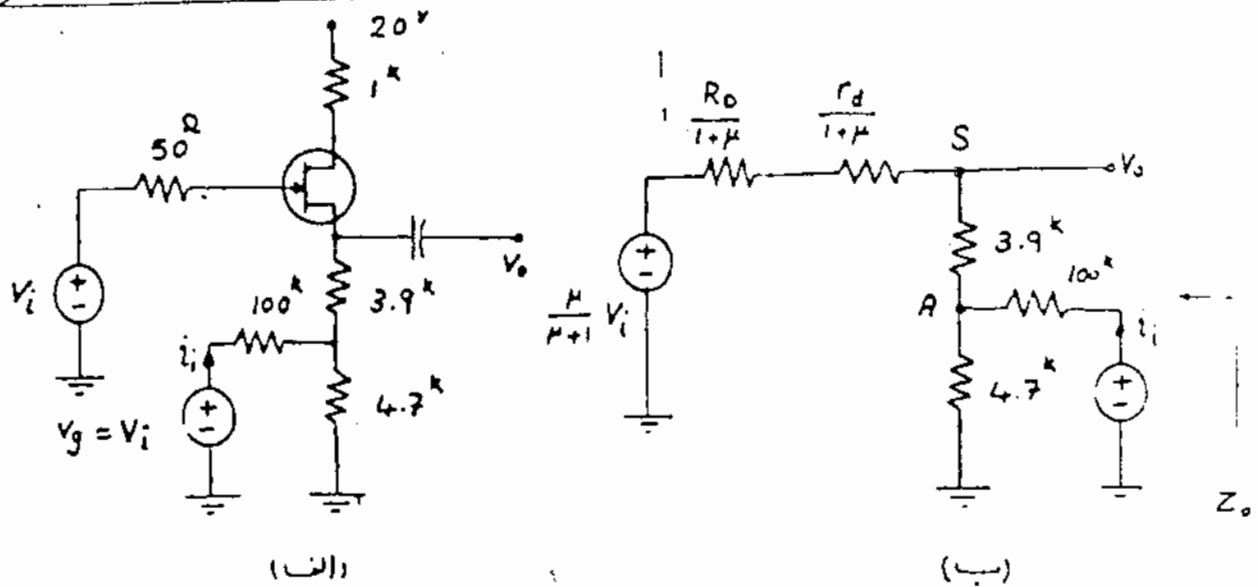
حل: چونکه گیت FET جریان نمی کشد

و  $R_G \gg R_i$  است می توان  $V_g = V_i$

فرس کرد و مدار را بصورت شکل (۳-۱۲) الف)

ساده کرد. شکل (۳-۱۲) ب) دار معادل در دید سوری را نشان می دهد.

۴۵



شکل (۳-۱۲)

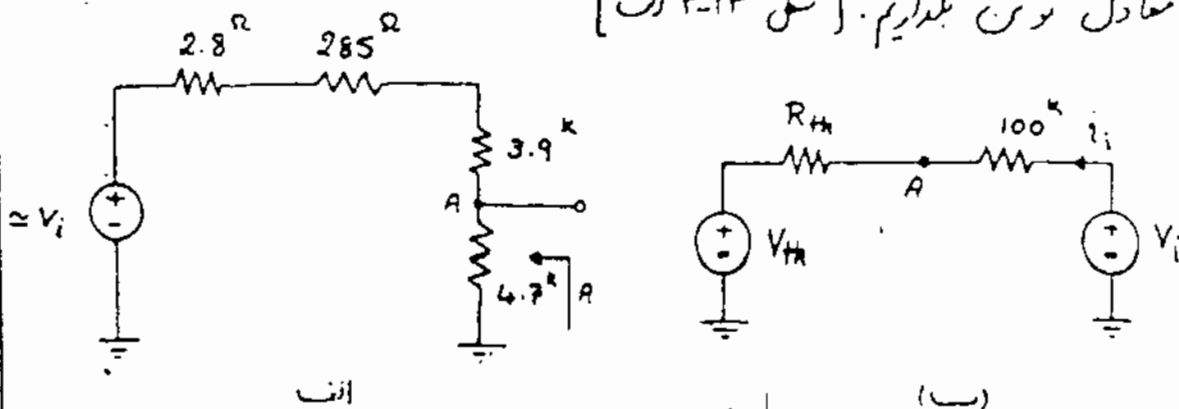
- امپدانس خروجی:

$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left( \frac{R_D}{1+\mu} + \frac{r_d}{1+\mu} \right) \quad \mu = g_m r_d = 3.5 \times 100 = 350$$

$$Z_o = [3.9 + (4.7 \parallel 100)] \parallel \left( \frac{1}{351} + \frac{100}{351} \right) = 277 \Omega$$

- امپدانس ورودی:

برای بدست آوردن امپدانس ورودی باید نسبت  $\frac{V_i}{i_i}$  را بدست آوریم. اگر در نقطه A معادل تونن بگیریم. [شکل ۳-۱۳ الف]



شکل (۳-۱۳)

$$R_{th} = 4.7 \parallel (3.9 + 285 + 2.8) = 2.21 \text{ k}\Omega \quad V_{th} = \frac{4.7 \times V_i}{4.7 + 3.9 + 285 + 2.8} = 0.53 V_i$$

$$V_i - V_{th} = (100 + R_{th}) i_i \Rightarrow V_i - 0.53 V_i = (100 + 2.21) i_i$$

$$i_i = \frac{0.47}{102.21} V_i \Rightarrow$$

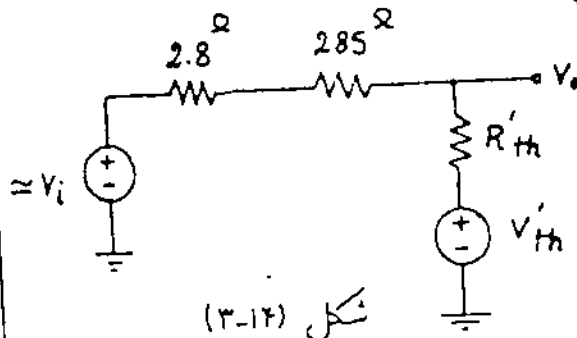
$$Z_i = \frac{V_i}{i_i} = 217.46 \text{ k}\Omega$$

دیده می شود که

امپدانس ورودی بالا رفته است.

- ضرب تقویت ولتاژ: یا ترجمه به شکل (۱۲-۳) ب) اگر در نقطه S برای

منبع  $V_i$  معادل نون می گذاریم شکل (۱۲-۳) بدست می آید.



$$R'_{th} = 3.9 + 100 \parallel 4.7 = 8.4 \text{ k}\Omega$$

$$V'_{th} = \frac{4.7}{4.7 + 100} V_i = 0.045 V_i$$

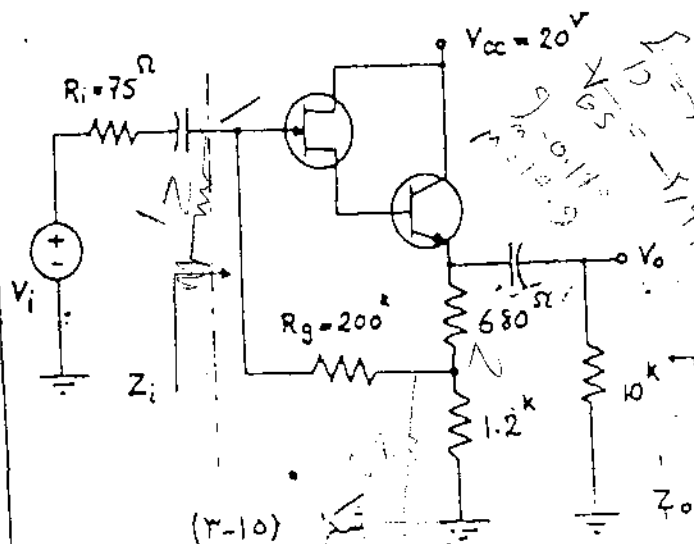
شکل (۱۲-۳)

حال اگر از اصل جمع آثار استفاده کنیم:

$$V_o = \frac{R'_{th}}{R'_{th} + 285 + 2.8} V_i + \frac{2.8 + 285}{2.8 + 285 + R'_{th}} V'_{th}$$

$$V_o = \frac{8.4}{8.4 + 287.8} V_i + \frac{287.8}{287.8 + 8.4} (0.045 V_i) \Rightarrow A_v = 0.968$$

مشاهده می شود که حل این سند بطور مستقیم دشوار خواهد بود.



تشریح: ۸  
مطلوبت محاسبه  $Z_i$  و  $Z_o$   
و  $A_v$  برای مدار شکل (۱۵-۲)

$$I_{DSS} = 14 \text{ mA}, V_p = -5 \text{ V}, \beta = 100$$

$$(r_d = 100 \text{ k}\Omega)$$

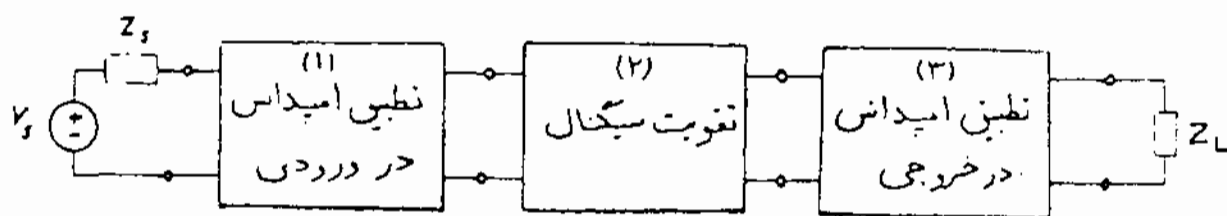
## ۴- تقویت کننده های چند طبقه Multistage Amplifiers

در اغلب موارد دیده می شود که مشخصات یک تقویت کننده خواسته شده نظیر، ضریب تقویت، توان خروجی، امپدانس درونی، امپدانس خروجی و پهنای باند را نمی توان بوسیله یک ترانزیستور بدست آورد، برای بدست آوردن مشخصات مورد نظر می توان از یک تقویت کننده چند طبقه استفاده کرد.

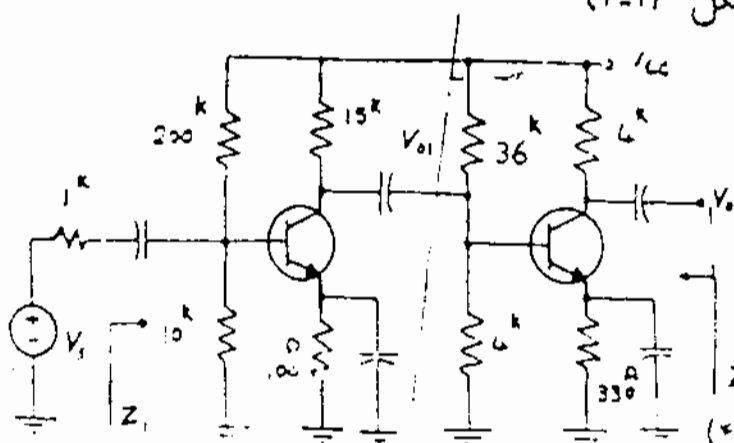
طیقات مختلف می توانند به سه طریق به یکدیگر متصل شوند.

- ۱- اتصال مستقیم ۲- اتصال بوسیله خازن کوپلر ۳- اتصال بوسیله ترانسفورماتور
- در اتصال مستقیم تقویت کننده در فرکانسهای پایین و منفرقادر به کار خودی باشد در صورتیکه در اتصال با خازن و یا ترانس فرکانس باید از حد معینی کمتر نشود.

شکل (۴-۱) مراحل کلی یک نمونه از تقویت کننده را نمایش می دهد که هر مرحله می تواند شامل چندین طبقه از ترانزیستور باشد و یا اینکه چند مرحله می تواند در یک طبقه ادغام شود.



شکل (۴-۱)



حال به ذکر چند مثال می پردازیم.

مثال ۱

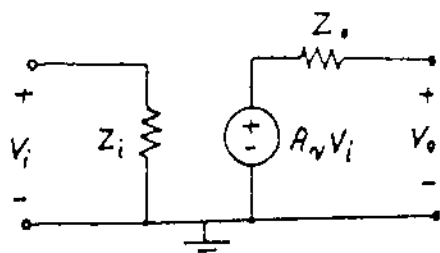
برای مدار شکل (۴-۲)  $A_v$ ،  $Z_o$  و

$Z_i$  را بدست آورید.

( $h_{ie} = 1.1 k\Omega$ ,  $\beta = 50$ )

شکل (۴-۲)

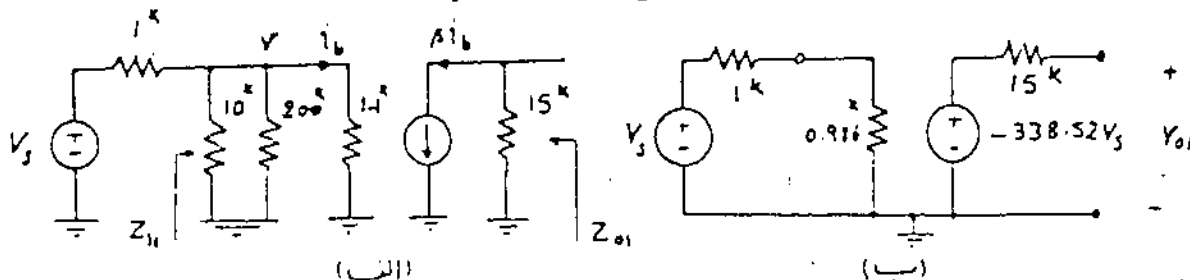
حل: این مسند را می توان به در روش حل کرد یکی اینکه طبقات را از یکدیگر جدا فرض کرد. و اثر بارگذاری را در نظر بگیریم و هر طبقه را مانند شکل (۴-۳) مدل کنیم سپس اینها را به دنبال هم بگذاریم و مسند را حل کنیم، روش دوم اینکه اثر بارگذاری طبقات روی یکدیگر را در نظر گرفته و مسند را یکجا حل نماییم.



شکل (۴-۳)

- روش اول:

شکل (۴-۴ الف) مدل دینامیکی طبقه اول را نشان می دهد.



شکل (۴-۴)

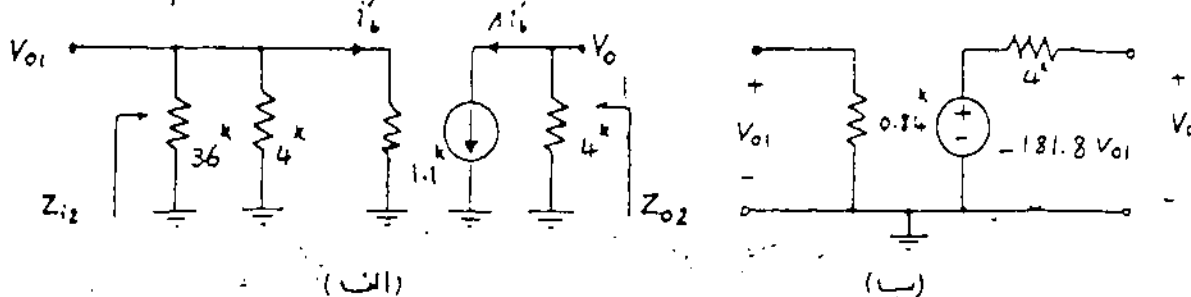
$$Z_{i1} = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

$$A'_{v1} = \frac{v_{o1}}{v_i} = \frac{v_{o1}}{v} \cdot \frac{v}{v_i} = \frac{-\beta \times 15}{h_{fe}} \times \frac{Z_i}{Z_i + 1k}$$

$$A'_{v1} = \frac{-50 \times 15}{1.1} \times \frac{0.986}{0.986 + 1} = -338.52$$

شکل (۴-۴ ب) مدل ساده

طبقه اول را نشان می دهد. شکل (۴-۵ الف) مدل دینامیکی طبقه دوم است.



شکل (۴-۵)

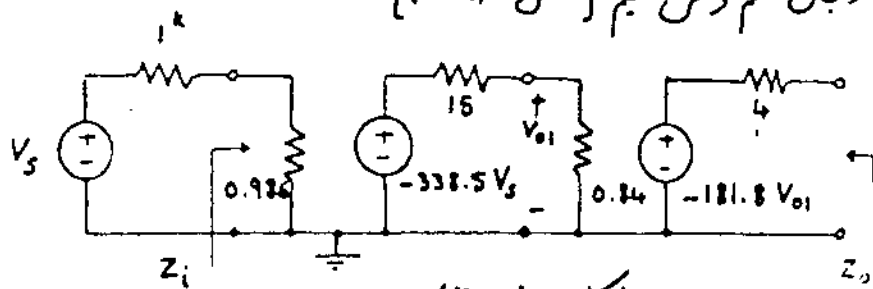
$$Z_{i2} = 36 \parallel 4 \parallel 1.1 = 0.84 \text{ k}\Omega$$

$$Z_{o2} = 4 \text{ k}\Omega$$

شکل (۴-۵ ب) مدل ساده

$$A'_{v2} = \frac{v_o}{v_{o1}} = \frac{-\beta \times 4}{h_{fe}}$$

حال اگر این دو طبقه را به دنبال هم وصل کنیم [شکل (۴-۶)].



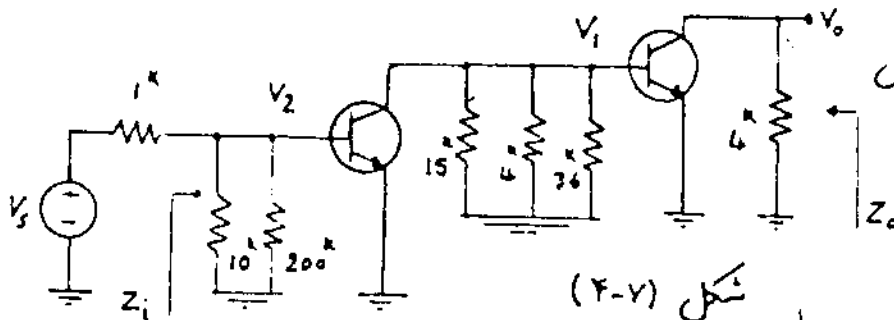
شکل (۴-۶)

در این حالت داریم:

$$Z_i = 986 \Omega$$

$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_{o1}} \times \frac{v_{o1}}{v_s} = \frac{-181.8 V_{o1}}{V_{o1}} \times \frac{\frac{0.84}{0.84+15} \times (-338.5) V_s}{V_s} = 3273.2$$



شکل (۴-۷)

- ردش دوم:

شکل (۴-۷) مدل دینائیک

مدار اصلی است.

با توجه به اثر بارگذاری

لطفاً بردی بکشد

داریم؟

$$Z_i = 10 \parallel 200 \parallel 1.1 = 0.986 \text{ k}\Omega$$

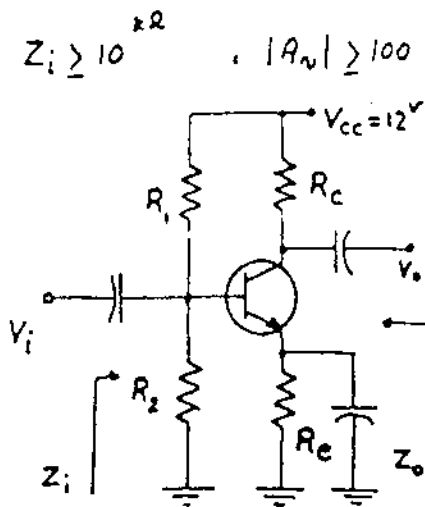
$$Z_o = 4 \text{ k}\Omega$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{v_1} \times \frac{v_1}{v_2} \times \frac{v_2}{v_s} = \frac{-\beta 24}{1.1} \times \frac{-\beta (15 \parallel 4 \parallel 36 \parallel 1.1)}{1.1} \times \frac{Z_i}{Z_i + 1}$$

$\Rightarrow$

$$A_v = 3273.2$$

در این مثال دیدیم که هر دو ردش نتایج یکسانی می دهند و ما  
هیئت در حل مسائل برای سهولت از ردش دوم استفاده می کنیم



شکل (۴-۸)

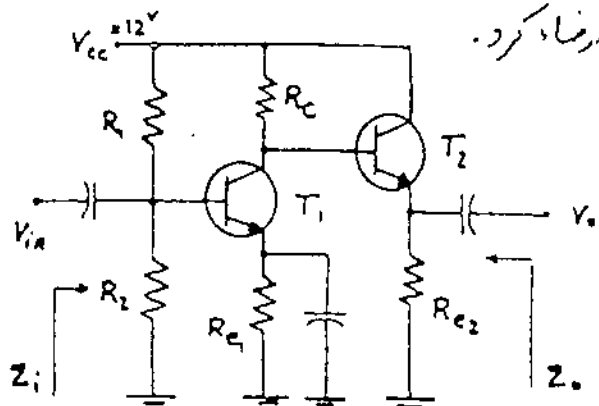
مسال ۲ می خواهیم مداری باین مشخصات طرح کنیم  
 $Z_o \leq 100^{\Omega}$  و  $V_{CC} = 12V$  و دامنه خروجی ماکزیم باشد.  
 مشخصات ترانزیستورهای موجود  $V_{BE} = 0.6V$ ،  $\beta_{min} = 200$

حل: چون  $|A_v| > 1$  پس باید از مدار C.E یا C.B. استفاده کرد و بدلیل اینکه مقاومت ورودی نسبتاً زیاد باید باشد، پس از مدار C.E. استفاده می کنیم [شکل ۴-۸]

در این مدار:  $Z_i = R_1 \parallel R_2 \parallel h_{ie} \Rightarrow h_{ie} > Z_i$

$$|A_v| = \frac{\beta R_C}{h_{ie}} \Rightarrow R_C = \frac{|A_v| h_{ie}}{\beta} \Rightarrow R_C > \frac{|A_v| Z_i}{\beta_{min}} \Rightarrow R_C > \frac{100 \times 10}{200} = 5^k\Omega$$

چونکه  $R_C > 5^k\Omega$  پس شرط  $Z_o < 100^{\Omega}$  نقض می شود. در چنین مواردی می توان با اضافه کردن یک طبقه دیگر به مدار شرایط را ارضا کرد.  
 بدلیل اینکه در اینجا فقط شرط امپدانس



شکل (۴-۹)

خروجی ارضا نشده است می توان از یک C.C. در طبقه های استفاده کرد [شکل ۴-۹]

اگر ارزش انعکاس امپدانس استفاده کنیم داریم:

$$Z_o = R_{E2} \parallel \frac{R_{C1} + h_{ie2}}{1 + \beta} \quad A_v = \frac{-\beta [R_{C1} \parallel (h_{ie2} + (1 + \beta) R_{E2})]}{h_{ie1}}$$

در این مدار مقاومت دینامیکی که در کلکتور  $T_1$  دیده می شود باید بزرگتر از  $5^k\Omega$

باشد یعنی:

$$R_{C1} \parallel (h_{ie2} + (1 + \beta) R_{E2}) > 5^k\Omega$$

$$(h_{ie2} + (1+\beta)R_{e2}) \gg R_c$$

در چون معمولاً :

$$R_c = 10^k \Omega$$

پس مثلاً اگر انتخاب شود

$$|A_v| \approx \frac{\beta R_c}{h_{ie1}} \Rightarrow h_{ie1} < \frac{\beta R_c}{|A_v|} = \frac{200 \times 10}{100} = 20^k \Omega$$

$$h_{ie1} > Z_i = 10^k \Omega$$

دار طرفی :

اگر  $h_{ie1} = 15^k \Omega$  انتخاب شود داریم :

$$h_{ie1} = \beta \frac{V_T}{I_{C1}} \Rightarrow I_{C1} = \frac{200 \times 25}{15^k} = 0.33^{\text{mA}}$$

$$V_{RC} = I_{C1} \cdot R_c = 0.33 \times 10^k = 3.3^{\text{V}}$$

بدلیل اینکه  $V_{CC} = 12^{\text{V}}$  است برای

انتخاب  $R_{e1}$  آگرایی عمل بیشتر داریم زیرا فرکانس  $V_E$  به عبارت دیگر  $R_e$  بزرگتر باشد، پایداری مدار بیشتر خواهد شد.

چونکه ما کمترین حالت بار را در نظر می‌گیریم پس نقطه کار باید در وسط باشد.

AC باشد یعنی  $V_{CE1} = V_{RC}$  انتخاب می‌شود.

$$V_{E1} = V_{CC} - V_{RC} - V_{CE1} = 12 - 2 \times 3.3 = 5.34^{\text{V}}$$

$$R_{e1} = \frac{V_{E1}}{I_{C1}} = \frac{5.34}{0.333} \approx 16^k \Omega \Rightarrow$$

$$R_{e1} = 15^k \Omega$$

مقاومت استاندارد

حال مقادیر  $R_1$  و  $R_2$  را محاسبه می‌نمایم

$$Z_i = R_1 \parallel R_2 \parallel 15^k \Omega \geq 10^k \Omega \Rightarrow R_1 \parallel R_2 \geq 30^k \Omega$$

$$I_{B1} = \frac{0.333}{200} = 1.67^{\mu\text{A}}$$

اگر  $I_{R2} \gg I_{B1}$  در جریان می‌توان

در مقابل جریان مقاومت  $R_1$  و  $R_2$  منظر کرد.

$$V_{E1} = V_{CE1} + I_{C1} R_c + 0.6 = 1.5 \times 0.333 + 0.6 = 1.4^{\text{V}}$$

در این محاسبات "جریان برگشته" را ۱۰ برابر در نظر می‌گیریم.



$$I_{E2} \gg I_{B1} \Rightarrow I_{E2} \geq 10 I_{B1} = 16.7 \mu A \quad R_1 = \frac{5.6}{16.7 \mu A} = 335.3 \text{ k}\Omega$$

$$R_2 = 330 \text{ k}\Omega$$

مقاومت استاندارد  $I_{E2} = I_{E1} = \frac{5.6}{330} = 16.96 \mu A$

$$R_1 = \frac{12 - 5.6}{16.9 \mu A} = 377.1 \text{ k}\Omega$$

$$\Rightarrow R_1 = 390 \text{ k}\Omega$$

استاندارد

$$R_1 \parallel R_2 = 178.75 \text{ k}\Omega > 30 \text{ k}\Omega$$

مشاهده می شود که :

- برای محاسبه  $R_{E2}$

$$Z_o = \frac{R_c + h_{ie2}}{1 + \beta} \parallel R_{E2} \leq 100 \Omega$$

$$\frac{R_c + h_{ie2}}{1 + \beta} \ll R_{E2} \Rightarrow (R_c + h_{ie2}) \leq 100 \Omega (1 + \beta) = 20 \text{ k}\Omega$$

اگر :

$$\Rightarrow h_{ie2} \leq 20 \text{ k}\Omega - 10 \text{ k}\Omega = 10 \text{ k}\Omega \quad I_{C2} = \frac{\beta \times 25}{h_{ie2}} \geq 0.5 \text{ mA} \Rightarrow I_{B2} \geq 2.5 \mu A$$

$$I_{B2} \ll I_{C1} \Rightarrow V_{B2} = 12 - 10 \times 0.333 = 8.67$$

$$R_{E2} = \frac{8.67 - 0.6}{0.5} = 16.4 \text{ k}\Omega$$

$$\Rightarrow R_{E2} = 16 \text{ k}\Omega$$

باز توجه به

المانهایی که محاسبه کردیم.

$$Z_o = 16 \parallel \left( \frac{10 \text{ k}\Omega + 10}{201} \right) = 99 \Omega$$

$$Z_i = 330 \text{ k}\Omega \parallel 390 \text{ k}\Omega \parallel 15 = 13.83 \text{ k}\Omega$$

$$A_v = \frac{-\beta [R_c \parallel (h_{ie2} + (1 + \beta) R_{E2})]}{15}$$

$$\Rightarrow A_v = -133$$

مثال ۲ مدار با مشخصات  $|A_v| \geq 100$  ،  $Z_i \geq 100 \text{ k}\Omega$  ،  $Z_o \leq 1 \text{ k}\Omega$  ،  $V_{CE} = 6 \text{ V}$  ،  $V_{CC} = 12 \text{ V}$  طرح کنید (  $V_{BE} = 0.7$  ،  $\beta \geq 200$  ).

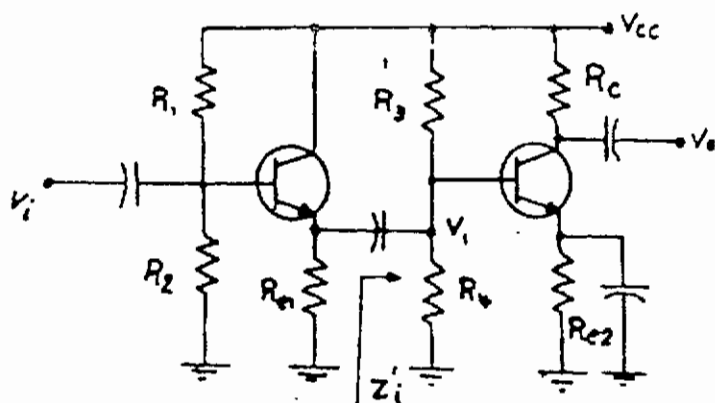
حل: این مثال را هم می توان از راه مثال قبل حل کرد. راه دیگر این است که ابتدا امپدانس خودی را محاسبه کنیم، مثلاً اگر یک C.E. در نظر بگیریم:

$$Z_o \leq 1 \text{ k}\Omega , Z_o = R_c \Rightarrow R_c = 1 \text{ k}\Omega \quad |A_v| = \frac{\beta R_c}{h_{ie}}$$

$$h_{ie} = \frac{200 \times 1}{100} = 2 \text{ k}\Omega \quad Z_i = R_1 \parallel R_2 \parallel h_{ie} < 2 \text{ k}\Omega$$

پس شرط  $Z_i \geq 100 \text{ k}\Omega$

نقض شده است. بدین منظور برای بالا بردن امپدانس می توان از C.C. در طبقه اول استفاده کرد. [شکل ۳-۱۰]



شکل (۳-۱۰)

برای امپدانس خروجی:

$$Z_o \leq 1 \text{ k}\Omega \Rightarrow R_c = 1 \text{ k}\Omega$$

بدلیل اینکه ضریب تقویت دشار طبقه اول تقریباً برابر واحد است در نتیجه برای طبقه دوم:

$$|A_v| = \frac{\beta R_c}{h_{ie2}} \geq 100 \Rightarrow h_{ie2} \geq \frac{200 \times 1}{100} = 2 \text{ k}\Omega$$

$$I_{C2} \geq \frac{\beta_{min} I_{B2}}{h_{ie2}} = \frac{200 \times 25}{2 \text{ k}} = 2.5 \text{ mA} \Rightarrow I_{C2} = 3 \text{ mA} \quad h_{ie2} = \frac{200 \times 25}{3} = 1.67 \text{ k}\Omega$$

$$V_{E2} = 12 - R_c I_{C2} - V_{CE2} = 12 - 1 \times 3 - 6 = 3 \text{ V} \Rightarrow R_{E2} = \frac{3}{3 \text{ mA}} = 1 \text{ k}\Omega$$

$$I_{B2} = \frac{3^{\text{mA}}}{200} = 15^{\text{pA}} \Rightarrow I_{R4} \gg I_{B2} \Rightarrow I_{R4} = 101.5^{\text{pA}} = 0.15^{\text{mA}}$$

$$V_{B2} = 3^{\text{V}} + 0.7 = 3.7^{\text{V}} \quad R_4 = \frac{3.7}{0.15} = 24.67^{\text{k}} \Rightarrow \underline{R_4 = 22^{\text{k}\Omega}}$$

$$\Rightarrow I_{R4} = \frac{3.7}{22} = 0.168^{\text{mA}} \quad R_3 = \frac{12 - 3.7}{0.168} = 49.4^{\text{k}\Omega} \Rightarrow \boxed{R_3 = 47^{\text{k}} + 2.2^{\text{k}}}$$

$$Z_i = R_1 \parallel R_2 \parallel (h_{ie1} + (1+\beta)(R_{e1} \parallel Z'_i)) \geq 100^{\text{k}\Omega} \quad \text{برای طبقه اول داریم:}$$

$$Z'_i = R_3 \parallel R_4 \parallel h_{ie2} = 49.2 \parallel 22 \parallel 1.67^{\text{k}} = 1.5^{\text{k}\Omega}$$

با فرض اینکه:

$$(h_{ie1} + 201(R_{e1} \parallel 1.5^{\text{k}})) > 200^{\text{k}\Omega} \Rightarrow \begin{cases} R_{e1} \parallel 1.5^{\text{k}} > 1^{\text{k}} \\ R_1 \parallel R_2 > 200^{\text{k}} \Rightarrow R_{e1} > 3^{\text{k}} \end{cases}$$

$$\Rightarrow \boxed{R_{e1} = 3.3^{\text{k}\Omega}}$$

چونکه ولتاژ  $V_{CE}$  برابر  $6^{\text{V}}$  در نظر گرفته شده است، داریم:

$$V_{E1} = 12 - 6 = 6^{\text{V}} \quad I_{C1} = \frac{6}{3.3} = 1.8^{\text{mA}} \quad h_{ie2} = \frac{200 \times 25}{1.8^{\text{mA}}} = 2.75^{\text{k}\Omega}$$

$$I_{B1} = \frac{1.8^{\text{mA}}}{201} = 9^{\text{pA}} \Rightarrow I_{R2} = 90^{\text{pA}}$$

برای بایلداری مدار نسبت به  $\beta$  و حرارت،

جریان معادلت  $R_1$  و  $R_2$  را  $10$  برابر جریان بیس ترانزیستور  $T_1$  می گیریم.

$$\Rightarrow V_{B1} = 6 + 0.7 = 6.7^{\text{V}}$$

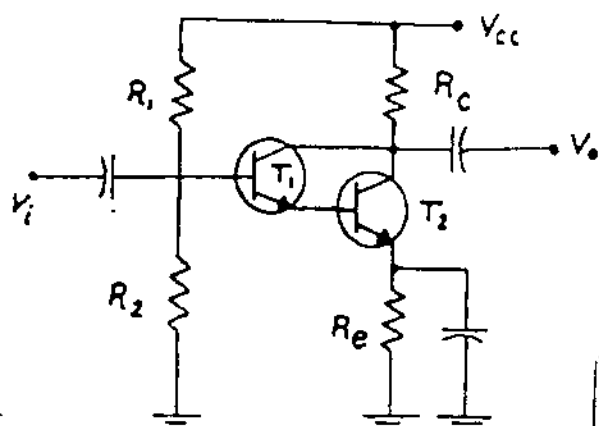
$$R_2 = \frac{6.7}{90^{\text{pA}}} = 74.4^{\text{k}\Omega} \Rightarrow R_1 \parallel R_2 < 200^{\text{k}\Omega}$$

دیده می شود که شرط

$Z_i \geq 100^{\text{k}\Omega}$  نقض می شود.

چونکه ابعادنس ورودی بالا و ضریب تقویت ولتاژ نسبتاً بالا می خواهیم

می توانیم از زوج دارلینگتون \* استفاده کنیم. [شکل ۱۱-۴].



به جای فراترینسورهای  $T_1$  و  $T_2$  می توان  
 یک فراترینسور با مشخصات  
 $\beta' = \beta$   
 $h_{ie} = 2h_{ie1}$   
 قرار دهیم.  
 برای این حالت داریم:

$$R_C = 1 \text{ k}\Omega$$

شکل (۴-۱۱)

$$|A_v| = \frac{\beta' R_C}{h_{ie}} = \frac{\beta^2 R_C}{2h_{ie1}} > 100 \Rightarrow h_{ie1} = \frac{200^2 \times 1}{200} = 200 \text{ k}\Omega$$

$$I_{C1} = \frac{\beta \times 25}{200 \text{ k}\Omega} = 0.025 \text{ mA} \quad I_{B1} = \frac{0.025}{200} = 0.125 \text{ }\mu\text{A}$$

$$I_{R2} = 10 \times 0.125 \text{ }\mu\text{A} = 1.25 \text{ }\mu\text{A} \quad I_{C2} = \beta \times 0.025 = 5 \text{ mA}$$

$$V_{E2} = 12 - V_{CE2} - R_C I_{C2} = 12 - 6 - 125 = 1 \text{ V}$$

برای شارژ  $R_E$  داریم:

$$R_E = \frac{1 \text{ V}}{5 \text{ mA}} = 200 \Omega \Rightarrow R_E = 220 \Omega$$

$$V_{B1} = 2V_{BE} + R_E I_{C2} = 2 \times 0.7 + 0.22 \times 5 = 2.5 \text{ V} \quad R_2 \leq \frac{2.5}{1.25 \text{ }\mu\text{A}} = 2 \text{ M}\Omega$$

$$R_2 = 470 \text{ k}\Omega$$

$$I_{R2} = \frac{2.5}{470} = 5.3 \text{ }\mu\text{A}$$

$$R_1 = \frac{12 - 2.5}{5.3 \text{ }\mu\text{A}} = 1792 \text{ k}\Omega$$

$$\Rightarrow R_1 = 1.8 \text{ M}\Omega$$

با توجه به المانهای محاسبه شده داریم:

$$Z_i = R_1 \parallel R_2 \parallel 2h_{ie1} = 1.8 \text{ M} \parallel 470 \text{ k} \parallel (2 \times 200 \text{ k}) = 193 \text{ k}\Omega$$

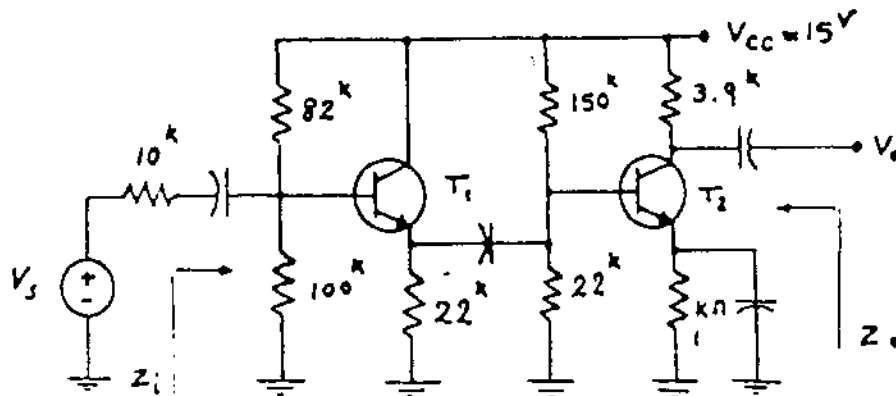
$$Z_o = 1 \text{ k}\Omega$$

$$A_v = \frac{-200 \times 1}{2 \times 200} = -100$$

شماره ۳

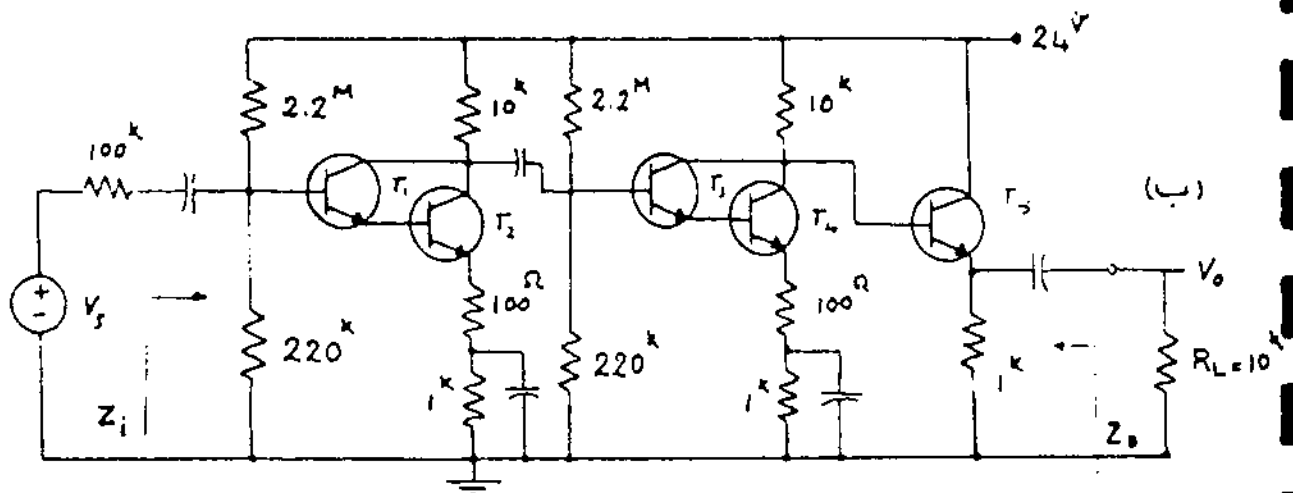
۱- مطلوبست طرح تنویت کننده ای با  $Z_o = 50 \Omega$ ,  $Z_i = 100 \text{ k}\Omega$ ,  $A_v \approx 250$  ترانزیستورهای موجود ( $V_{BE} = 0.7\text{V}$ ,  $\beta_{min} = 100$ ).

۲- مطلوبست محاسبه  $A_v$ ,  $Z_o$  و  $Z_i$  برای مدارهای شکل (۴-۱۲). مشخصات ترانزیستور ( $V_{BE} = 0.7\text{V}$ ,  $\beta = 100$ ).

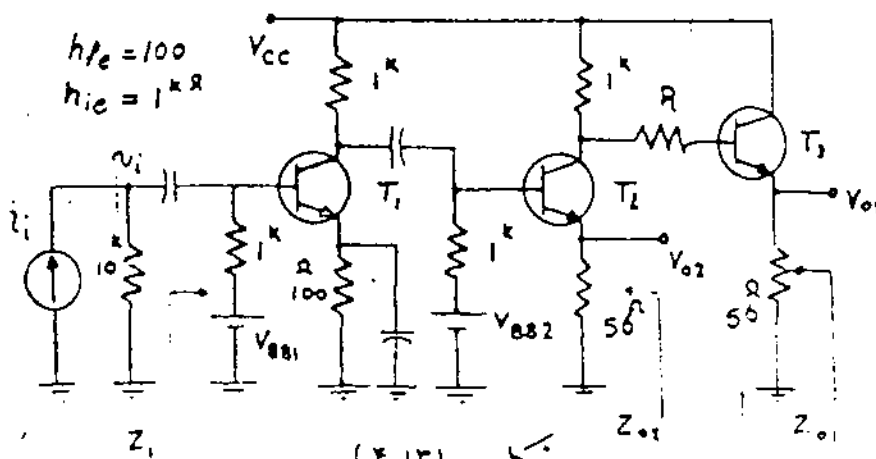


(الف)

شکل (۴-۱۲)



(ب)



شکل (۴-۱۳)

۳- مختارت  $R$  را در مدار

کل (۴-۱۳) طوری پیدا کنید

$$\frac{v_{o1}}{z_i} = -\frac{v_{o2}}{z_i}$$

شود سپس  $Z_{o1}$ ,  $Z_{o2}$ ,  $Z_{o1}$ 

$$A_v = \frac{v_{o1}}{v_{i1}}$$

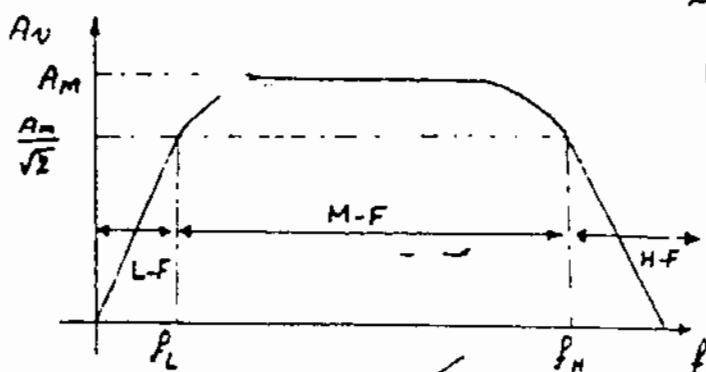
## بخش ۲

### بررسی فرکانسی تقویت کننده ها

در فصلهای قبلی دیدیم که بر سید خازن کوپلار طبقات مختلف یک مدار را به یکدیگر متصل، و یا در تقویت کننده امپدانس مشترک بر سید خازن "bypass" مقاومت امپدانس را اتصال کوتاه می کردیم و در محاسبات این خازنها را اتصال کوتاه در نظری می گرفتیم در صورتیکه در فرکانسهای پایین، امپدانس این خازنها زیاد می شود و باعث کاهش ضریب تقویت می گردد.

شکل (۱۱) تغییرات ضریب تقویت و ساز یا جریان یک مدار نمونه که از خازنهای کوپلار و "bypass" در آن استفاده شده است را نسبت به فرکانس نشان می دهد، که  $f_L$  و  $f_H$  فرکانسهای هستند که

ضریب تقویت به  $\frac{1}{\sqrt{2}}$  برابر مقدار ماکزیمم کاهش می یابد.



شکل (۱۱)

$$B = f_H - f_L \text{ را بهمانی مانند یک}$$

تقویت کننده می نامند.

کاهش ضریب تقویت در فرکانسهای پایین را خازنهای کوپلار و "bypass" سبب می شوند.

از آنجا که اتصال های داخلی، امپدانس بیس - کلکتور، خازنهای کوچکی را

نشیل می دهند که امید است آنها در فرکانسهای بالا مطرح می شود، کاهش ضرب  
تویب در فرکانسهای بالا ناشی از تأثیر این گازهاست.

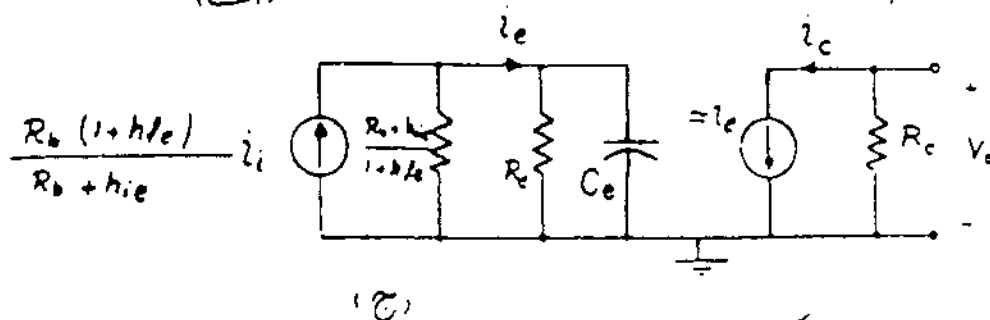
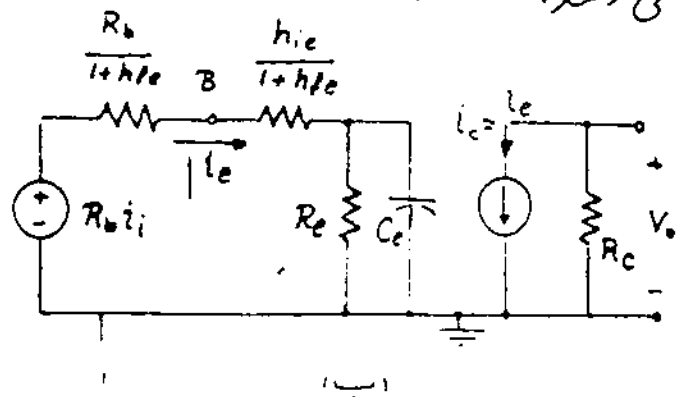
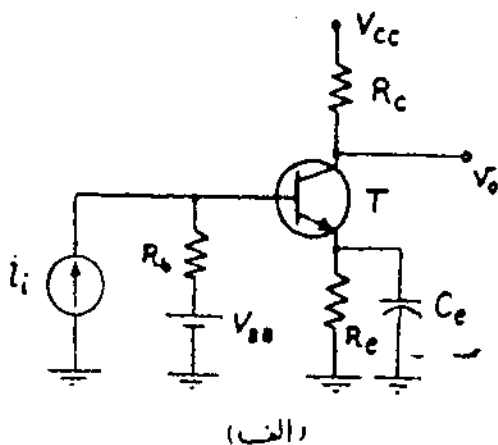
با توجه به این مطالب می توان در هرنامیه ای از فرکانس، یک مدل مداری  
برای تویب کنند در نظر گرفت. در فرکانسهای پایین  $(f < f_L)$  گازهای داخلی  
ترازبستور، اتصال باز و گازهای کوپلاژ در "bypass" در مدل گنجانده می شود،  
در فرکانسهای میانی  $(f_L < f < f_H)$  تمامی گازهای داخلی ترازبستور  
اتصال باز و گازهای کوپلاژ در "bypass" اتصال کوتاه در نظر گرفته می شوند  
و در فرکانسهای بالا  $(f > f_H)$  فقط گازهای داخلی ترازبستور مطرح  
می شود و بقیه گازهای کوپلاژ در "bypass" اتصال کوتاه می باشند.

## ۱- فرکانسهای پایین Low Frequency Range

با توجه به کاربردهای مختلف یک تقویت کننده می دانیم که فرکانس قطع پایین آن نقش مهمی در طراحی آن ایفا می کند، در اینجا ما از محاسبات زیاد بهره می گیریم و مدار تقویت کننده خود را شامل ترانزیستور، خازن و مقاومت در نظر می گیریم و فرکانس قطع پایین را برای این مدار در نظر گرفته و خازنهای کوپلاژ و "bypass" را بطور تقریبی محاسبه می کنیم.

### ۱-۱) خازن bypass در امیتر: The Emitter bypass Capacitor:

شکل (۱-۱-الف) یک تقویت کننده یک طبقه را نشان می دهد، در اینجا خازنهای کوپلاژ حذف شده و خازن در امیتر را مورد بررسی قرار می دهیم، شکل (۱-۱-ب) مدل AC مدار، که طبق روش انعکاس امپدانس،  $U_i$ های در بیس به امیتر انتقال داده شدند و شکل (۱-۱-ج) مدار ساده شده آنرا نمایش می دهد.





با توجه به شکل (۱۰-۱ ج) داریم:

$$A_i = \frac{i_c}{i_i} \approx \frac{i_e}{i_i} = \left( \frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right) \left( \frac{\frac{R_b+h_{ie}}{1+h_{fe}}}{\frac{R_b+h_{ie}}{1+h_{fe}} + \frac{1}{\frac{1}{R_e} + C_e S}} \right)$$

$$A_i \approx \left[ \frac{R_b(1+h_{fe})}{R_b+h_{ie}} \right] \left( \frac{S + \frac{1}{R_e C_e}}{S + \frac{1}{[R_e \parallel (\frac{R_b+h_{ie}}{1+h_{fe}})] C_e}} \right)$$

رنگی که  $\omega$  خیلی بزرگ باشد  
 $A_i$  به سمت  $A_{im}$  که همان ضرب

ثابت در فرکانسهای میانی است بل می‌کند.

$$A_{im} = \left| \frac{i_c}{i_i} \right|_{\omega \rightarrow \infty} \approx \frac{(1+h_{fe})R_b}{R_b+h_{ie}}$$

دید می‌شود که  $A_i$  دارای یک منفر در

$$\omega_1 = \frac{1}{R_e C_e} \quad \text{و یک قطب در فرکانس} \quad \omega_2 = \frac{1}{[R_e \parallel (\frac{R_b+h_{ie}}{1+h_{fe}})] C_e}$$

اگر بخواهیم که نامنه این قطب و منفر از یکدیگر زیاد باشد یعنی  $\omega_2 \gg \omega_1$  شود

باید:

$$R_e \gg \frac{R_b+h_{ie}}{1+h_{fe}} \quad (I)$$

با در نظر گرفتن شرط (I) داریم:

$$|A_i| = A_{im} \left| \frac{j\omega + \omega_1}{j\omega + \omega_2} \right| \approx \frac{A_{im}\omega}{\sqrt{\omega^2 + \omega_2^2}} \quad \omega > \omega_1$$

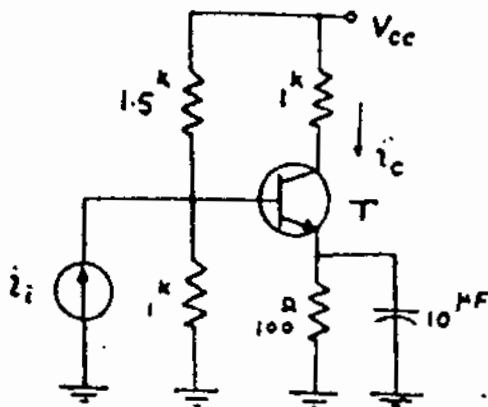
برای بدست آوردن فرکانس  $f = f_L$  که در این فرکانس ضرب ثابت

جرمان 3dB کاهش میدادی کند داریم،

$$|A_i| = \frac{A_{im}}{\sqrt{2}} \approx A_{im} \left( \frac{\omega_L}{\sqrt{\omega_L^2 + \omega_2^2}} \right) \Rightarrow \boxed{f_L = f_2}$$

نیمه ی گیریم که خازن bypass در ابستر یک ترانس قطع پایین در

$f_L = \frac{1}{2\pi R'_e C_e}$  (که  $R'_e$  مقاومت معادل در سر  $C_e$  است) بر مودی آید.



شکل (۱-۲)

بازجه به شکل (۱-۲) مطلوبت رسم

$$|A_i| = \left| \frac{i_c}{i_i} \right|$$

$$(h_{ie} = 1 \text{ k}\Omega : h_{fe} = 200)$$

$$R_b = 1 \text{ k} \parallel 1.5 \text{ k} = 0.6 \text{ k}\Omega$$

حل:

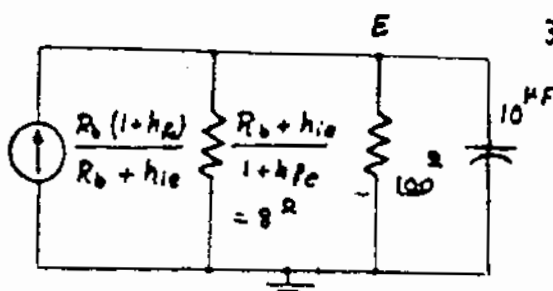
مطابق رابطه بدست آید، در درس:

$$A_i = \frac{i_c}{i_i} = \left[ \frac{(1+200) \times 0.6}{1+0.6} \right] \left( \frac{j\omega + \frac{1}{100 \text{ k} \times 10^{-5}}}{j\omega + \frac{1}{[100 \parallel ((\frac{1+0.6}{201})) \times 10^{-5}]}} \right)$$

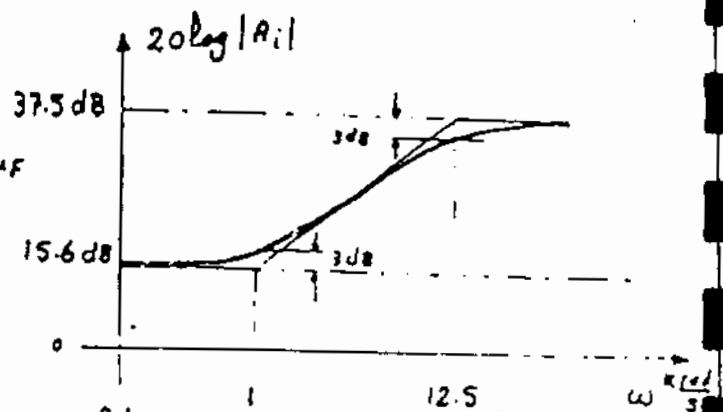
$$\Rightarrow A_i \approx 6 \left( \frac{1 + j10^{-3} \omega}{1 + j80 \times 10^{-6} \omega} \right)$$

شکل (۱-۳) مدار معادل AC و

شکل (۱-۳)  $|A_i|$  رانایش می دهد.



(الف)



(ب)

شکل (۱-۳)

$$f_L = \frac{12.5 \times 10^3}{2\pi} = 2 \text{ kHz}$$

چون  $\omega > 10 \omega$  در نیمه :  
ترانس قطع  
پایین

## ۱-۲) خازن کوپلاژ در کلکتور دیس :

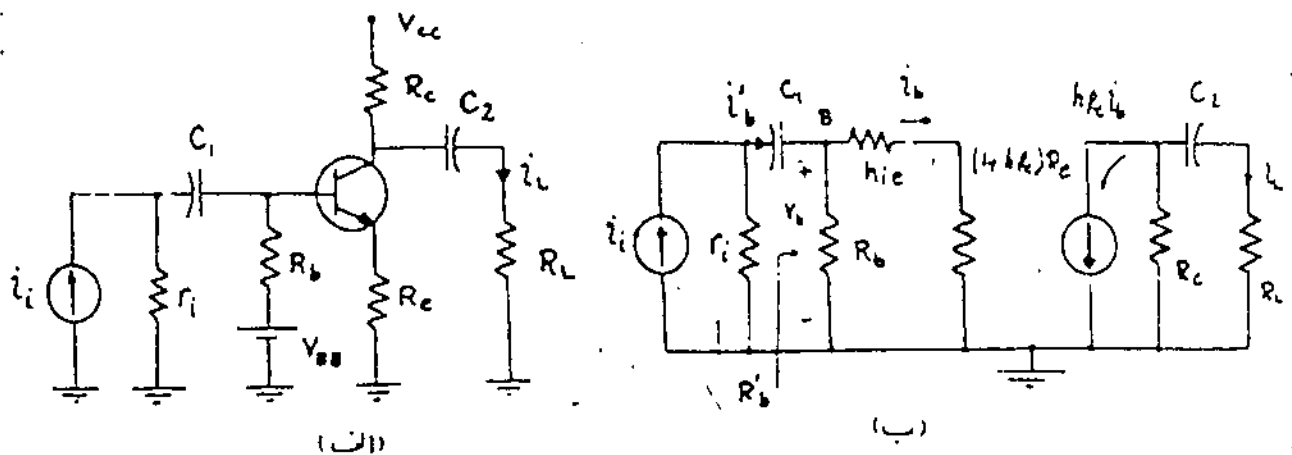
The Base and Collector Coupling Capacitor:

حال دو خازن یکی در ورودی و یکی در خروجی قرار می دهیم و اثر آنرا در

فرکانسهای پایین بررسی می کنیم.

شکل (۱-۴-الف) مدار با دو خازن کوپلاژ را نمایش می دهد، و شکل (۱-۴-ب)

مدار معادل AC، که المانهای آمپتد  $\beta$  بیس انتقال یافته اند را نمایش می دهد.



شکل (۱-۴)

مطابق شکل (۱-۴):

$$R'_b = R_b \parallel [h_{ie} + (1 + h_{fe})R_e]$$

$$A_i = \frac{i_L}{i_i} = \left( \frac{i_L}{i_b} \right) \left( \frac{i_b}{i'_b} \right) \left( \frac{i'_b}{i_i} \right) = -h_{fe} \left( \frac{R_c}{R_c + R_L + \frac{1}{sC_2}} \right) \left[ \frac{R_b}{R_b + h_{ie} + (1 + h_{fe})R_e} \right]$$

$$\times \left( \frac{r_i}{r_i + R'_b + \frac{1}{sC_1}} \right) \Rightarrow A_i \approx - \left( \frac{R_c}{R_c + R_L} \right) \left( \frac{r_i \parallel R'_b}{\frac{h_{ie}}{1 + h_{fe}} + R_e} \right) \left[ \frac{s}{s + \frac{1}{(r_i + R'_b)C_1}} \right]$$

$$\times \left[ \frac{s}{s + \frac{1}{(R_c + R_L)C_2}} \right] \quad (II)$$

از معادله (II) و شکل (۱-۴-ب)

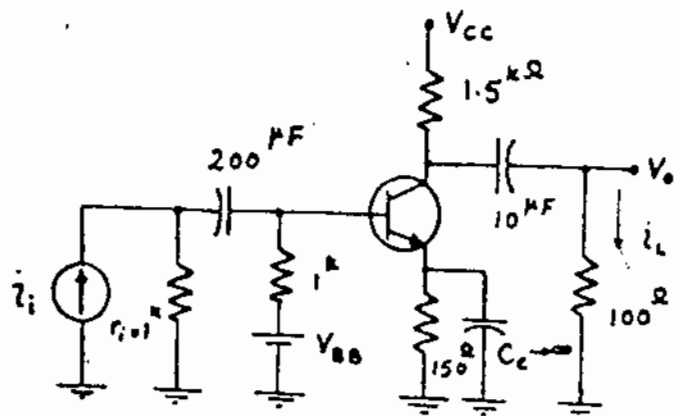
نتیجه گرفته می شود که در مدار ورودی و خروجی

روی هم تأثیر ندارند و در اینجا ما در نظر داریم

$$\omega_1 = \frac{1}{R'_1 C_1}$$

$$\omega_2 = \frac{1}{R'_2 C_2}$$

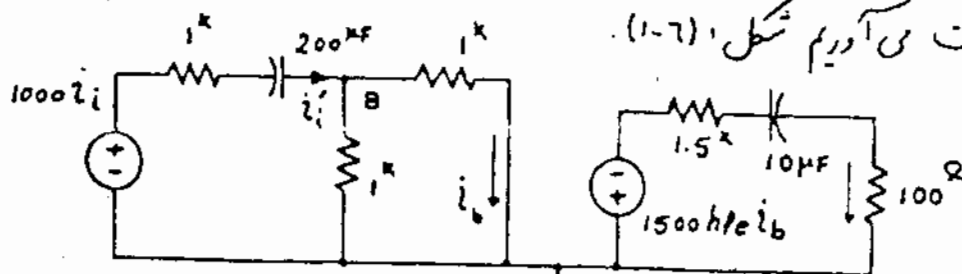
که  $R'_1$  و  $R'_2$  مدارهای معادل قرار گرفته در دو سر خازنهای  $C_1$  و  $C_2$  می باشند.



شکل (۱-۵)

مثال) مطلوبست رسم  $|A_i|$  برای تنوید کننده شکل (۱-۵).  
( $h_{ie} = 1k\Omega$ ,  $h_{fe} = 100$ )

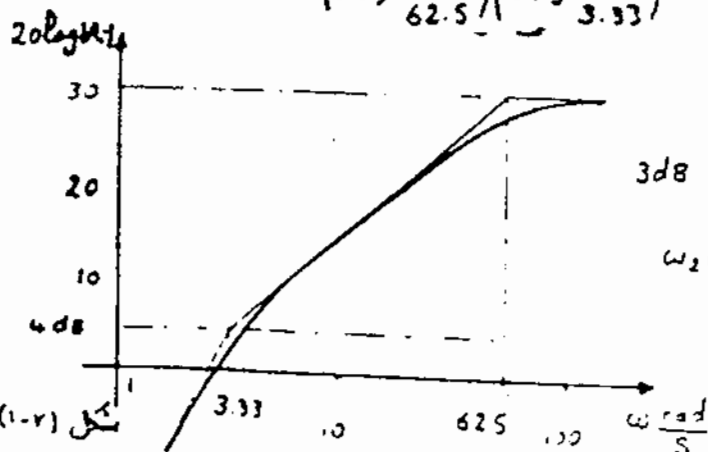
حل: ابتدا مدار معادل AC را برای ترانسهای پایین بدست می آوریم شکل (۱-۶).



شکل (۱-۶)

$$A_i = \frac{i_L}{i_i} = \left( \frac{i_L}{i_b} \right) \left( \frac{i_b}{i'_i} \right) \left( \frac{i'_i}{i_i} \right) = \left( \frac{-1500 h_{fe}}{1600 + 1/j\omega 10^{-5}} \right) \left[ \frac{1}{2} \right] \left[ \frac{1000}{1500 + 1/j\omega 2 \times 10^{-4}} \right]$$

$$\Rightarrow A_i = (-75 \times 10^6) \frac{(j\omega 10^{-6})(j\omega 2 \times 10^{-4})}{(1+j\frac{\omega}{62.5})(1+j\frac{\omega}{3.33})} \Rightarrow \omega_1 = 62.5 \quad \omega_2 = 3.33$$



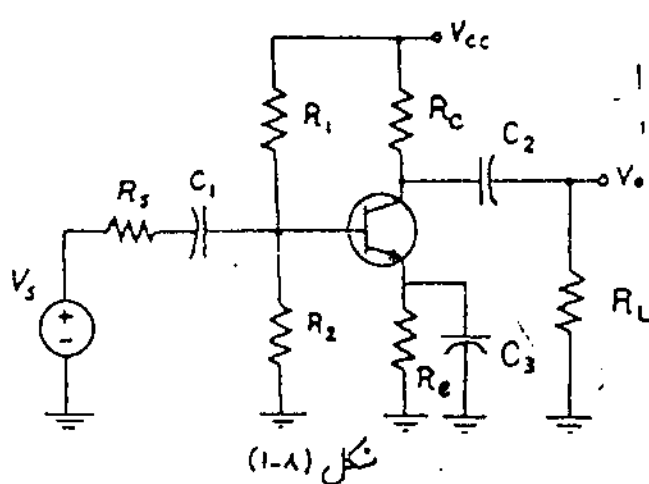
شکل (۱-۷)

شکل (۱-۷) اندازه  $A_i$  را بر حسب ترانس شالی دهد.

در اینجا دیگر کاهش ضرب تنوید به اندازه 3dB  
دقیقاً در 62.5 می باشد ولی چونکه  $\omega_2 \ll \omega_1$   
است.  $\omega = 62.5$  به تنوید حوی  
برای ترانس قطع می باشد.

### ۱-۳) محاسبه تقریبی خازنهای کوپلاژ و bypass

در رسمهای قبلی دیدیم که هر خازن بطور جداگانه تشکیل یک قطب در تابع شبکه (system function) می دهد و اگر سعی نمود که این قطبها از هم دور واقع شوند فرکانس قطع 3dB را می توان با تقریب خوبی به یکی از آنها نسبت داد و فرکانسهای قطع بقیه خازنهارا خیلی کمتر از آن فرکانس در نظر گرفت.



شکل (۱-۸) یک مدار C.E. معمولی را نشان می دهد. ابتدا فرض می کنیم  $f_{3dB}$  داده شده باشد

پس

$$f_{3dB} = \frac{1}{2\pi RC}$$

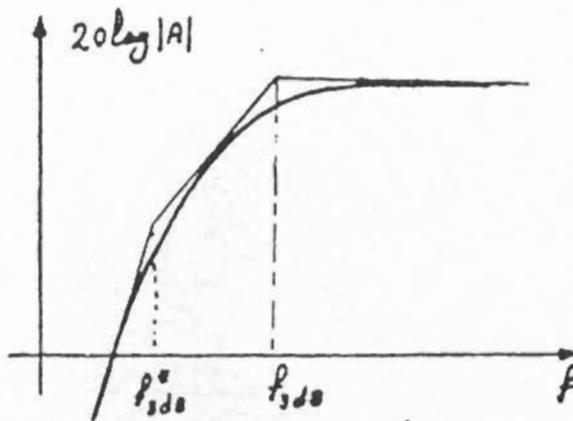
که در آن

$R$  معادلت معادل قرار گرفته در در سری  $C$  است. (خازن است که فرکانس قطع پایین تر است نسبت داده می شود) دیده می شود که هر چه  $R$  کوچکتر باشد خازن  $C$  باید بزرگتر شود، بدلیل اینکه ما

می خواهیم قطبهای تابع شبکه از هم دور باشند پس باید خازنهای  $C_1$  و  $C_2$  و  $C_3$  را بگونه ای محاسبه کنیم که فرکانسهای قطع آنها با یکدیگر متناسب باشند. از نظر اقتصادی بهترین است که  $f_{3dB}$  داده شده را به خازنی که معادلت معادل

دیده شده از در سری آن کمترین است اختصاص دهیم. می توان دید که اغلب، خازن در امپتر، کمترین مقدار معادلت معادل در در سری آن قرار گرفته است در نتیجه  $f_{3dB}$  را به خازن در امپتر اختصاص می دهیم و  $f_{3dB}^* = \frac{1}{10} f_{3dB}$  را به خازنهای  $C_1$  و  $C_2$  اختصاص می دهیم [شکل ۱-۹].

در نتیجه موقع محاسبه معادلت معادل در سری امپتر، خازنهای  $C_1$  و  $C_2$  اتصال کوتاه می باشند و در موقع محاسبه خازنهای  $C_1$  و  $C_2$  خازن  $C_3$  اتصال باز می باشد.



شکل (۱-۹)

اگر  $R'_1$ ،  $R'_2$  و  $R'_3$  مقاومت‌های

معادل دو سر خازن‌های  $C_1$ ،  $C_2$  و  $C_3$  باشند، داریم:

$$R'_1 = R_s + R_1 \parallel R_2 \parallel [h_{ie} + (1+\beta)R_e]$$

$$R'_2 = R_L + R_C$$

$$R'_3 = R_e \parallel \left( \frac{h_{ie} + R_s \parallel R_1 \parallel R_2}{1+\beta} \right)$$

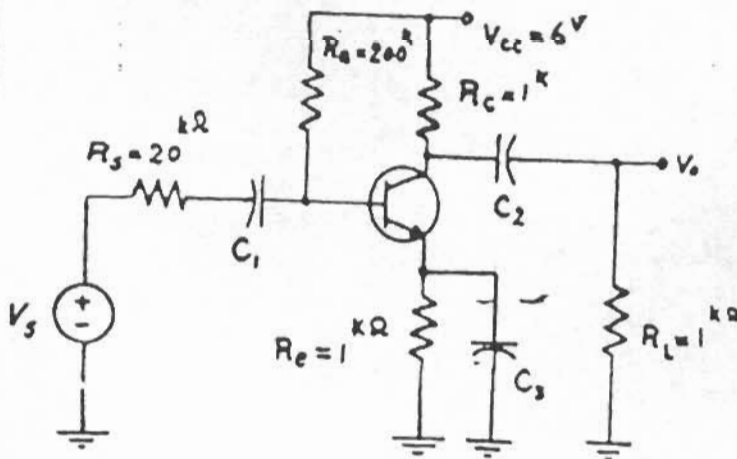
$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1}$$

$$C_2 = \frac{1}{2\pi f_{3dB} R'_2}$$

$$C_3 = \frac{1}{2\pi f_{3dB} R'_3}$$

روش پیشنهادی روشی است کامله عملی که با تقریب بسیار خوبی خازن‌های مورد نظر را می‌توان محاسبه کرد. این روش را می‌توان در مورد تقویت کننده‌های مشکل از FET نیز بکار برد.

**مثال ۱۱)** برای تقویت کننده شکل (۱-۱۰) خازن‌های  $C_1$ ،  $C_2$  و  $C_3$  را چنان تعیین کنید که فرکانس قطع پایین از ۱۰ Hz کمتر باشد. ( $\beta = 200$ ،  $V_{BE} = 0.7$ ).



شکل (۱-۱۰)

حل: ابتدا نقطه کار را محاسبه می‌کنیم:

$$I_C = \frac{6 - 0.7}{1 + \frac{200}{1+\beta}} = 2.66 \text{ mA}$$

$$h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25 \text{ mV}}{2.66 \text{ mA}} = 1.88 \text{ k}\Omega$$

$$R'_1 = R_s + R_1 \parallel [h_{ie} + (1+\beta)R_e] = 20 \text{ k}\Omega + 200 \text{ k}\Omega \parallel [1.88 \text{ k}\Omega + 201 \times 1] = 120.7 \text{ k}\Omega$$

$$R'_2 = R_L + R_C = 1 + 1 = 2 \text{ k}\Omega$$

$$R'_3 = R_e \parallel \left( \frac{h_{ie} + R_s \parallel R_B}{1 + \beta} \right) = 1 \parallel \left( \frac{1.0 + 20 \parallel 200}{201} \right) = 91 \Omega$$

اگر  $f_{3dB}$  را  $C_3$  اختصاص دهیم.

$$C_3 = \frac{1}{2\pi f_3 R'_3} = \frac{1}{2\pi \times 10^4 \times 91} = 175 \mu\text{F} \Rightarrow \boxed{C_e = 180 \mu\text{F}} \quad \text{استاندارد}$$

$$f_{3dB}^* = \frac{1}{10} f_{3dB} = 1 \text{ Hz} \quad C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 1 \times 2000} = 80 \mu\text{F}$$

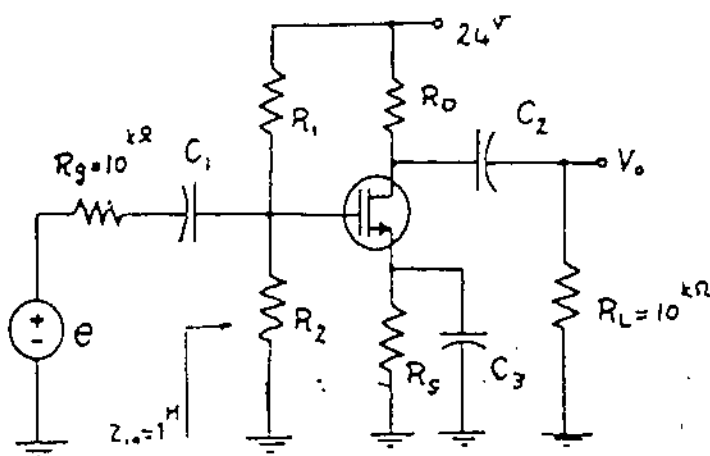
$$\Rightarrow \boxed{C_2 = 82 \mu\text{F}}$$

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 1 \times 120.7 \times 10^3} = 1.32 \mu\text{F} \Rightarrow \boxed{C_1 = 1.5 \mu\text{F}}$$

مذکور: خازنهای انتخاب شده استاندارد می باشند.

مثال ۲) تقویت کننده شکل (۱-۱۱) را در نظر بگیرید. متادیر پارامترهای MOSFET

$$V_T = -1.4 \text{ V} \quad I_{DSS} = 4 \text{ mA} \quad r_{ds} = 20 \text{ k}\Omega$$



الف. متادیرهای  $R_D$ ,  $R_1$ ,  $R_2$  و  $R_S$  را جان نمین کنید که:

۱- نقطه کار ترازیستور

( $V_{DS} = 4 \text{ V}$ ,  $I_D = 5 \text{ mA}$ ) باشد.

۲- فریب تقویت دهنده در

شکل (۱-۱۱)

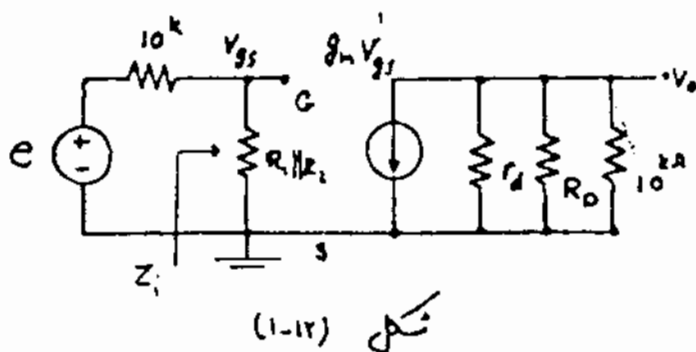
فرکانسهای متوسط  $A_v = \frac{V_o}{e} = -10$  باشد.

ب- خازنهای  $C_1$ ,  $C_2$ ,  $C_3$  را جان نمین کنید که فرکانس قطع پایین تقویت کننده

اثر از 5Hz شود.

حل: الف:  $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)^2 \Rightarrow 5 = 4 \left(1 - \frac{V_{GS}}{-1.4}\right)^2 \Rightarrow V_{GS} = 0.16V$

$$g_m = \frac{2}{|V_T|} \sqrt{I_D I_{DSS}} = \frac{2}{1.4} \sqrt{5 \times 4} = 6.4 \text{ mS}$$



حال اگر مدل دینایی را برای مدار  
شکل (۱-۱۱) رسم کنیم، شکل  
(۱-۱۲) بدست می آید

- بازه تقریب نویسی:

$$Z_i = R_1 \parallel R_2 \approx 1 \text{ M}\Omega$$

$$\frac{v_{gs}}{e} = \frac{Z_i}{Z_i + 10^k} \approx 1 \Rightarrow A_v = \frac{v_o}{v_{gs}}$$

$$A_v = -g_m (r_d \parallel R_D \parallel R_L) \Rightarrow -10 = -6.4 \times (20^k \parallel R_D \parallel 10^k)$$

$$\Rightarrow \boxed{R_D = 2^k \Omega}$$

از KVL در حلقه سردی:  $V_{DD} = V_{DS} + (R_S + R_D) I_D$

$$\Rightarrow 24 = 4 + (R_S + 2^k) \times 5^{-A} \Rightarrow \boxed{R_S = 2^k \Omega}$$

از KVL در حلقه ورودی:

$$V_G = R_S I_D + V_{GS} = 2 \times 5 + 0.16 = 10.16$$

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \Rightarrow 10.16 = \frac{R_2}{R_1 + R_2} 24, R_1 \parallel R_2 \approx 1 \text{ M}\Omega$$

$$\Rightarrow \begin{cases} R_1 = 2.36 \text{ M}\Omega \\ R_2 = 1.73 \text{ M}\Omega \end{cases}$$



ب. برای محاسبه خازنها اگر  $f_{3dB}$  را به خازن  $C_3$  اختصاص دهیم و  
 $f_{3dB}^* = 0.1 f_{3dB}$  را به خازنهای  $C_1$  و  $C_2$  اختصاص دهیم در این صورت با توجه به  
 روش انعکاس امپدانس در FET داریم:

$$R'_1 = R_g + R_1 \parallel R_2 = 10^k + 1^M \approx 1^M \Omega$$

$$R'_2 = R_L + R_o \parallel (r_d + (1 + \mu) R_s) = 10^k + 2^k \parallel (20^k + (1 + 6.4 \times 20) 2^k) = 11.8^k \Omega$$

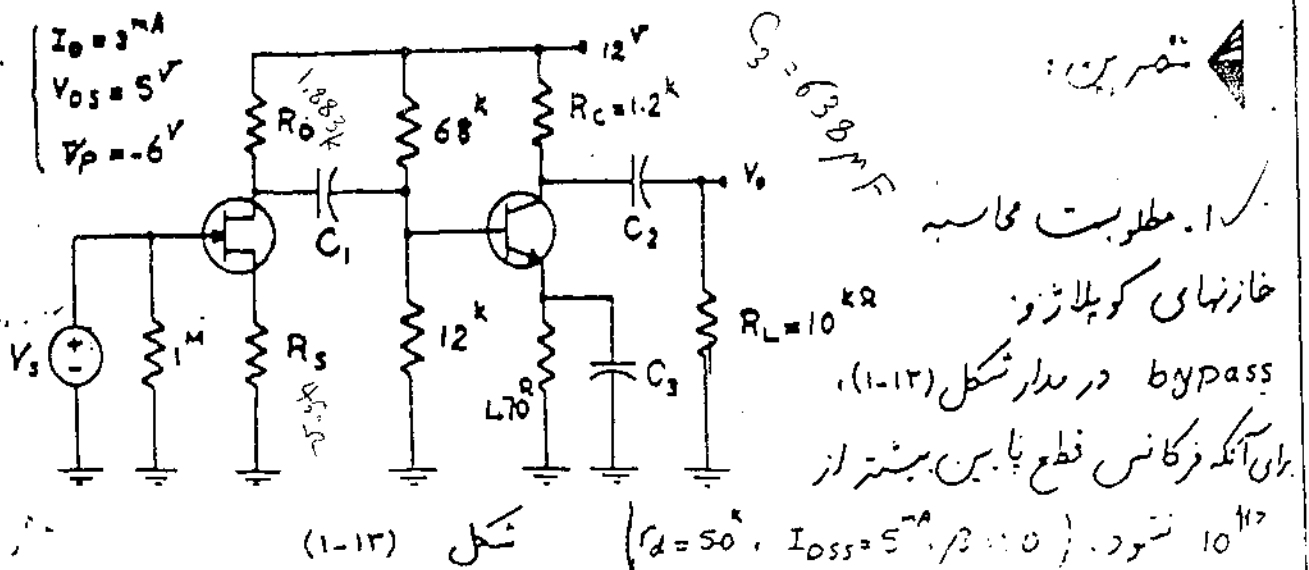
$$R'_3 = R_s \parallel \left( \frac{r_d + R_o \parallel R_L}{1 + \mu} \right) = 2^k \parallel \left( \frac{2 + 20 \parallel 10}{1 + 6.4 \times 20} \right) = 150^{\Omega}$$

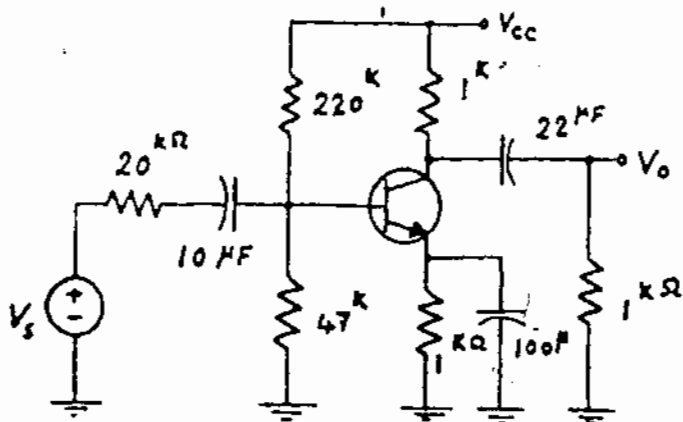
بدین ترتیب خازنهای  $C_1$ ،  $C_2$  و  $C_3$  بدست می آیند.

$$C_1 = \frac{1}{2\pi f_{3dB}^* R'_1} = \frac{1}{2\pi \times 0.5 \times 10^6} = 0.32^{\mu F} \Rightarrow \boxed{C_1 = 330^{\mu F}}$$

$$C_2 = \frac{1}{2\pi f_{3dB}^* R'_2} = \frac{1}{2\pi \times 0.5 \times 11.8 \times 10^3} = 27^{\mu F} \Rightarrow \boxed{C_2 = 27^{\mu F}}$$

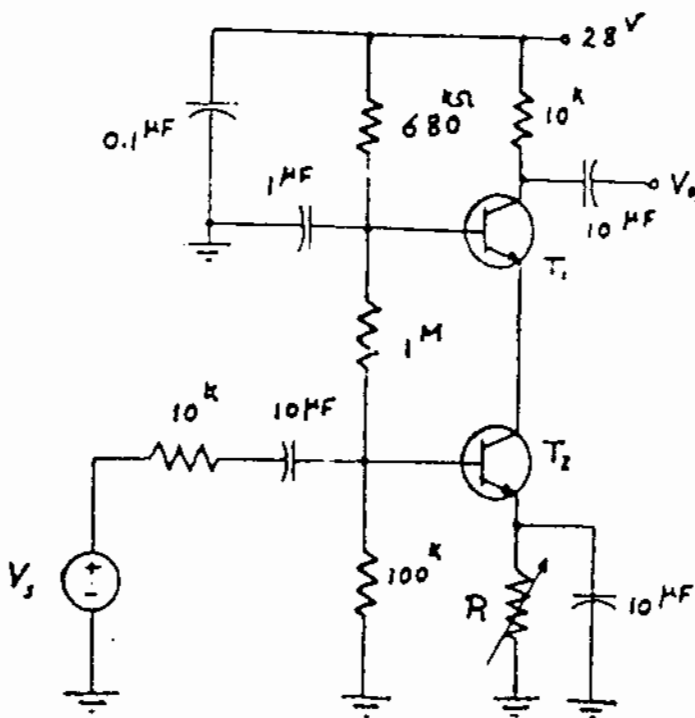
$$C_3 = \frac{1}{2\pi f_{3dB}^* R'_3} = \frac{1}{2\pi \times 5 \times 150} = 200^{\mu F} \Rightarrow \boxed{C_3 = 220^{\mu F}}$$





شکل (۱-۱۴)

۲. مطلوبت رسم  $|A_{v(m)}|$  و محاسبه  
فرکانس قطع پایین برای  
تنویت کننده شکل (۱-۱۴).  
( $h_{ie} = 1^k$  ,  $h_{fe} = 200$ )

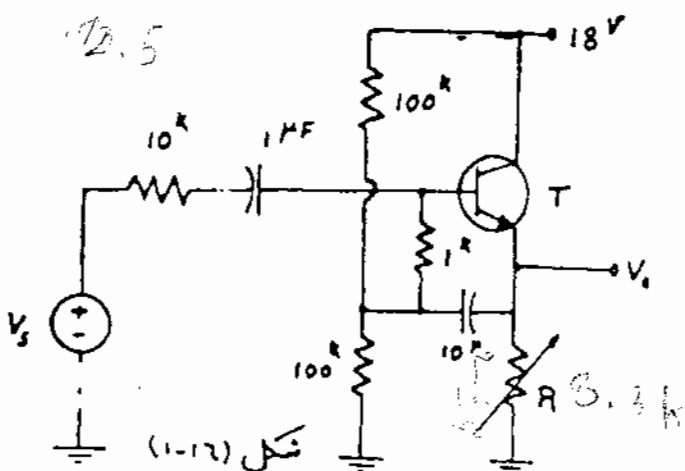


شکل (۱-۱۵)

۳. تنویت کننده شکل (۱-۱۵) را  
در نظر بگیرید.

الف: معادلت  $R$  را طوری  
بدست آورید که جریان کلکتور ترانزیستور  
برابر  $0.1^mA$  شود.

ب:  $|A_{v(m)}|$  را رسم کرد و فرکانس  
قطع پایین را محاسبه نمایید.  
( $V_{BE(on)} = 0.7^V$  ,  $h_{fe} = 250$ )



شکل (۱-۱۶)

۴. تنویت کننده شکل (۱-۱۶) را  
در نظر بگیرید.

الف: معادلت  $R$  را برای  
 $I_C = 1^mA$   
تعیین نمایید.  
ب: فرکانس قطع پایین را بطور  
تقریبی محاسبه کنید  $317Hz$

## ۲- فرکانسهای میانی = Mid Frequency Range =

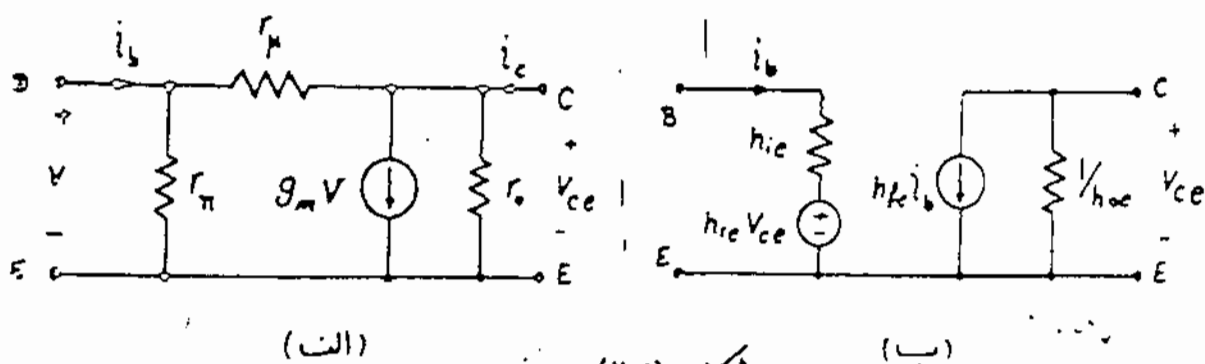
در فرکانسهای میانی همانطوریکه گفته شد تمام خازنهای bypass و کپلاژ، اتصال کوتاه و خازنهای داخلی ترانزیستور اتصال باز در نظر گرفته می شود. تمامی محاسبات و حل مسائلی که قبلاً داشتیم در فرکانسهای میانی بوده است. لذا دانشجویان آشنایی کامل با این آشنایی داشته و دیگر بحثی در این مورد لازم نیست.

تا حال در فرکانسهای پایین و میانی مدل هیبرید را برای آشنایی سیکنالهای کوچک بکاری بردیم حال بایکی دیگر از مدل های «small signal» که مدل « $\pi$ » (PI) نامیده می شود آشنایی شویم.

(۲-۱) مدل  $\pi$  ترانزیستور در فرکانسهای میانی و پایین:

The hybrid- $\pi$  equivalent circuit in low and mid frequency:

شکل (۲-۱ الف) مدل  $\pi$  و شکل (۲-۱ ب) مدل هیبرید یک ترانزیستور را نشان می دهد.



شکل (۲-۱)

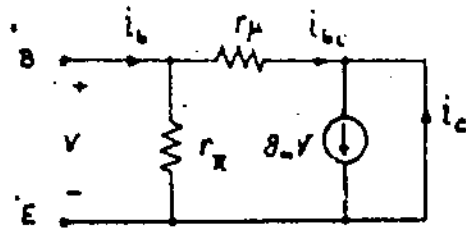
$$\begin{cases} V_{be} = h_{ie} i_b + h_{re} V_{ce} \\ i_c = h_{fe} i_b + h_{oe} V_{ce} \end{cases}$$

حال پارامترهای مدل  $\pi$  را برپایه تعاریف

مدل  $\pi$  و مدل هیبرید

VI

$$h_{ie} = \left. \frac{V_{be}}{i_b} \right|_{V_{ce}=0} = r_{\pi} \parallel r_{\mu} = \frac{r_{\pi} r_{\mu}}{r_{\pi} + r_{\mu}} \quad h_{fe} = \left. \frac{V_{be}}{V_{ce}} \right|_{i_b=0} = \frac{r_{\pi}}{r_{\pi} + r_{\mu}}$$



شکل (۲-۲) مدل دینایکی، رفتی که  $V_{ce}=0$  را نشان می دهد.

شکل (۲-۲)

$$i_c = g_m V - i_{bc} \quad (I)$$

$$i_{bc} = \frac{V}{r_{\mu}} \quad (II) \quad i_b = \frac{V}{r_{\pi}} + i_{bc} \quad (III) \quad h_{fe} = \left. \frac{i_c}{i_b} \right|_{V_{ce}=0}$$

$$(I), (II), (III) \Rightarrow h_{fe} = \frac{g_m V - \frac{V}{r_{\mu}}}{\frac{V}{r_{\pi}} + \frac{V}{r_{\mu}}} = \frac{r_{\pi} (r_{\mu} g_m - 1)}{r_{\mu} + r_{\pi}}$$

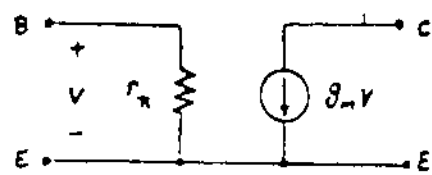
$$h_{oe} = \left. \frac{i_c}{V_{ce}} \right|_{i_b=0} \quad i_c = \frac{V_{ce}}{r_o} + g_m V + \frac{V_{ce}}{r_{\pi} + r_{\mu}} \quad V = \frac{r_{\pi}}{r_{\pi} + r_{\mu}} V_{ce}$$

$$\Rightarrow h_{oe} = \frac{r_{\pi} + r_{\mu} + r_o + g_m r_{\pi} r_o}{r_o (r_{\pi} + r_{\mu})}$$

در عمل سی می شود که در خروجی سافت تر از ترانسفر  $r_{\mu}$  خیلی بزرگ شود در

$$r_{\mu} \rightarrow \infty \Rightarrow \begin{cases} V_{be} = r_{\pi} i_b \\ i_c = r_{\pi} g_m i_b + \frac{1}{r_o} V_{ce} \end{cases} \Rightarrow \begin{cases} h_{ie} = r_{\pi}, h_{re} = 0 \\ h_{fe} = r_{\pi} g_m, h_{oe} = \frac{1}{r_o} \end{cases}$$

$$r_{\pi} = h_{ie} = h_{fe} \frac{25\text{mV}}{I_c} \Rightarrow g_m = \frac{I_c}{25\text{mV}} \Rightarrow \boxed{g_m = 40 I_c}$$



شکل (۲-۳)

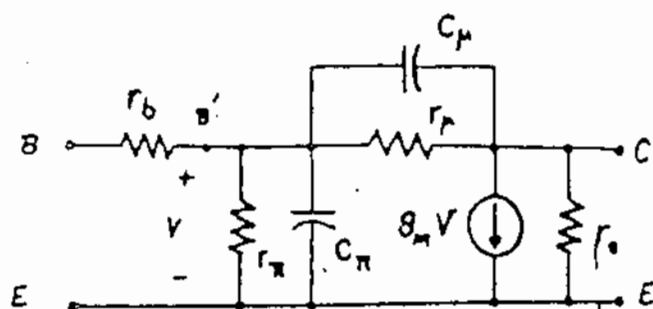
در بعضی از مواقع از  $r_o$  نیز صرف نظر می شود و مدار بصورت شکل (۲-۳) ساده می شود.

### ۳. فرکانسهای بالا $\text{High frequency Range}$

دیدیم که در فرکانسهای پهنای باند کاپلر و bypass رفتار مدار تقویت کننده را تغییر می‌کند. ولی در فرکانسهای بالا محدودیت فرکانس را خازنهای داخلی ترانزیستور تغییر می‌کند در اینجا ما ابتدا مدل ترانزیستور در این فرکانسها را گفته و سپس به آرایشهای مختلف ترانزیستور در این فرکانسهای پردازیم.

(۳-۱) مدل ترانزیستورهای BJT و FET در فرکانسهای بالا :

شکل (۳-۱) مدل  $\pi$  ترانزیستور در فرکانسهای بالا را نشان می‌دهد.

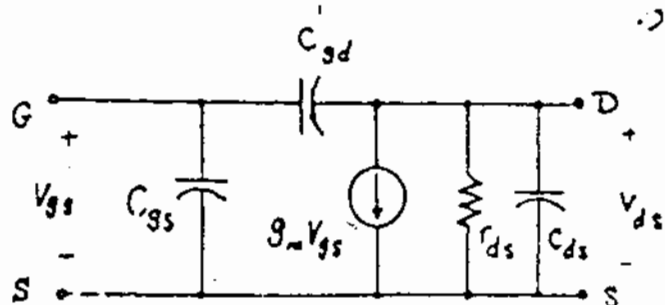


شکل (۳-۱)

که  $C_\pi$  خازن بین بیس را میسر  
و  $C_\mu$  خازن بین کلکتور و بیس  
هستند.  
معمولاً  $C_\mu \ll C_\pi$  که

$C_\mu$  در حدود چندین پیکو فاراد و  $C_\pi$   
در حدود چند صد پیکو فارادی باشد.

$r_b$  مقاومت کوچکی است که در فرکانسهای خیلی بالا که  $C_\pi$  بهررت اتصال کوتاه عمل می‌کند مقاومت ورودی را تغییر می‌کند. در ضمن در اغلب مواقع بهت کوچک بودن  $r_b$  از آن صرف نظر می‌شود.



شکل (۳-۲) مدل FET را در  
فرکانسهای بالا نمایش می‌دهد.

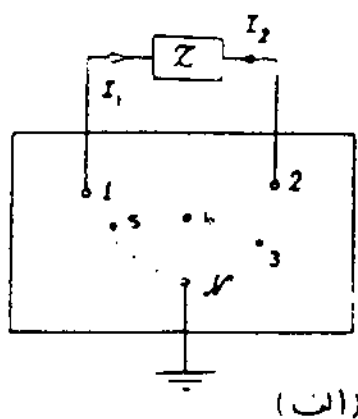
که  $C_{gs}$  خازن بین گیت و سورس و  $C_{gd}$  خازن بین گیت و درین و  $C_{ds}$  خازن بین درین و سورس می باشند.

بدلیل اینکه امپدانس ورودی  $FET$  شامل قسمت مقاومتی نمی باشد در فرکانسهای بالا خازن معادل ورودی  $FET$  اهمیت فراوانی در فریب تقویت دارد. در مورد  $FET$  در فرکانسهای بالا بیشتر از این بحث نمی کنیم و تمامی نتایج مشابه ترانزیستورهای معمولی بدست می آیند.

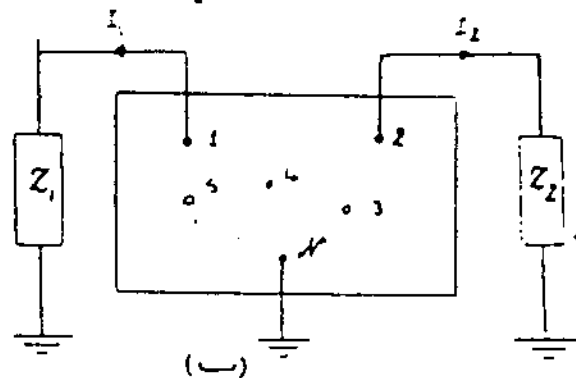
Miller's Theorem:

قضیه میلر: (۳-۲)

هرگاه یک شبکه دارای  $k$  گره باشد، اگر یکی از این گره ها بعنوان مرجع (زمین) در نظر گرفته شود و بین دو گره بقیه (۱)، (۲) امپدانس  $Z$  درج شده باشد [شکل (۳-۳) (الف)].



(الف)



(ب)

شکل (۳-۳)

می توان بجای  $Z$  در امپدانس  $Z_1$ ،  $Z_2$  را از نقاط (۱)، (۲) به زمین وصل کرد [شکل (۳-۳) (ب)] و تقریبی در مدار رخ ندهد، در صورتیکه

$$k = \frac{V_2}{V_1} \quad , \quad Z_1 = \frac{Z}{1-k} \quad , \quad Z_2 = \frac{kZ}{k-1} \quad \text{باشد}$$

$$Z_1 = \frac{V_1}{I_1} = \frac{V_1}{\frac{V_1 - V_2}{Z}} = \frac{Z}{1 - \frac{V_2}{V_1}} \Rightarrow$$

$$Z_1 = \frac{Z}{1-k}$$

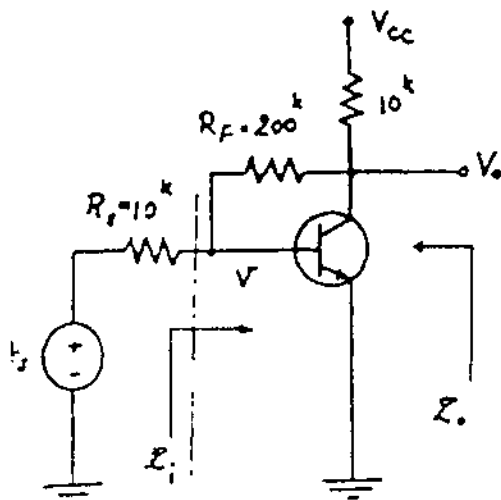
اثبات:

$$Z_2 = \frac{V_2}{I_2} = \frac{V_2}{\frac{V_2 - V_1}{Z}} = \frac{Z}{1 - 1/k} \Rightarrow \boxed{Z_2 = \frac{kZ}{k-1}}$$

توجه: در این روش مقدار تزیس  $k$  را باید داشته باشیم.

مثال (۳-۲) در تزیس کننده شکل (۳-۲)،

مطلوبت  $Z_i$ ،  $Z_o$ ،  $A_v$   
 $(r_x = 1.1 \text{ k}\Omega, g_m = 50 \text{ mS})$



شکل (۳-۲)

حل: اگر بخواهیم از روش مستقیم استفاده را حل  
 نایم. محاسبات آن کمی پیچیده می باشد. در نتیجه از  
 قضیه میلر استفاده می کنیم.

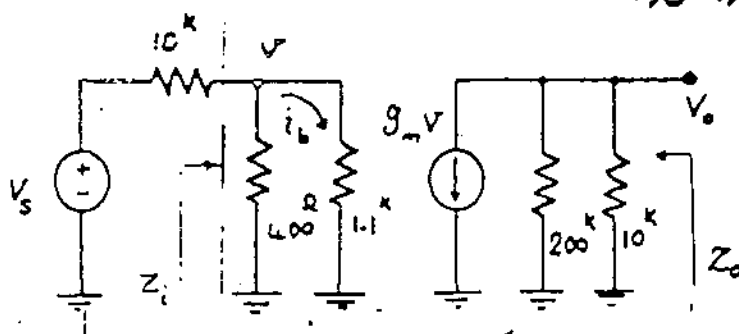
اگر ابتدا از مقاومت  $R_F = 200 \text{ k}\Omega$  در خروجی مرتظر کنیم

$$k \approx \frac{V_o}{V} \approx -g_m R_C \quad k = -50 \times 10 = -500 \Rightarrow Z_i = \frac{R_F}{1 - k} = \frac{200 \text{ k}}{1 - (-500)} = \boxed{400 \text{ }\Omega}$$

$$Z_2 = \frac{kZ}{k-1} \approx \boxed{200 \text{ k}\Omega}$$

شکل (۳-۵) مدار معادل ساده شده.

توسط قضیه میلر را نشان می دهد.



شکل (۳-۵)

$$Z_i = 400 \text{ }\Omega \parallel 1.1 \text{ k} = \boxed{293.3 \text{ }\Omega}$$

$$Z_o = 200 \text{ k} \parallel 10 \text{ k} = \boxed{9.52 \text{ k}\Omega}$$

$$A_v = \frac{v_o}{v_s} = \frac{v_o}{V} \frac{V}{v_s} = -g_m (200 \parallel 10) \frac{Z_i}{Z_i + 10} = -50 \times 9.52 \times \frac{293.3}{293.3 + 10} = \boxed{-13.56}$$

حال اگر دوباره مقدار  $k$  را بدست آوریم

$$k = -g_m (200 \parallel R_c) = -476.2$$

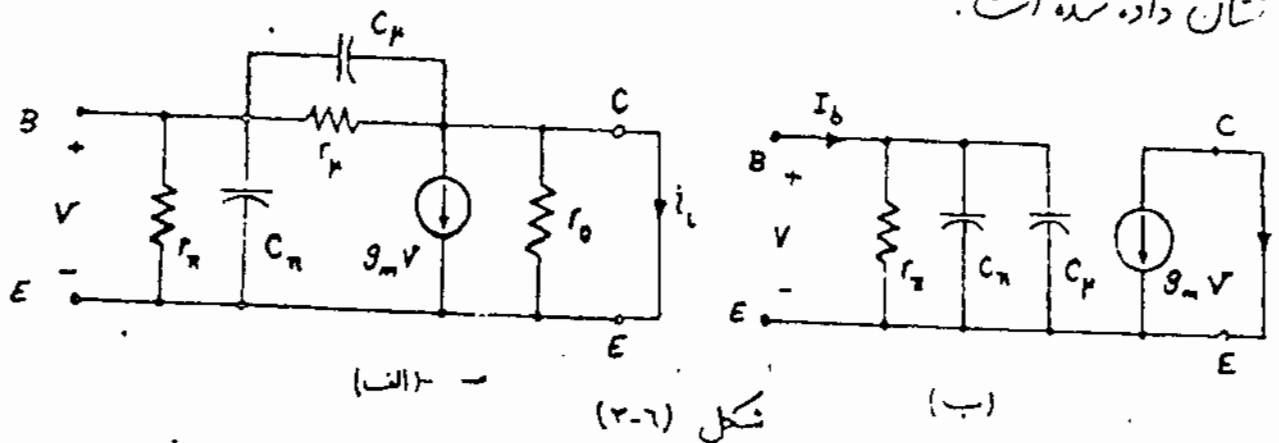
دیده می شود که  $k \approx -500$  تقریب خوبی بوده است.

(۳-۳) آرایشهای مختلف ترانزیستور در فرکانسهای بالا :

الف، آرایش امیتر مشترک: The Common Emitter Configuration:

این آرایش را در فرکانسهای پایین بررسی کردیم حال به خواص این آرایش در فرکانسهای بالای پردازیم.

- ضریب تقویت جریان اتصال کوتاه در C.E.  
برای آرایش فرکانس ابتدا یک مدار تقویت کننده C.E. در نظر گرفته که کاپیتور -  
امیتر اتصال کوتاه.  $(R_L = 0)$  باشد. مدل دینامیکی این مدار در شکل (۳-۶-الف) نشان داده شده است.



اگر  $r_o$  را به خاطر بزرگ بودن آن در نظر نگیریم و از جریان  $C_\mu$  در متناهی  $g_m v$  نیز نظر کنیم شکل نمر (۳-۶-ب) بدست می آید که  $I_b$  و  $I_c$  دامنه جریانهای سیگنال می باشند.



$$V = I_b \left[ r_{\pi} \parallel (C_{\pi} + C_{\mu})^* \right] = \frac{\frac{r_{\pi}}{j\omega(C_{\pi} + C_{\mu})} I_b}{r_{\pi} + \frac{1}{j\omega(C_{\pi} + C_{\mu})}} \Rightarrow V = \frac{r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} I_b$$

$$A_i = \frac{I_c}{I_b} = \frac{-g_m V}{I_b} = \frac{-g_m r_{\pi}}{1 + j\omega(C_{\pi} + C_{\mu})r_{\pi}} = \frac{-h_{fe}}{1 + j f/f_{\beta}} \Rightarrow \boxed{f_{\beta} = \frac{1}{2\pi(C_{\pi} + C_{\mu})r_{\pi}}}$$

فرکانس قطع 3dB مدار اتصال کوتاه C.E. را  $f_{\beta}$  می‌نامند.

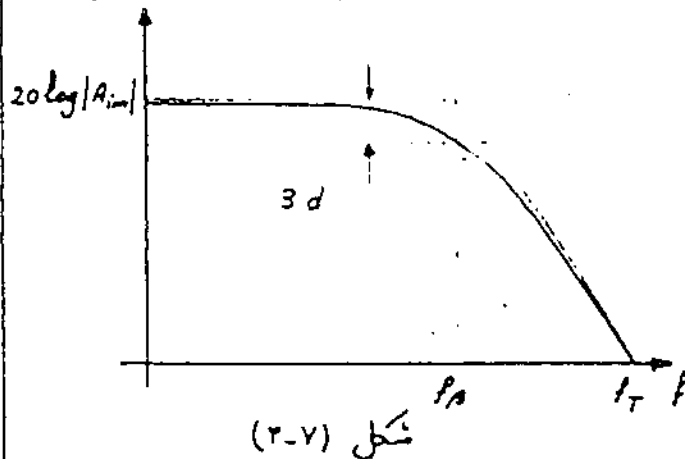
(Cut off frequency)

در فرکانسی که در آن ضرب تقویت جریان اتصال کوتاه مدار C.E. برابر واحد شود را

$20 \log |A_i|$

فرکانس  $f_{\beta}$  می‌نامند. [شکل (۷-۲)]

در نتیجه:



$$|A_i| = 1 \Rightarrow f = f_{\beta}$$

$$1 = \frac{h_{fe}}{|1 + j f_{\beta}/f_{\beta}|}$$

$$\Rightarrow |1 + j f_{\beta}/f_{\beta}| = h_{fe} \quad h_{fe} \gg 1 \Rightarrow \frac{f_{\beta}}{f_{\beta}} = h_{fe} \Rightarrow \boxed{f_{\beta} = h_{fe} f_{\beta}}$$

$f_{\beta}$  به حاصلضرب ضرب تقویت جریان اتصال کوتاه در پهنای باند می‌گویند.

(Short circuit current-gain-bandwidth product)

$$f_{\beta} = h_{fe} f_{\beta} = \frac{h_{fe}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} = \frac{g_m r_{\pi}}{2\pi(C_{\pi} + C_{\mu})r_{\pi}} \approx \frac{g_m}{2\pi C_{\pi}}$$

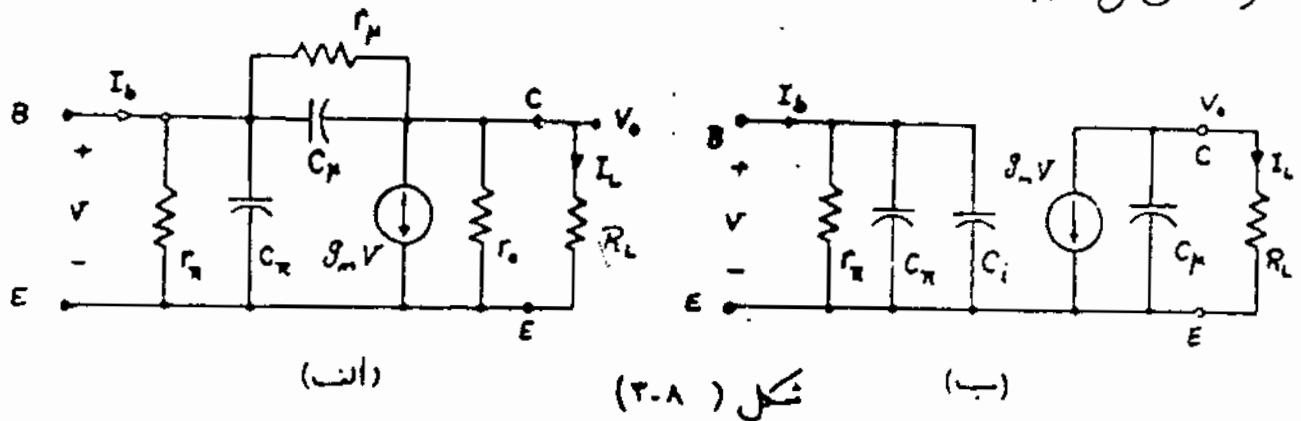
با فرض  $C_{\mu} \ll C_{\pi}$

پس با داشتن  $f_{\beta}$  می‌توان

$C_{\pi}$  را محاسبه کرد.

- ضرب نفوذت جریان با بار اهمی؛

شکل (۳-۸) مدار معادل فرکانس بالا یک نفوذت کننده C.E. با بار  $R_L$  را نشان می دهد.



از  $r_o$ ،  $r_\mu$ ،  $r_\pi$  و  $C_\mu$  استفاده می کنیم، و از تقصیه میلر برای خازن

$$\beta = \frac{V_o}{V} \approx \frac{-g_m R_L}{1} = -g_m R_L$$

$$Z_i = \frac{Z}{1 - \beta} = \frac{\frac{1}{j\omega C_\mu}}{1 + g_m R_L} = \frac{1}{j\omega (1 + g_m R_L) C_\mu} \Rightarrow \boxed{C_i = (1 + g_m R_L) C_\mu}$$

$$Z_o = \frac{kZ}{k - 1} = \frac{g_m R_L \frac{1}{j\omega C_\mu}}{g_m R_L + 1} \Rightarrow \boxed{C_o = \frac{1 + g_m R_L}{g_m R_L} C_\mu}$$

$$\boxed{C_o \approx C_\mu} \quad \text{اگر } g_m R_L \gg 1 \text{ آنگاه:}$$

شکل (۳-۸) ب) مدل دینامیکی ساده شده توسط تقصیه میلر را نشان می دهد. چونکه ثابت زمانی که توسط  $C_\mu$  در خروجی بوجود می آید  $\tau_o = R_L C_\mu$  خیلی کوچک است، معمولاً می توان از آن در مقابل ثابت زمانی ورودی  $\tau_i$  صرف نظر کرد در این صورت خواهیم داشت:

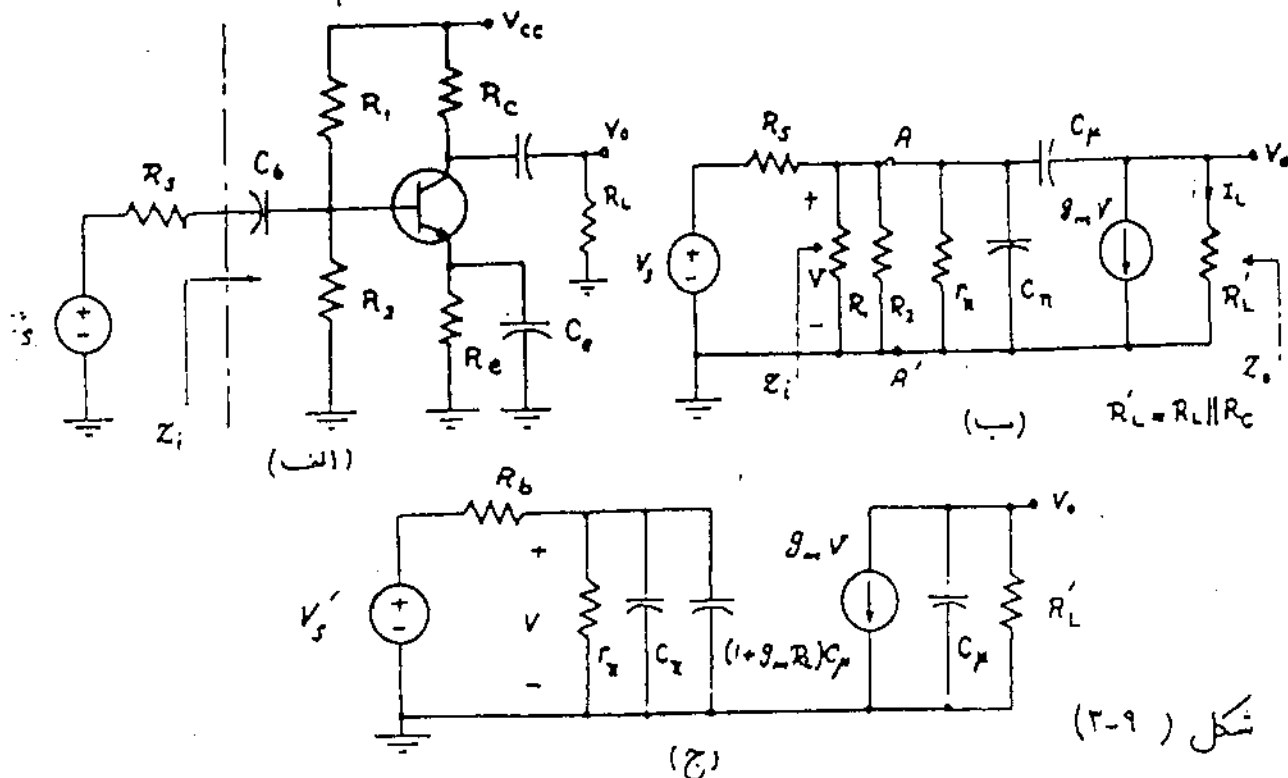
$$V = I_b \left\{ r_\pi \parallel [C_\pi + (1 + g_m R_L) C_\mu] \right\}, \quad A_i = \frac{I_o}{I_b} = \frac{-g_m V}{I_b} = \frac{-hfe}{1 + j\omega r_\pi [C_\pi + C_\mu (1 + g_m R_L)]}$$

$$A_i = \frac{-hfe}{1 + j f/f_H} \Rightarrow f_H = \frac{1}{2\pi r_{\pi} [C_{\pi} + (1 + g_m R_L) C_{\mu}]} \Rightarrow f_H < f_B$$

که  $f_H$  فرکانس قطع 3dB برای این مدار می باشد.

- آنالیز یک مدار کامل C.E. :

شکل (۳-۹-الف) مدار یک تقویت کننده C.E. را نشان می دهد.



شکل (۳-۹)

اگر از مدار معادل نوین  $AA'$  بگذاریم:

$$R_b = R_1 \parallel R_2 \parallel R_3 \quad V_s' = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_3} V_s$$

شکل (۳-۹-ب) مدل دینامیکی در فرکانس بالا، شکل (۳-۹-ج) مدل ساده شده مدار را نشان می دهد، با توجه به شکل (۳-۹-ب) داریم:

$$Z_i = (R_1 \parallel R_2 \parallel r_{\pi}) \parallel [C_{\pi} + (1 + g_m R_L') C_{\mu}] \quad \text{- امپدانس ورودی:}$$

$$Z_o = R_L' \parallel C_{\mu} \quad \text{- امپدانس خروجی:}$$

- ضریب تقویت ولتاژ:

باتوجه به شکل ( ۹-۲-ج )، اگر از اثر خازن  $C_\mu$  در خروجی صرف نظر کنیم:

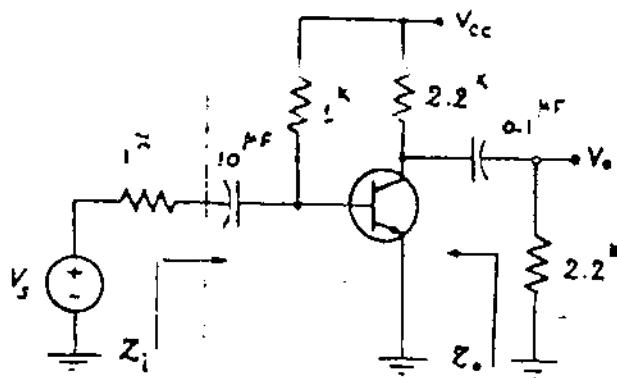
$$V = \frac{\frac{r_\pi}{r_\pi + R_b} \xrightarrow{\text{تقسیم ولتاژ در فرکانس صفر}} V_s'}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]} V_s'$$

ثابت زمانی ورودی مدار

$$A_V = \frac{V_o}{V_s} = \frac{-g_m R'_L V}{V_s} = \frac{-g_m R'_L V}{V_s'} \times \frac{V_s'}{V_s} = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_b} \times \frac{-g_m \frac{r_\pi}{r_\pi + R_b} R'_L}{1 + j\omega (R_b \parallel r_\pi) [C_\pi + C_\mu (1 + g_m R'_L)]}$$

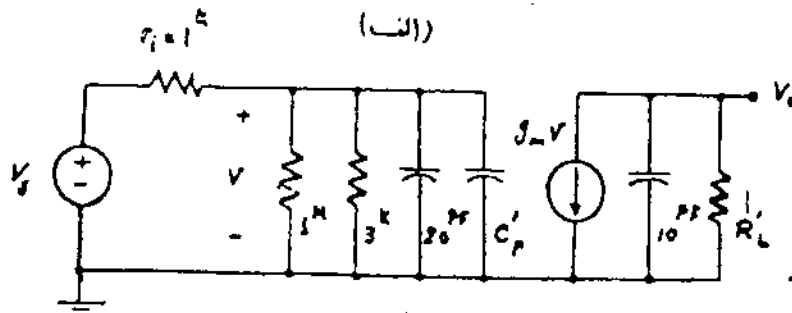
$$\Rightarrow A_V = \frac{A_{V_o}}{1 + j f / f_H} \Rightarrow$$

$$f_H = \frac{1}{2\pi (r_\pi \parallel R_b) [C_\pi + C_\mu (1 + g_m R'_L)]}$$



(مثال) مطلوبست فرکانس قطع بالا و  $Z_i$ ،  $Z_o$ ،  $A_V$  برای مدار ترانزیستور کننده شکل (۱۰-۳-الف).

$$(r_\pi = 3k\Omega, C_\mu = 10pF, C_\pi = 20pF, \beta = 300)$$



حل: شکل (۱۰-۳-ب) مدار معادل دینامیکی تقویت کننده را در فرکانسهای بالا نمایش می دهد.

$$g_m = \frac{\beta}{r_\pi} = \frac{300}{3} = 100 mS \quad R'_L = 2.2 \parallel 2.2 = 1.1 k\Omega$$

$$C_\mu' = C_\mu (1 + g_m R'_L) = 10 pF (1 + 100 \times 1.1) = 1.1 nF$$

$$= (1k \parallel 3k) \parallel (20 pF + 1.1 nF) = \frac{3 \times 10^3 \times \frac{1}{j\omega \times 1.1 \times 10^{-9}}}{3 \times 10^3 + \frac{1}{j\omega \times 1.1 \times 10^{-9}}} = \frac{300}{1 + j\omega \times 339 \times 10^{-6}}$$

$$Z_o = R_L \parallel C_\mu = \frac{2200}{1 + j\omega 2.2 \times 10^{-8}}$$

$$A_v = \frac{\frac{r_\pi}{r_\pi + r_i} \times (-g_m R'_L)}{1 + j\omega (C'_\mu + C_\pi)(r_\pi \parallel r_i)}$$

$$\Rightarrow A_v = \frac{\frac{3}{3+1} (-100 \times 1.1)}{1 + j\omega 1.13 \times 10^{-9} \times 0.75 \times 10^3} = \frac{-82.5}{1 + j\omega 8.475 \times 10^{-7}}$$

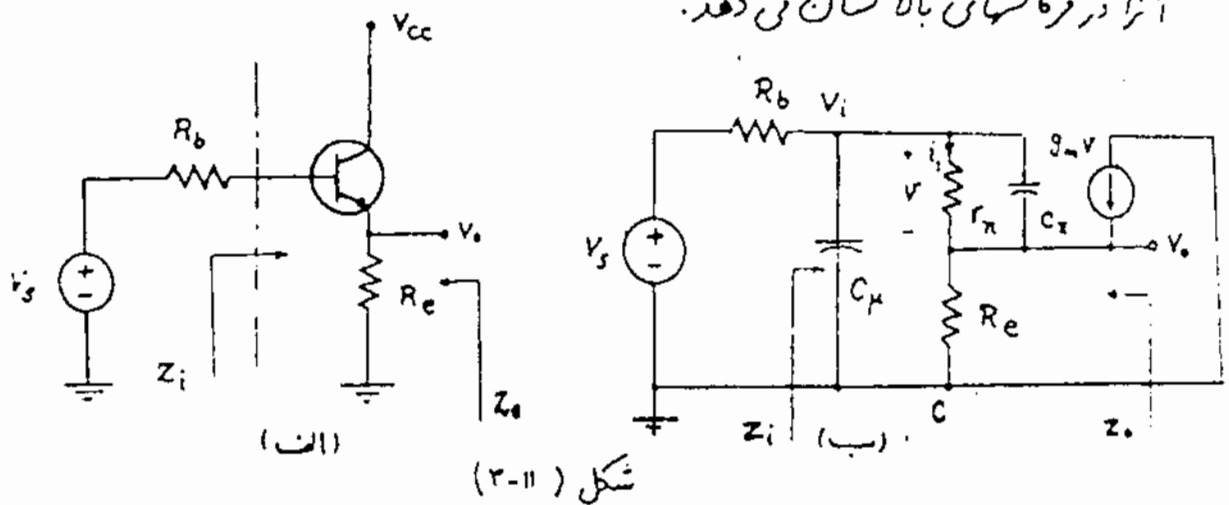
$$f_H = \frac{1}{2\pi \times 8.475 \times 10^{-7}} = 188 \text{ kHz}$$

برای بدست آوردن  $A_v$  از اثر  
خازن  $C_\mu$  در خروجی صرف نظر می کنیم:

فرکانس قطع بالا:

ب- آرایش کلکتور مشترک: The Common Collector configuration:

شکل (۳-۱۱) مدار یک تئزیت کننده C.C. و شکل (۳-۱۲) مدار معادل آنرا در فرکانسهای بالا نشان می دهد.



از آنجا که بررسی دقیق این مدار مستلزم محاسبات زیادی است لذا بر سبب تناسبات تقریبی مدار را مورد بررسی قرار می دهیم.

در فرکانسهای مورد نظر جریان خازن  $C_\pi$  خیلی کمتر از جریان  $r_\pi$  می باشد در نتیجه جریان معادست  $R_e$  تقریباً برابر  $i_b (1+\beta)$  می شود.

$$Z_\pi = C_\pi \parallel r_\pi$$

$$\beta \approx g_m Z_\pi = g_m (C_\pi \parallel r_\pi) \approx g_m r_\pi$$

$$Z_i = C_p \parallel [r_n \parallel C_n + (1+\beta) R_e]$$

- امیدانش ورودی:

$$Z_o \approx R_e \parallel \left[ \frac{(R_b \parallel C_p) + (r_n \parallel C_n)}{1+\beta} \right]$$

- امیدانش خروجی:

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_i} \frac{v_i}{v_s}$$

- ضریب تقویت ولتاژ:

$$\frac{v_o}{v_i} = \frac{(1+\beta) R_e}{(1+\beta) R_e + (r_n \parallel C_n)}$$

$$A_v = \frac{(1+\beta) R_e}{(1+\beta) R_e + (r_n \parallel C_n)} \times \frac{Z_i}{Z_i + R_b}$$

بهت بزرگ بودن اثر  $R_e$  نسبت به  $(r_n \parallel C_n)$  می توان از اثر  $C_n$  در مقابل  $C_p$  مرقط کرد. در نتیجه داریم:

$$A_v \approx \frac{C_p \parallel (1+\beta) R_e}{C_p \parallel (1+\beta) R_e + R_b} = \frac{\frac{(1+\beta) R_e}{j\omega C_p}}{\frac{(1+\beta) R_e}{j\omega C_p} + \frac{1}{j\omega C_p} + R_b}$$

$$A_v \approx \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e + R_b (1+\beta) R_e j\omega C_p} = \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e} \times \frac{1}{1 + j\omega [R_b \parallel (1+\beta) R_e] C_p} = \frac{A_{v_0}}{1 + j f/f_H}$$

$\Rightarrow$

$$f_H = \frac{1}{2\pi C_p [R_b \parallel (1+\beta) R_e]}$$

که  $f_H$  تقریب خوبی برای فرکانس قطع 3dB می باشد.

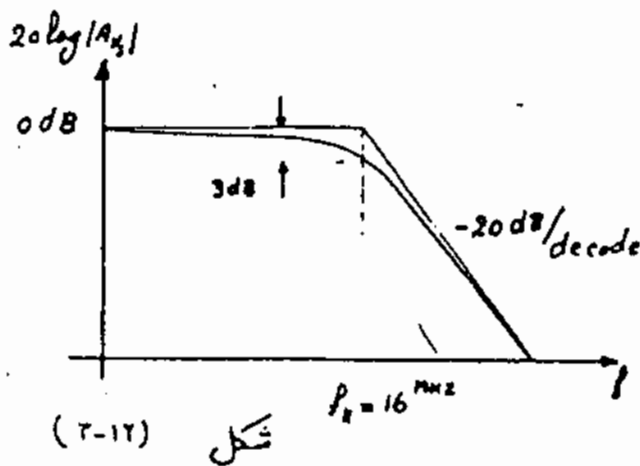
مثال) در صورتیکه در مدار شکل (۱۱-۲-۱)  $R_e = 1 \text{ k}\Omega$ ،  $R_b = 1 \text{ k}\Omega$ ،  $r_n = 3 \text{ k}\Omega$ ،  $C_p = 10 \text{ pF}$ ،  $C_n = 20 \text{ pF}$ ،  $\beta = 300$  باشد. مطلوب است رسم  $|A_v|$  و  $f_H$  بر حسب فرکانس (هرتز).

حل: چون مدار خازن کپلاژد bypass ندارد در نتیجه ضرب ثبوت رنار  
مدار برای فرکانسهای پایین و فرکانسهای میانی برابر است.

$$A_{V_o} = \frac{(1+\beta) R_e}{R_b + (1+\beta) R_e} = \frac{(1+300) \times 1^k}{3^k + 1^k + (1+300) \times 1^k} = 0.99$$

$$f_H = \frac{1}{2\pi \times 10^6 \times [1^k \parallel (1+300) \times 1] \times 1000} = 16 \text{ MHz}$$

فرکانس قطع بالا

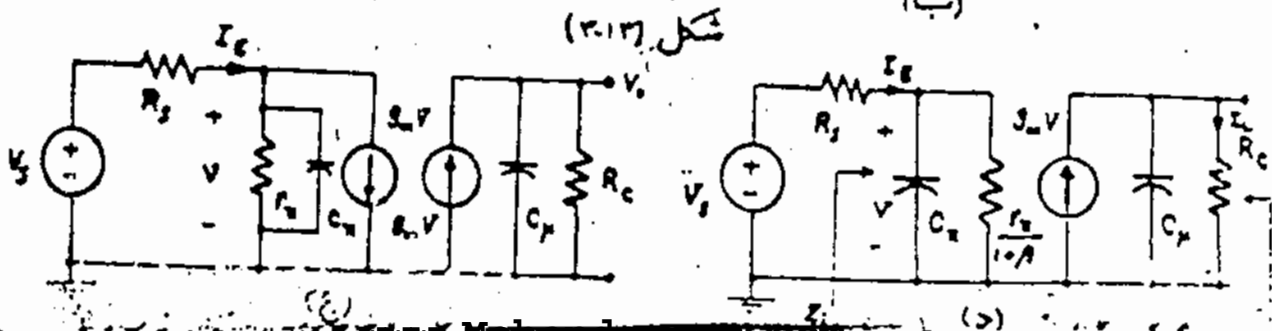
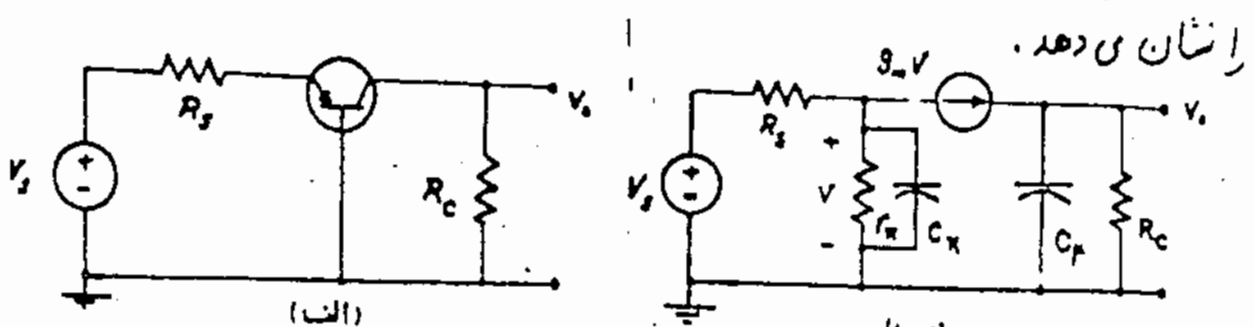


$$A_{V_o} = \frac{0.99}{1 + j f / 16 \times 10^6}$$

شکل (۳-۱۲)  $20 \log |A_{V_o}|$   
دار عب و نشان می دهد.

ج- مدار بیس مشترک: The common Base configuration:

شکل (۳-۱۳) مدار یک ثبوت کننده C.B. بدون در نظر گرفتن بایاسینگ



و شکلهای (۳-۱۲ ب و ج و د) هر یک مدار معادل ساده شده دیگری می باشند.  
ابتدا ضرب تقویت جریان اتصال کوتاه، ( $R_c = \infty$ ) را بدست می آوریم:

$$V = I_E \left[ C_{\pi} \parallel \left( \frac{r_{\pi}}{1+\beta} \right) \right] \quad A_I = \frac{I_L}{I_E} = \frac{g_m V}{I_E} = \frac{g_m \frac{r_{\pi}}{1+\beta}}{1 + j\omega C_{\pi} \frac{r_{\pi}}{1+\beta}}$$

$$A_I \approx \frac{\alpha}{1 + j\omega \frac{C_{\pi} r_{\pi}}{1+\beta}} = \frac{\alpha}{1 + j f / f_{\alpha}} \Rightarrow \boxed{f_{\alpha} = \frac{1+\beta}{2\pi C_{\pi} r_{\pi}}}$$

که  $f_{\alpha}$ ، فرکانس قطع 3dB ضرب تقویت جریان اتصال کوتاه، مدار بیس مشترک می باشد.

$$\boxed{f_{\alpha} = (1+\beta) f_{\beta} = f_T}$$

دیده می شود که فرکانس قطع مدار

C.B. برابر فرکانس قطع مدار

C.E. است در نتیجه آرایش C.B. بهای باند بیشتری نسبت به C.E. دارد. زیرا

هیس دلیل اغلب مدار C.B. در فرکانسهای بالا استفاده می شود.

حال با توجه به شکل (۳-۱۲ د) و با فرض ( $R_c \neq \infty$ ) داریم:

$$Z_i = \left( \frac{r_{\pi}}{1+\beta} \right) \parallel C_{\pi}$$

$$Z_o = C_{\mu} \parallel R_c$$

$$A_V = \frac{v_o}{v_s} = \frac{v_o}{V} \frac{V}{v_s} = g_m Z_o \times \frac{Z_i}{Z_i + R_s} = \frac{\frac{\beta R_c}{r_{\pi} + (1+\beta) R_s}}{(1 + j\omega R_c C_{\mu}) \left[ 1 + j\omega C_{\pi} \left( R_s \parallel \frac{r_{\pi}}{1+\beta} \right) \right]}$$

$$A_V = \frac{A_{V_o}}{(1 + j f / f_1) (1 + j f / f_2)}$$

که قطبهای تابع شبکه در مرکبهای  $f_1$  و  $f_2$  می باشند.

در فرکانس قطع 3dB

توجه به  $f_1$  و  $f_2$

بدست می آید.

$$\boxed{f_1 = \frac{1}{2\pi R_c C_{\mu}}}$$

$$\boxed{f_2 = \frac{1}{2\pi C_{\pi} \left[ R_s \parallel \left( \frac{r_{\pi}}{1+\beta} \right) \right]}}$$

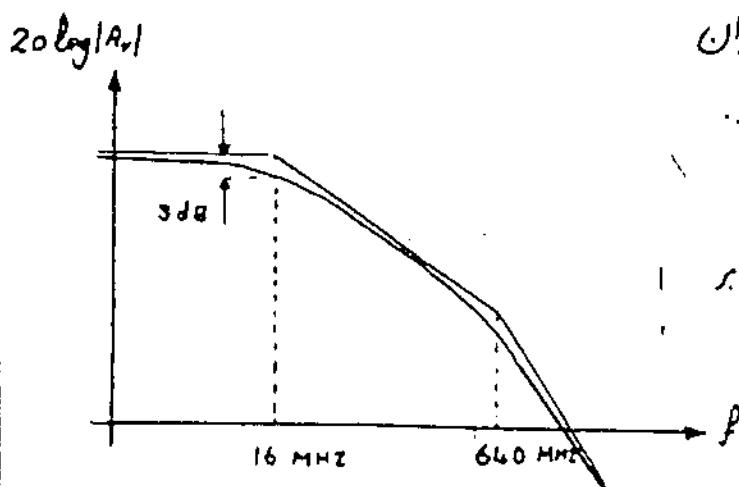


مثال) مطلوبست محاسبه فرکانس قطع بالا برای مدار شکل (۳-۱۳) در صورتیکه  $\beta = 100$  ،  $C_\mu = 10^{-12} \text{ F}$  ،  $C_\pi = 20^{-12} \text{ F}$  ،  $R_C = 1 \text{ k}\Omega$  ،  $r_\pi = 2.5 \text{ k}\Omega$  ،  $R_S = 25 \Omega$  باشد.

$$f_1 = \frac{1}{2\pi R_C C_\mu} = \frac{1}{2\pi \times 1000 \times 10^{-12}} = 16 \text{ MHz} \quad \text{حل}$$

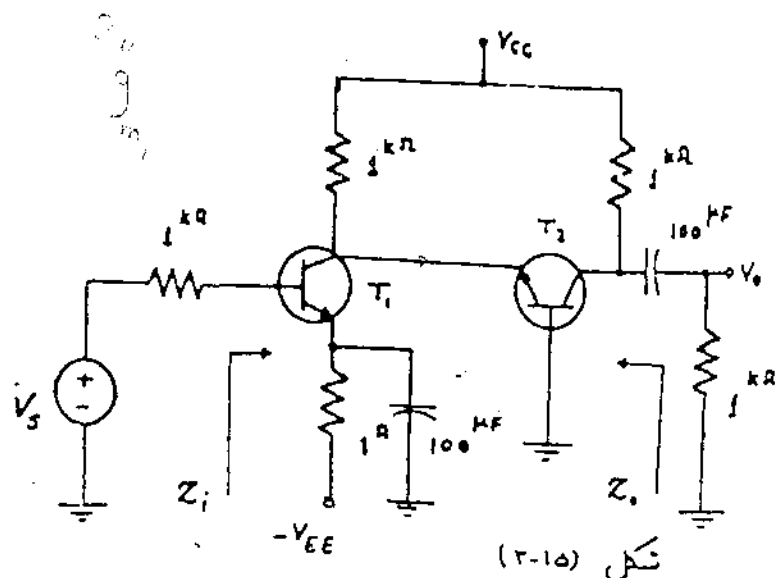
$$f_2 = \frac{1}{2\pi C_\pi \left( R_S \parallel \frac{r_\pi}{1+\beta} \right)} = \frac{1}{2\pi \times 20^{-12} \left( 25 \parallel \frac{2500}{101} \right)} = 640 \text{ MHz}$$

باتوجه به اینکه  $f_1 \ll f_2$  است در نتیجه قطبها به اندازه کافی از هم دور هستند پس فرکانس قطع بالا را با تقریب بسیار خوبی می توان به  $f_1 = 16 \text{ MHz}$  اختصاص داد.



شکل (۳-۱۴)  $20 \log |A_v|$  را بر حسب  $f$  نشان می دهد.

شکل (۳-۱۴)



شکل (۳-۱۵)

تمرین ۱

مطلوبست رسم  $|A_v(j\omega)|$

$|Z_i(j\omega)|$  ،  $|Z_o(j\omega)|$  بر

حسب  $f$  ، برای شکل (۳-۱۵)

درست آوردن فرکانس قطع پایین و فرکانس قطع بالا.

( $\mu = 20$  ،  $r_\pi = 1 \text{ k}\Omega$  ،  $C_\mu = 5 \text{ pF}$  ،  $C_\pi = 50 \text{ pF}$ )

تمرین : « بررسی کلی مشغله فرکانس یک تقویت کننده »

تقویت کننده شکل (۳-۱۶) را در نظر بگیرید. مقادیر المانهای این تقویت کننده عبارتند از:

$$V_{CC} = 8V \quad R_1 = 750\Omega \quad R_2 = 1k\Omega \quad R_3 = 1k\Omega \quad R_8 = 370k\Omega$$

$$C_1 = 20\mu F \quad C_2 = 10\mu F \quad C_3 = 20pF$$

مقادیر المانهای مدار معادل  $\pi$  ترانزیستور در نقطه کار این تقویت کننده عبارتند از:

$$r_{\pi} = 1250\Omega \quad \beta = 100 \quad r_{\mu} = \infty \quad r_o = \infty \quad C_{\pi} = 200pF \quad C_{\mu} = 10pF$$

۱. نقطه کار ترانزیستور را بدست آورید. ( $V_{BE} = 0.6$ )

۲. ضریب تقویت ( $A_{v_0} = \frac{v_o}{v_i}$  ،  $A_{v_i} = \frac{v_o}{v_i}$  ، امپدانس ورودی ( $Z_i$ )

و امپدانس خروجی ( $Z_o$ ) این تقویت کننده را برای فرکانسهای میانی بدست آورید.

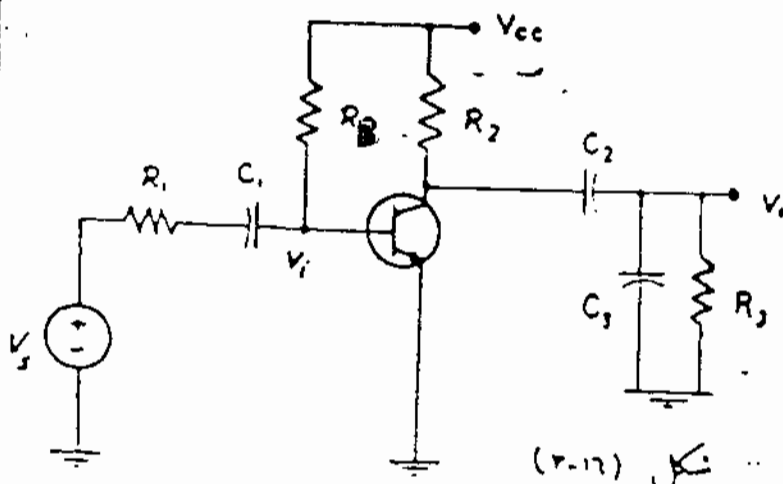
۳. مدار معادل تقویت کننده را برای فرکانسهای پایین رسم کرده و عبارت

$A_v(s)$  را بدست آورید و منحنی  $|A_v(s)|_{\omega \rightarrow 0}$  را بر حسب  $\omega$  رسم کنید و فرکانس قطع پایین را محاسبه نمایید.

۴. مدار معادل تقویت کننده را برای فرکانسهای بالا رسم کرده و عبارت

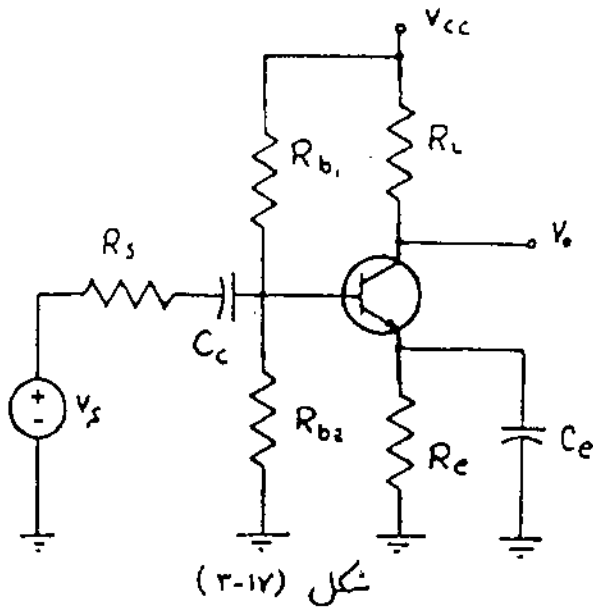
$A_v(s)$  را بدست آورید و منحنی

$|A_v(s)|_{\omega \rightarrow \infty}$  را رسم نموده و فرکانس قطع بالا را دقیقاً محاسبه نمایید.



شکل (۳-۱۶)

### تمرین های مختلف :



۱. مدار تقویت کننده شکل (۳-۱۷)

رابطه نظر بگیرید. مقادیر ولتاژها و مشخصات ترانزیستور عبارتند از:

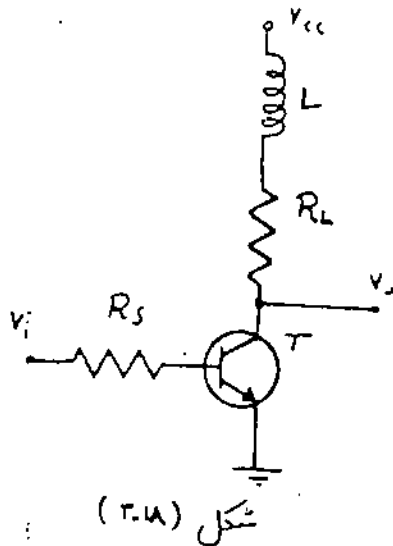
$$R_b = R_{b1} \parallel R_{b2} = 10^4 \Omega \quad R_c = 0.3^k \Omega$$

$$R_s = 1^k \Omega \quad C_{\mu} = 10^p F \quad f_T = 300^m Hz$$

$$\beta = 40 \quad I_c = 2.3 mA \quad V_{CE} = 5^V$$

خازنهای  $C_c$  و  $C_e$  و مقاومت  $R_c$  این تقویت کننده را طوری محاسبه نمایید که فرکانس قطع پایین برابر  $f_L = 50^m Hz$  و فرکانس قطع بالا  $f_H = 1^m Hz$  گردد.

۲. شکل (۳-۱۸) مدل ساده تقویت کننده امپدانس را نشان می دهد. برای آنکه بهای بار تقویت کننده را افزایش دهیم از یک سلف سری در مدار استفاده شده است.



الف. بطور کیفی توضیح دهید که چگونه سلف سری اضافه شده بهای بار را با فرکانس قطع بالا را بهبود دهد.

ب. تابع تبدیل  $V_o/V_i$  را بطور دقیق بر حسب پارامترهای مدار محاسبه

نمایید. دقت افزایش بهای بار را با توجه به منحنیهای تابع تبدیل توضیح دهید.

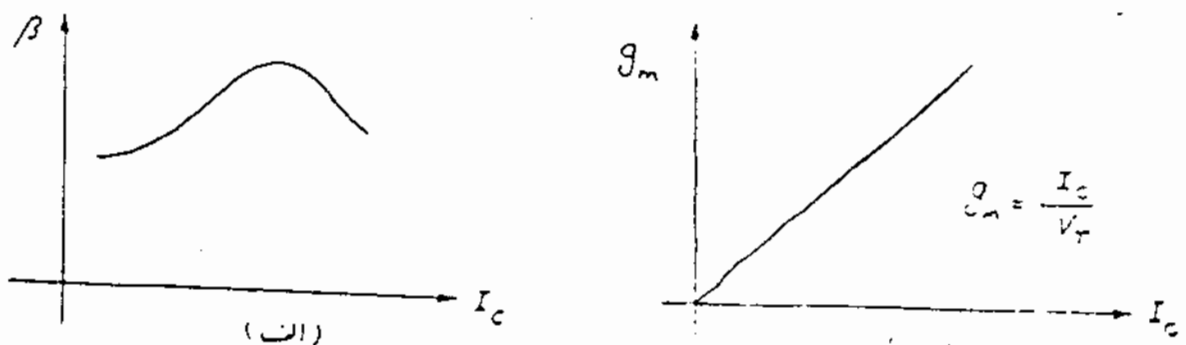
## بخش ۳

# تقویت کننده های

## (قدرت)

تمام تقویت کننده های که تاکنون بررسی شده اند، در اصل تقویت کننده توان هستند زیرا دساز یا جریان دریا به عبارت دیگر توان را تقویت می کنند ولی منظور از تقویت کننده توان با تقویت کننده قدرت، تقویت کننده ای است که بر روی مقاومت بار توان قابل ملاحظه ای منتقل کند.

معمولاً اگر قدرت خروجی تقویت کننده ای بیش از چند ده میلی وات باشد خروجی تقویت کننده توان بجهاب می آید. تقویت کننده های قدرت برای اینکه حداکثر توان ممکنه را منتقل کنند، باید دارای دساز و جریان خروجی با دامنه ماکزیم باشند بنابراین این تقویت کننده ها جزو تقویت کننده های سیگنال بزرگ (Large Signal) به حساب می آیند. از آنجا که در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه کار قابل اغماض نیست در نتیجه مشخصات ترانزیستور مورد نظر از لحاظ  $I_{CQ}$  با جریان مفروض تغییر می کنند. [شکل (۳-۱۱)]



شکل ۳-۱۱

اعوجاج طبقات قدرت امراً زیاد است که با درتهای این اعوجاج  
را به حداقل می‌رسانند.

تقویت کننده‌های قدرت معمولاً در طبقه‌های یک تقویت کننده قرار  
می‌گیرند و ضرب تقویت دهنده آنها معمولاً در حدود واحد است.

- خواصی که تقویت کننده‌های قدرت باید دارا باشند:

- ۱- اعوجاج کم
- ۲- امپدانس خروجی کوچک
- ۳- راندمان بالا
- ۴- مشخصه فرکانسی خوب

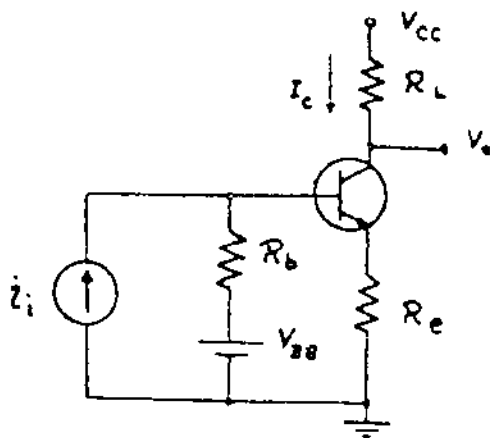
در این فصل ما تقویت کننده‌های کلاس A و کلاس B (PUSH-PULL) را مورد بررسی قرار می‌دهیم.

# ۱- تقویت کننده کلاس A The class 'A' Power Amplifier

به تقویت کننده ای که تمام موج ورودی را به طور کامل عبور دهند و همواره در ناحیه آکتیو کار کنند، تقویت کننده ای کلاس 'A' گفته می شود این تقویت کننده ای توانمند به دست آراشتهای آن - امپدانس مشترک ب - کلکتور مشترک و ج - بیس مشترک، باشند.

(۱-۱) بررسی یک تقویت کننده ساده کلاس A :

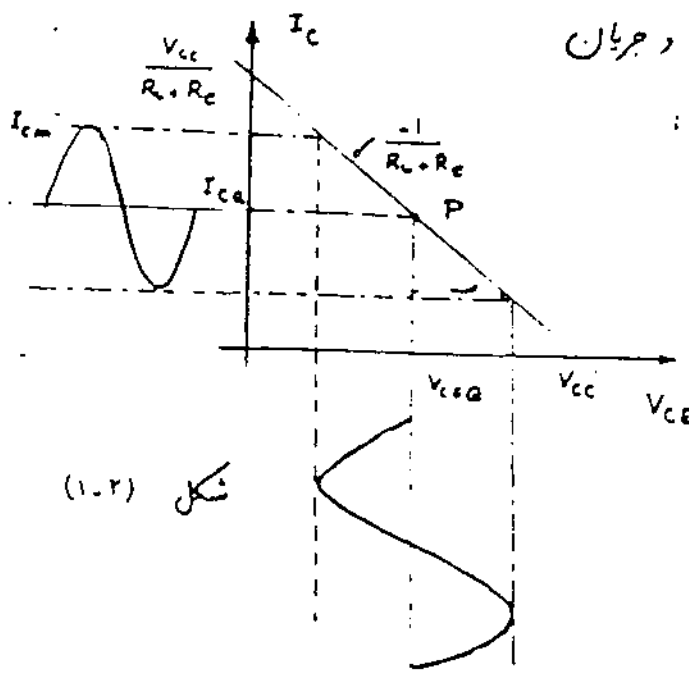
شکل (۱-۱) یک مدار ساده امپدانس مشترک که بار  $R_L$  در کلکتور آن قرار



شکل (۱-۱)

گرفته است را نشان می دهد. گذاشتن مقاومت  $R_e$  (هرچند هم کوچک باشد) به پایداری مدار کمک می کند و از طرنی می خواهیم که توان معرزی در  $R_L$  ما بریم شود در نتیجه  $R_e \ll R_L$  در نظری بگیریم. در بدیل ایک حد اکثر دامنه دشار و جریان در خروجی را می خواهیم نقطه کار ترازیستور را وسط خط بار (AC) قرار می دهیم [شکل (۱-۲)].

اگر جریان نقطه کار را  $I_{CQ}$  و جریان بیسی را به صورت  $i_c$  نمایش دهیم، آنوقت:



شکل (۱-۲)

$$I_C = I_{CQ} + i_c$$

$$i_c = I_{CM} \sin \omega t$$

$$V_{CEQ} = R_{ac} I_{CQ}$$

$$V_{CEQ} = \frac{V_{CC}}{2} \Rightarrow I_{CQ} = \frac{V_{CC}}{2(R_L + R_e)}$$

- توان AC مصرفی در بار را

$$P_{Lac} = \frac{1}{2} R_L I_{cm}^2 \quad I_{cm} \Big|_{\max} = I_{CQ} = \frac{V_{CC}}{2(R_L + R_E)}$$

$$(P_{Lac})_{\max} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \left( \frac{V_{CC}}{2(R_L + R_E)} \right)^2 = \frac{1}{8} \frac{R_L V_{CC}^2}{(R_L + R_E)^2} \approx \frac{1}{8} \frac{V_{CC}^2}{R_L}$$

- توان داده شده توسط منبع؛

اگر توانی که منبع به شبکه تحویل می دهد را  $P_{CC}$  بنامیم داریم:

$$P_{CC} = \frac{1}{T} \int_0^T V_{CC} (I_{CQ} + i_c) dt = V_{CC} I_{CQ}$$

دید می شود که توان تحویل داده

شده توسط منبع تقویم ثابت می باشد و به دامنه و تناژ و جریان خروجی بستگی ندارد.

$$P_{CC} = \frac{V_{CC}^2}{2(R_L + R_E)} \approx \frac{V_{CC}^2}{2 R_L}$$

- توان مصرفی در ترانزیستور؛

اگر از توان مصرفی در بیس ترانزیستور صرف نظر کنیم آنوقت:

$$P_C = \frac{1}{T} \int_0^T V_{CE} \cdot I_C dt = \frac{1}{T} \int_0^T [V_{CC} - (R_L + R_E)(I_{CQ} + I_{cm} \sin t)] (I_{CQ} +$$

$$I_{cm} \sin t) dt = \frac{1}{T} \int_0^T V_{CC} I_{CQ} dt + \frac{1}{T} \int_0^T V_{CC} I_{cm} \sin t dt - \frac{1}{T} \int_0^T (R_L + R_E) I_{CQ}^2 dt$$

$$- \frac{2}{T} \int_0^T (R_L + R_E) I_{cm} I_{CQ} \cos t dt - \frac{1}{T} \int_0^T (R_L + R_E) I_{cm}^2 \sin^2 t dt$$

$$= V_{CC} I_{CQ} - (R_L + R_E) I_{CQ}^2 - (R_L + R_E) \frac{I_{cm}^2}{2}$$

توان مصرفی در ترانزیستور:

$$P_c = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} - \frac{1}{2} (R_L + R_e) I_{cm}^2$$

$$P_{cmax} = P_{cc} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{1}{2} \frac{V_{cc}^2}{(R_L + R_e)} - \frac{V_{cc}^2}{4(R_L + R_e)} = \frac{V_{cc}^2}{4R_L}$$

- رانندگی

$$\eta = \frac{\text{توان AC مصرفی در بار}}{\text{توان داده شده توسط منبع}} = \frac{P_{Lac}}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = \frac{R_L^2}{V_{cc}^2} I_{cm}^2$$

$$\eta_{max} = \eta \Big|_{I_{cm} = I_{ca}} = \frac{R_L^2}{V_{cc}^2} \times I_{ca}^2 = \frac{R_L^2}{V_{cc}^2} \left( \frac{V_{cc}}{2R_L} \right)^2 = 0.25$$

دیده می شود که رانندگی این

مدار پایین است و از نظر عملی به صرفه نیست. در واقع برای یک دات توان منفی 4W توان مصرفی داریم.

- ضریب شایستگی:

ضریب شایستگی بهر دات توان تعریف می شود.

$$\text{Figure of merit} = \frac{P_{cmax}}{P_{Lmax}}$$

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{1}{4} \frac{V_{cc}^2}{R_L}}{\frac{1}{8} \frac{V_{cc}^2}{R_L}} = 2$$

مشاهده می شود که برای یک دات توان

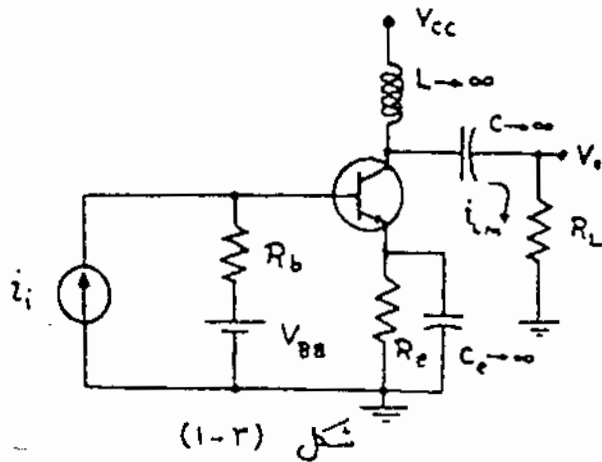
مصرفی در بار 2W در ترانزیستور مصرف می شود که اگر توان مصرفی بار چند ده دات باشد، توان ترانزیستور قابل ملاحظه خواهد بود.

در صورتیکه محاسبات فوق را برای تقویت کننده کلاس A متمرکز کنیم به نتایج بدست آمده برای حالت امپدانس مشترک خواهیم رسید. توان نشان داده در صورتیکه تقویت کننده کلاس A در حالت کلفتر مشترک بکار رود نسبت به در حالت دیگر دارای امواج بسیار کمتری در خروجی خواهد بود.



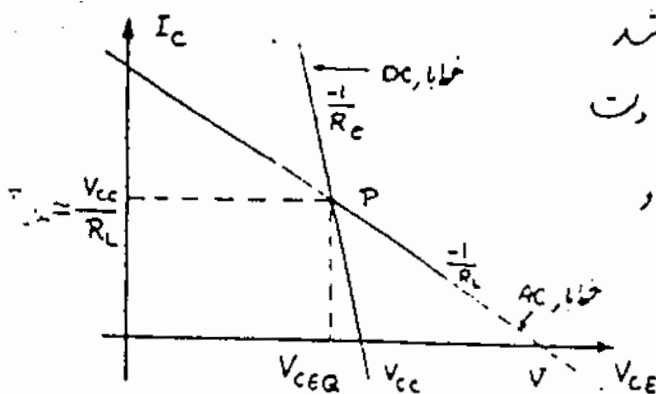
۱-۲) استغاده از سلف در تقویت کننده کلاس A:

دیدیم که مدار قبلی دارای رانندگی پایینی بود، حال برای بهبود بخشیدن به رانندگی می توانیم در کپکتور ترانزیستور یک سلف با اندکشان زیاد فرار دهیم بطوریکه در فرکانسهای مورد نظر این سلف بصورت اتصال باز عمل کند. شکل (۱-۳) این مدار را نشان می دهد.



شکل (۱-۳)

بدلیل اینکه می خواهیم، دامنه ولتاژ و جریان خروجی ماکزیمم شود بنابراین نقطه کار باید وسط خط بار AC قرار گیرد. [شکل (۱-۴)]



شکل (۱-۴)

معمولاً مقدار \$R\_e\$ خیلی کوچک می باشد و مدار را طوری طراحی می کنند که در حدود یک دت روی مقاومت \$R\_e\$ افت ولتاژ داشته باشیم و  $R_e \ll R_L$

$$\frac{V_{CEQ}}{I_{CQ}} = R_L = R_{ac}$$

$$\frac{V_{CC} - V_{CEQ}}{I_{CQ}} = R_e = R_{dc}$$

$$\Rightarrow V_{CEQ} = \frac{R_L}{R_L + R_e} V_{CC} \approx V_{CC}$$

$$I_{CQ} = \frac{V_{CC}}{R_L + R_e} \approx \frac{V_{CC}}{R_L}$$

$$V = 2V_{CEQ} \approx 2V_{CC}$$

دیدیم می شود که

ترانزیستور بکار رفته باید بتواند تا ولتاژ  $2V_{CC}$  را تحمل کند.

- توان مصرفی در بار:

$$P_L = P_{Loc} = \frac{1}{2} R_L I_{Lm}^2 \quad P_{Lmax} = \frac{1}{2} R_L I_{CQ}^2 = \frac{1}{2} R_L \frac{V_{CC}^2}{R_L^2} \approx \frac{1}{2} \frac{V_{CC}^2}{R_L}$$

- توان داد، شد، توسط منبع،

بدلیل اینکه سلف بزرگی در کلکتور ترانزیستور داریم پس جریانی که منبع می دهد یک جریان ثابت  $I_{ca}$  می باشد.

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{ca} dt = V_{cc} I_{ca}$$

$$\Rightarrow P_{cc} = V_{cc} \frac{V_{cc}}{R_L + R_e} \approx \frac{V_{cc}^2}{R_L}$$

- توان مصرفی در ترانزیستور:

اگر از توان مصرفی در  $R_e$  صرف نظر کنیم داریم:

$$P_c = P_{cc} - P_L = \frac{V_{cc}^2}{R_L} - \frac{1}{2} R_L I_{cm}^2$$

$$P_{cmax} \Big|_{I_{cm} = I_{ca}} \approx \frac{V_{cc}^2}{R_L}$$

- راندمان:

$$\eta = \frac{P_L}{P_{cc}} = \frac{\frac{1}{2} R_L I_{cm}^2}{V_{cc} I_{ca}} \quad \eta_{max} \Big|_{I_{cm} = I_{ca}} = \frac{\frac{1}{2} R_L I_{ca}^2}{V_{cc} I_{ca}} = 50\%$$

مشاهده می شود که با استفاده از سلف راندمان مدار در برابر شده است.

- ضریب شایستگی:

$$\text{ضریب شایستگی} = \frac{P_{cmax}}{P_{Lmax}} = \frac{\frac{V_{cc}^2}{R_L}}{\frac{1}{2} \frac{V_{cc}^2}{R_L}} = 2$$

تذکره: باید توجه کنید که در اینجا

$P_{cmax}$  و  $P_{Lmax}$  در یک جریان  $I_{cm}$  اتفاق می افتند.

(۱-۳) بررسی محدودیتهای توان، جریان و ولتاژ یک ترانزیستور:

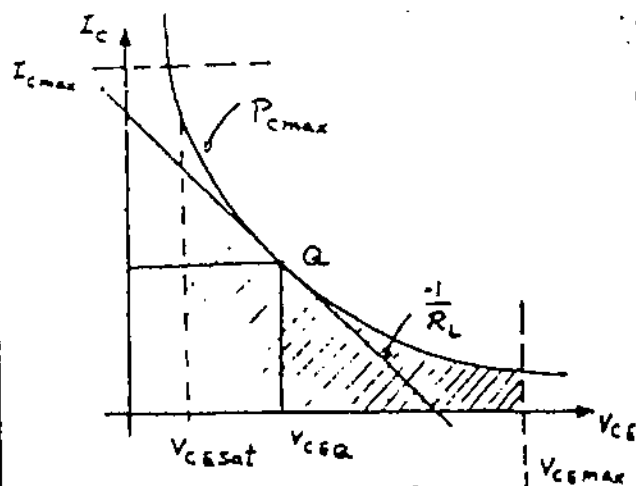
می داریم که هر ترانزیستور دارای مشخصاتی است که این مشخصات توسط کارخانه سازنده داده می شود. وقتی که ما طراحی خود را پایان رسانیم، می توانیم جریان ماکزیم کلکتور، ولتاژ ماکزیم که بدون کلکتور-ایست می افتد و ماکزیم توان که در ترانزیستور

صرف می شود را محاسبه نمایم. حال با توجه به این محاسبات به دنبال ترانزیستوری می رویم که بتواند این جریان و ولتاژ در توان را تحمل کند.

شکل (۱-۵) ناحیه کار مجاز یک ترانزیستور را نشان

می دهد.

مثلاً برای مدار شکل (۱-۳) داریم:



شکل (۱-۵)

$$2I_{CQ} \leq I_{Cmax}$$

$$V_{CEmax} = 2V_{CC} \leq BV_{CE}$$

معمولاً برای اینکه بتوانیم از حداکثر امکانات یک ترانزیستور استفاده کنیم  $P_C = P_{Cmax}$  در نظر می گیریم. یعنی نقطه کار را در روی خط ولتاژی قرار می دهیم:

$$P_{Cmax} = V_{CEQ} I_{CQ} \quad (I)$$

اگر ماکزیم دامنه جریان و ولتاژ را در بار نخواهیم پس:

$$I_{CQ} = \left(\frac{1}{R_L}\right) V_{CEQ} \quad (II)$$

$$(I), (II) \Rightarrow \boxed{I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}}} \quad , \quad \boxed{V_{CEQ} = \sqrt{P_{Cmax} R_L}}$$

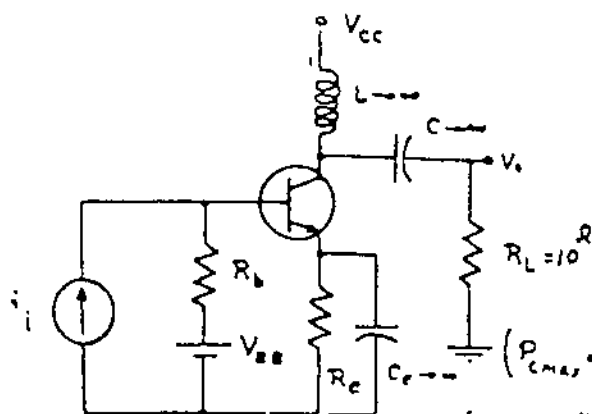
اگر ب معنی (۱۲)

$$I_{CQ} = \frac{P_{Cmax}}{V_{CEQ}} \Rightarrow \frac{\partial I_{CQ}}{\partial V_{CEQ}} = - \frac{I_{CQ}}{V_{CEQ}} = - \frac{1}{R_L}$$

رادر نقطه Q بدست آوردیم. داریم:

پس هرگاه ماکزیم دامنه در فرد می

را نخواهیم. ضرب زاریه معنی در نقطه Q همان ضرب زاریه خط بار AC است.



شکل (۱-۶)

مثال) مطلوبت نقطه کار برای مدار شکل (۱-۶)

بطوریکه حداکثر توان در بار  $R_L$

صرف شود. ( $R_C \ll R_L$ )

ان: مشخصات ترانزیستور ( $P_{Cmax} = 4W$ ,  $BV_{CE0} = 40V$ ,  $I_{Cmax} = 2A$ )  
 و  $(P_{Cmax} = 4W$ ,  $BV_{CE0} = 40V$ ,  $I_{Cmax} = 1A)$

$$P_{Cmax} = V_{CEQ} I_{CQ} \quad I_{CQ} \approx \frac{V_{CC}}{R_L} \Rightarrow I_{CQ} = \sqrt{\frac{P_{Cmax}}{R_L}} \quad \text{حل الف:}$$

$$V_{CEQ} = \sqrt{R_L P_{Cmax}} \Rightarrow I_{CQ} = \sqrt{\frac{4}{10}} = 0.63^A \quad V_{CEQ} = \sqrt{4 \times 10} = 6.3^V$$

حالا محدوده‌های دیگر را بررسی می‌کنیم:

$$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.63^2 = 2W$$

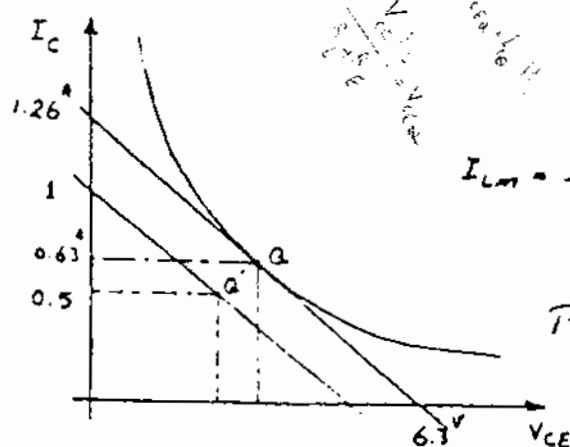
$$2I_{CQ} \leq I_{Cmax} \Rightarrow 2 \times 0.63 = 1.26^A < 2^A$$

$$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 6.3^V = 12.6^V < 40^V$$

$$V_{CC} \approx V_{CEQ} = 6.3^V$$

حل اب: - با توجه به نقطه کار در الف، اگر بخواهیم توان ماکزیم را در بابت کنیم دید، می‌تواند که محدودیت  $2I_{CQ} \leq I_{Cmax}$  نقض می‌شود. یعنی دامنه جریان خروجی باید

$I_{Lm} < I_{CQ}$  شود. ما توجه به شکل (۱-۷).



$$I_{Lm} = I_{Cmax} - I_{CQ} = 1 - 0.63^A = 0.37^A$$

$$P_{Lmax} = \frac{1}{2} R_L (I_{Lm})_{max}^2 = \frac{1}{2} \times 10 \times 0.37^2 = 0.68W$$

شکل (۱-۷)

مشاهده می‌شود که این توان خیلی کم می‌باشد.

برای اینکه  $P_{Lmax}$  را افزایش دهیم باید نقطه کار ترانزیستور را تغییر دهیم به‌طوری‌که

$$2I_{CQ} = 1^A \quad \text{شود}$$

$$I_{CQ} = 0.5^A$$

$$V_{CEQ} = R_L I_{CQ} = 10 \times 0.5 = 5^V$$

$$V_{CC} \approx V_{CEQ} = 5^V$$

$$2V_{CEQ} \leq BV_{CEO} \Rightarrow 2 \times 5 = 10 < 40^V$$

$$P_{Lmax} = \frac{1}{2} R_L (I_{CQ})^2 = \frac{1}{2} \times 10 \times (0.5)^2 = 1.25W$$

راه دیگری که می‌تواند حداکثر توان در خروجی را فراهم آورد، تغییر بار  $R_L$  از دید

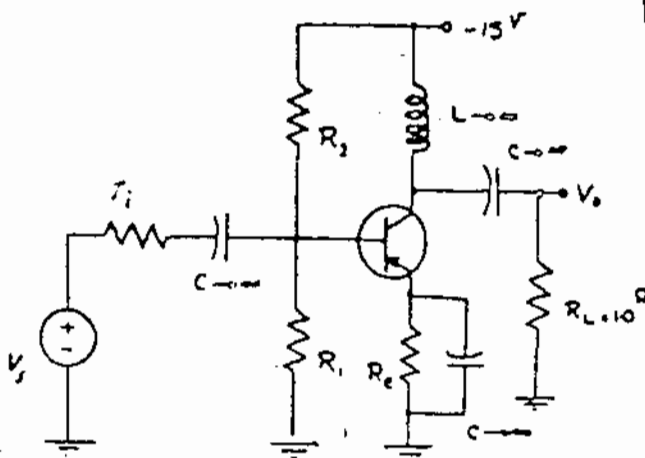
ترانزیستور می باشد چونکه معمولاً بار  $R_L$  داده شده است. لذا با استفاده از ترانسفورماتور می توانیم این معادمت را از دید ترانزیستور تغییر دهیم. (تطبیق امپدانس)

تشریح: ۸

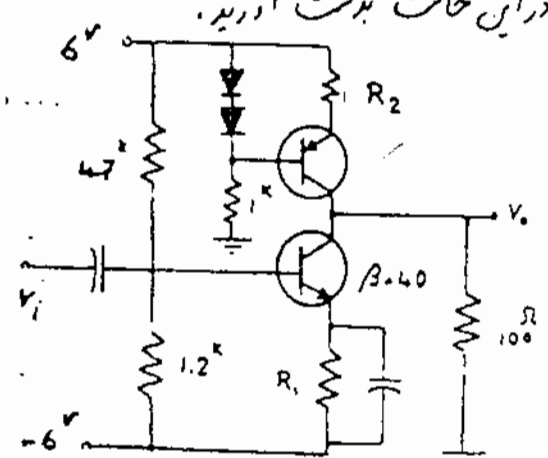
۱- مطلوبیت تعیین نقطه کار ترانزیستور مدار شکل (۱-۸) از محاسبه  $P_{cc}$

$$P_{cc}, I_{cmax}, P_c, P_{Lmax}$$

۲- معادله های مجهول مدار شکل (۱-۸) را طوری انتخاب کنید که توان خروجی ماکزیم مقدار ممکن را داشته باشد و همچنین  $P_{Lmax}$  و  $I_{cmax}$  را داشته در این حالت بدست آورید.



(الف)



(ب)

شکل (۱-۸)

استفاده از ترانسفورماتور در تقویت کنند. کلاس A: (۱-۴)

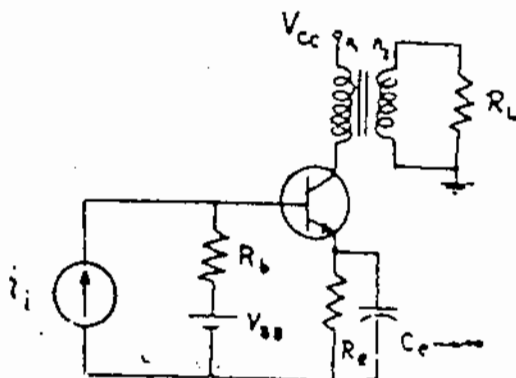
در بعضی از موارد برای تطبیق امپدانس لازم است که از ترانسفورماتور استفاده

کنیم. شکل (۱-۹) یک تقویت کنند. کلاس A

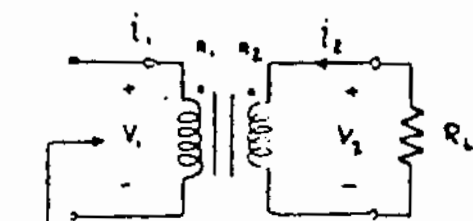
با کوپلار ترانسفورماتور را نشان می دهد.

در محاسبات ترانسفورماتور را باید ال.

فرس می کنیم [شکل (۱-۱۰)].



شکل (۱-۹)



شکل (۱-۱۰)

$$\frac{V_1}{V_2} = \frac{n_1}{n_2}$$

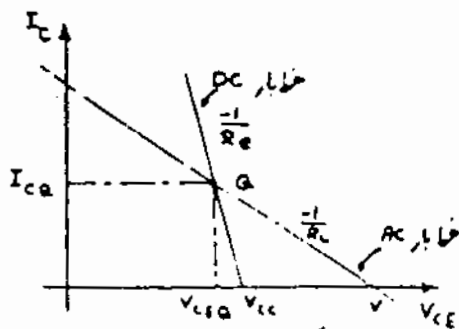
$$\frac{i_1}{i_2} = -\frac{n_2}{n_1} \quad R_L' = \left(\frac{n_1}{n_2}\right)^2 R_L$$

$$\frac{n_1}{n_2} = N$$

$$R_L' = N^2 R_L$$

برای ماکزیم دانه

در خروجی ثابت کننده.



شکل (۱-۱۱)

$$\frac{I_{CQ}}{V_{CEQ}} = \frac{1}{R_L'} = \frac{1}{N^2 R_L}$$

در انتخاب  $R_E \ll R_L'$ 

$$V_{CEQ} \approx V_{CC}$$

$$I_{CQ} = \frac{V_{CC}}{R_L'} = \frac{V_{CC}}{N^2 R_L}$$

می کنیم

- توان مصرفی در بار:

$$P_L = \frac{1}{2} R_L' I_{cm}^2 = \frac{1}{2} R_L (I_{cm}')^2 = \frac{1}{2} R_L N^2 I_{cm}^2$$

$$P_{Lmax} = \frac{1}{2} R_L' I_{CQ}^2 = \frac{V_{CC}^2}{2 R_L'} = \frac{V_{CC}^2}{2 N^2 R_L}$$

- توان د.ا. شده توسط منبع:

$$P_{CC} = V_{CC} I_{CQ} = \frac{V_{CC}^2}{R_L'} = \frac{V_{CC}^2}{N^2 R_L}$$

- توان مصرفی در ترانزیستور:

$$P_C = P_{CC} - P_L = \frac{V_{CC}^2}{R_L'} - \frac{1}{2} R_L' I_{cm}^2$$

$$P_{Cmax} = \frac{V_{CC}^2}{R_L'} = V_{CC} I_{CQ}$$

- راندمان:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R_L' (I_{cm}')^2}{V_{CC}^2 / R_L'} = \frac{1}{2} \left( \frac{I_{cm}'}{I_{CQ}} \right)^2 \Rightarrow \eta_{max} = 50\%$$

۱۱۷

30

- ضریب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{\frac{V_{CC}^2}{R_L'}}{\frac{V_{CC}^2}{2 R_L'}} = 2$$

$$23 = 10\%$$

(مثلاً) با استفاده از تراش‌خور ما در قسمت ب، مثال قبل را حل نمائید.

حل:

$$V_{CEQ} = \sqrt{P_{Cmax} R'_L} = N \sqrt{P_{Cmax} R_L} \quad | \quad I_{CQ} = \sqrt{\frac{P_{Cmax}}{R'_L}} = \frac{1}{N} \sqrt{\frac{P_{Cmax}}{R_L}}$$

$$I_{CQ} = \frac{1}{N} \sqrt{\frac{4}{10}} = \frac{0.63}{N} \quad V_{CEQ} = N \sqrt{4 \times 10} = 6.32 N$$

$$\begin{cases} 2I_{ca} \leq I_{cmax} = 1^A \\ 2V_{cso} \leq BV_{cso} = 40^V \end{cases} \Rightarrow \begin{cases} \frac{1.26}{N} \leq 1 \\ 12.6N \leq 40^V \end{cases} \Rightarrow \begin{cases} N \leq 3.17 \\ N \geq 1.26 \end{cases} \Rightarrow 1.26 \leq N \leq 3.17$$

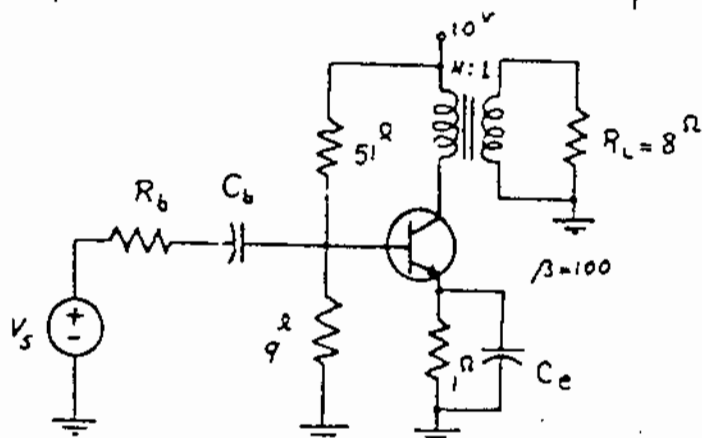
اگر  $N=2$  بگیریم اس وقت :

$$V_{CEQ} = 12.6 \text{ V}$$

$$V_{CC} = 12.6^V$$

$$P_{Lmax} = \frac{1}{2} \frac{V_{cc}^2}{R_L} = \frac{1}{2} \frac{12.6^2}{8 \times 10} = \underline{\underline{2 \text{ W}}}$$

دید می شود که با استفاده از تراش نواشیم حد اکثر توان را به بار  $R_L$  انتقال دهیم.



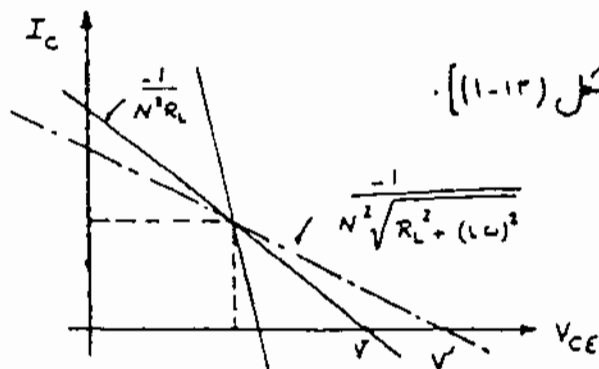
شکل (۱-۱۲)

تشریح ۱۰

مدار شکل (۱-۱۲) را طوری  
طرح کنید که ماکزیم توان در بار  
منصرف شود.

در تقویت کننده. این کلاس A اگر بار مایک بلندتر باشد در فرکانسهای

بالا از خود خامیت سلفی نشان می دهد که باعث از یاد انداختن  $R_L$  و در نتیجه  $R_L'$  می شود. بنابراین شب خط بار AC کاهش و  $V_{ce,max}$  افزایش می یابد که در این



شکل (۱-۱۳)

حالت ممکن است ترانزیستور آسیب ببیند. [شکل (۱-۱۳)].

برای برطرف کردن این اشکال می‌توان

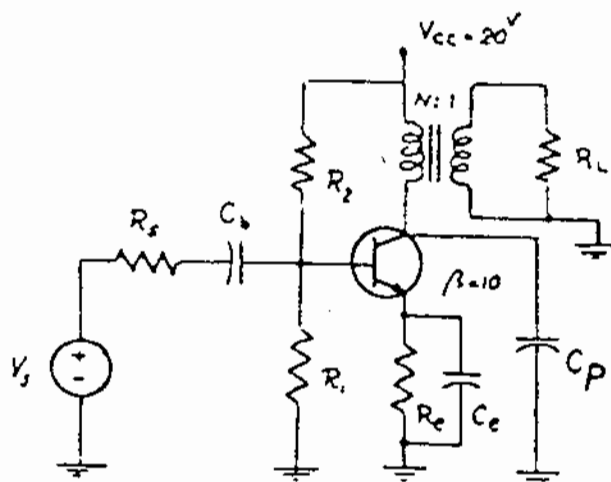
از خازنی با ظرفیت چند ده (nF) که در

کلکتور ترانزیستور قرار می‌گیرد استفاده نمود.

این خازن نقش جبران کننده را داشته

و امپدانس دیده شده از کلکتور را در فرکانسهای بالا تقریباً ثابت نگه می‌دارد.

مثال ۲) تقویت کننده کلاس A شکل (۱-۱۴) را در نظر بگیرید. در صورتیکه حداکثر توان مصرفی بار  $2W$  باشد با صرف نظر از تلفات  $R_e$  و با بایاس مدار در بیس مطلوب است:



شکل (۱-۱۴)

ا) توان منبع تغذیه ( $P_{CC}$ ) در صورتیکه تقویت

کننده برای رانندگی ماکزیمم طرح شده باشد.

ب - جریان نقطه کار ( $I_{CQ}$ )

ج - مشخصات ترانزیستور

( $I_{Cmax}$ ,  $V_{CEmax}$ ,  $P_{Cmax}$ )

د - مقدار  $N$  در صورتیکه  $R_L = 6.25 \Omega$  باشد.

ه - تعیین  $C_p$ ,  $R_1$ ,  $R_2$ ,  $R_e$ .

و: بررسی کار مدار وقتی که  $R_L \rightarrow \infty$  تغییر کند.

حل:

ا)  $\eta_{max} = \frac{P_{Lmax}}{P_{CCmax}} = 50\% \Rightarrow P_{CC} = 2 P_{Lmax} \Rightarrow \boxed{P_{CC} = 4W}$

ب  $P_{CC} = V_{CEQ} I_{CQ} \Rightarrow \boxed{I_{CQ} = 200mA}$

ج  $I_{CQ} \geq 2 I_{Cmax} = 2 \times 200mA = 0.4A$   $V_{CEQ} \geq 2 V_{CEmax} = 40V$

$P_{Cmax} \geq V_{CEQ} I_{CQ} = 4W$



$$V_{CE} \approx V_{CC} \quad P_{Lmax} = \frac{1}{2} \frac{V_{CC}^2}{R'_L} = 2W$$

$$R_L = 6.25 \Omega \quad \therefore$$

$$R'_L = \frac{1}{2} \frac{20^2}{2W} = 100 \Omega$$

$$R'_L = N^2 R_L \Rightarrow N = \sqrt{\frac{100}{6.25}} \Rightarrow \boxed{N=4}$$

$$R_e \cdot \frac{I^2}{2W} = 5 \Omega$$

ه. برای اینکه پایداری حرارتی خوب باشد  $V_{RE}$  را یک دت در نظر می گیریم

برای آنکه  $V_B$  تقریباً ثابت بماند  $I_{R1} \gg I_{B1}$

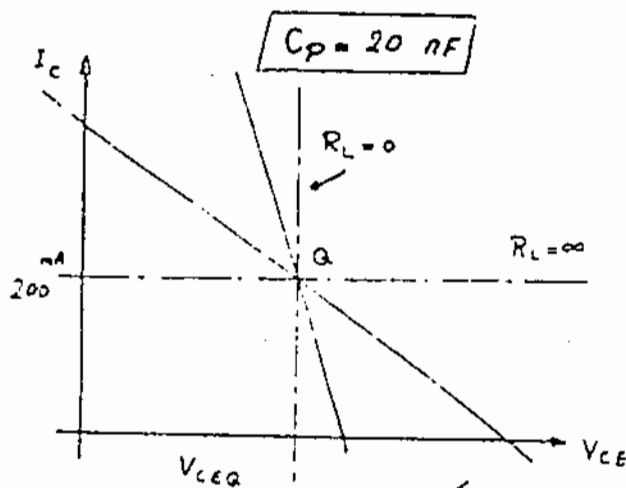
$$I_{R1} \geq 10 I_B \quad V_B = V_{RE} + V_{BE} = 1 + 0.6 = 1.6V \quad I_{R1} \approx I_{R2} = 10 \frac{I_{CQ}}{\beta} = 200 \mu A$$

$$\Rightarrow R_1 = \frac{V_B}{I_{R1}} = \frac{1.6}{0.2} = 8 \Omega$$

$$R_2 = \frac{V_{CC} - V_B}{I_{R2}} = \frac{20 - 1.6}{0.2} = 92 \Omega$$

خازن  $C_P$  در حدود

چند ده (nF) می گیریم. مثلاً

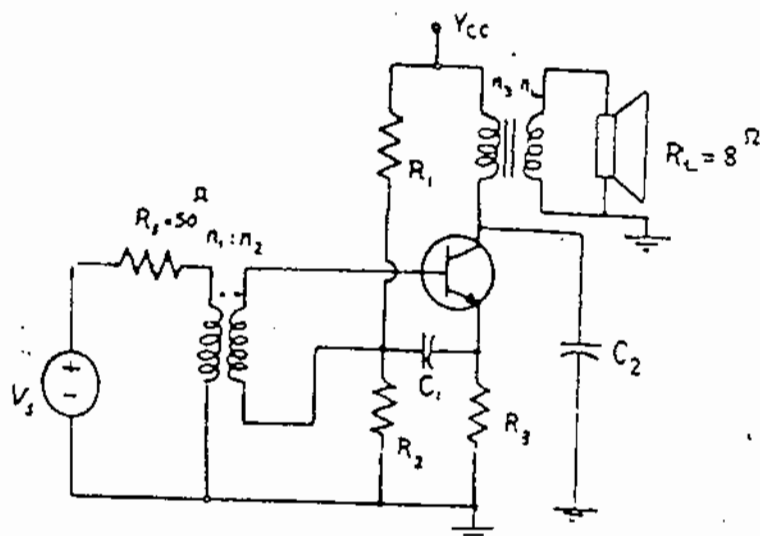


شکل (۱-۱۵)

ی: شکل (۱-۱۵) مدار را برای

حالتهای  $R_L = 0$  ,  $R_L = \infty$

نشان می دهد.



شکل (۱-۱۶)

توضیح ۱۲

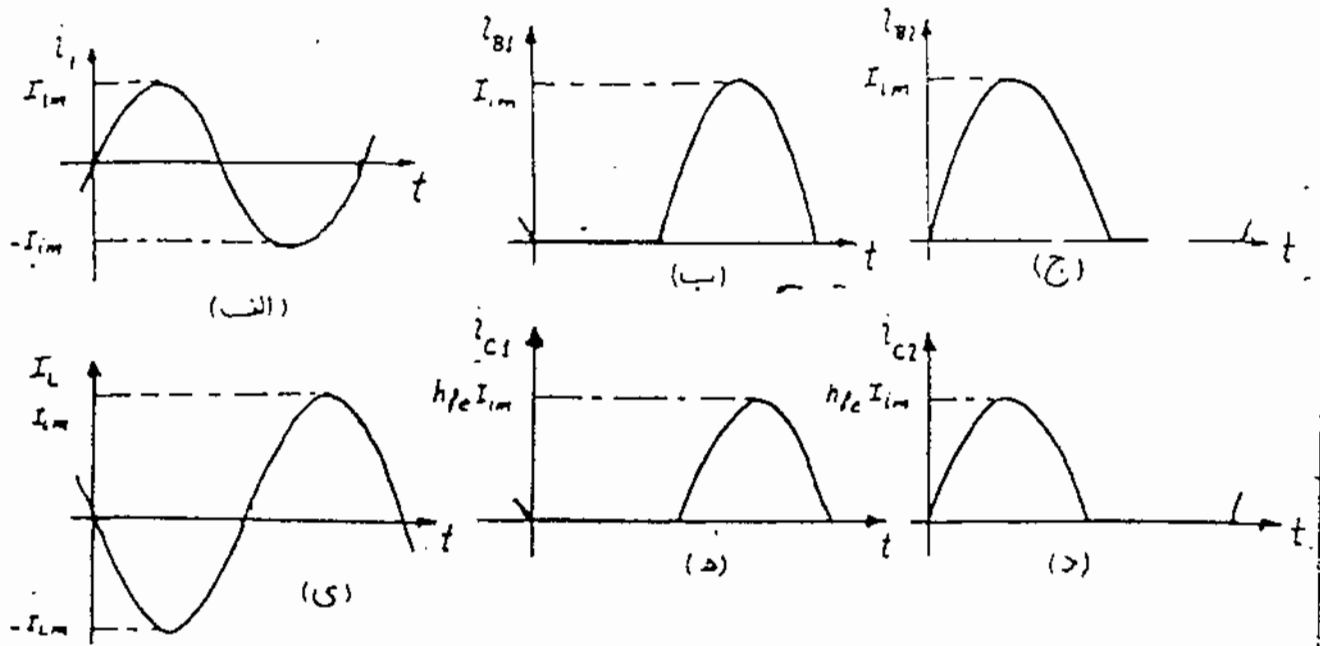
تقویت کننده قدرت کلاس A

شکل (۱-۱۶) را برای  $V_{CC} = 12V$

طرح  $P_{Lmax} = 1W$  ,  $R_L = 8 \Omega$

کنید. ( $\beta > 50$  ,  $V_{CEsat} = 1V$ )

( $V_{R3} = 1V$ )

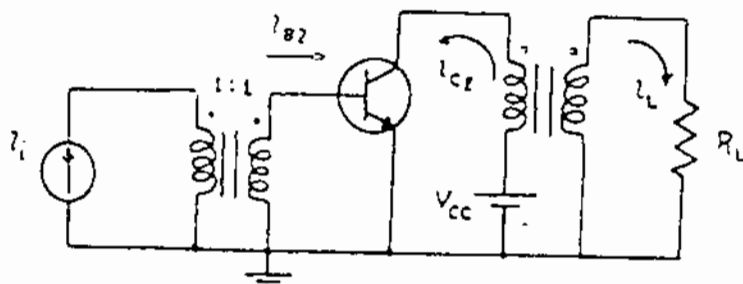


$$I_L = N(i_{C1} - i_{C2}) \quad \text{شکل (۲-۲)}$$

شکلهای (۲-۲) جریانهای مختلف مدار را نشان می دهد.  
از آنجا که هر ترانزیستور به صورت متناوب در منبع از پربرد کاری کنه کاری  
است که برای بررسی این مدار یکی از ترانزیستورها را بررسی می کنیم.

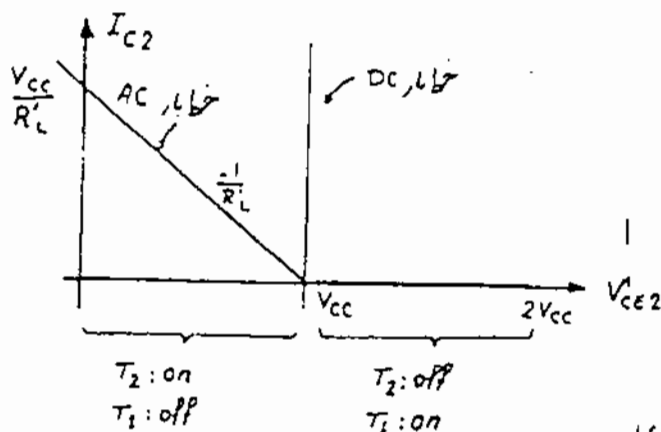
شکل (۲-۳) مدار ترانزیستور  $T_2$

در شکل (۲-۴) خط بار AC، DC  
آ را نشان می دهد.



شکل (۲-۳)

$$R_{dc} = 0 \quad R_{ac} = R'_L = N^2 R_L$$



شکل (۲-۴)

$$i_{C2} = I_{cm} \sin \omega t$$

$$I_{cm} \Big|_{\max} = \frac{V_{cc}}{R'_L}$$

$$T_2: \text{off} \quad i_{C2} = 0$$

$$V_{CE2} = V_{cc} + N V_L$$

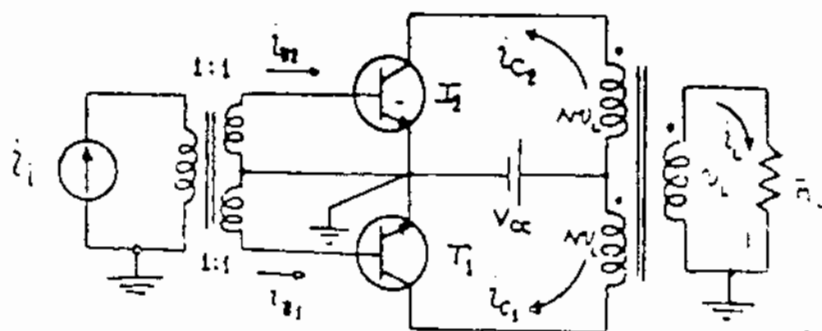
$$V_{CE1} = 0 \Rightarrow N V_L = V_{cc} \Rightarrow V_L = \frac{V_{cc}}{N}$$

## ۲- تقویت کننده کلاس B Class B power Amplifier:

عیب تقویت کننده های کلاس A در کم بودن رانندگی، یا به عبارت دیگر زیاد بودن اتلاف آنهاست. دلیل این امر وجود جریان نقطه کار است زیرا بنا به تعریف، در یک تقویت کننده کلاس A جریان کلکتور هیچگاه نباید صفر شود و از آنجا  $I_{CQ} \geq I_{Cm}$  می باشد. پس در زمانیکه سیگنال خروجی صفر هم باشد  $P_{CC} = V_{CC} \cdot I_{CQ}$  توان است که از منبع کشیده می شود زیرا جریان کشیده شده از منبع مجموع یک جریان سیسوی و یک جریان نقطه کار است که متوسط این جریان همان جریان نقطه کاری شود در نتیجه توان تحویل داده شده توسط منبع مستقیماً از توان مصرفی در بار بوده و علتاً متداری ثابت است. این عیب را می توان با انتخاب  $I_{CQ} = 0$  (کلاس B) برطرف کرد. اما در این حالت نقاط ضعفی در ح تقویت کننده وجود دارد، عیب را هم می توان با ترکیب در مدار که با هم ۱۸۰ درجه اختلاف فاز داشته باشند برطرف کرد، به همین مناسبت پوش پول (Push-pull) گفته می شود.

### (۲-۱) تقویت کننده پوش پول کلاس B با ترانس:

شکل (۲-۱) یک تقویت کننده پوش پول با دو ترانس در ورودی و خروجی را



نشان می دهد. در این صورت در حالت استاتیکی هر دو ترانزیستور قطع هستند  $I_{C1} = I_{C2} = 0$

اگر ورودی مانند شکل

(۲-۲) باشد، در نیم پربرد

اول  $T_2$  شروع به هدایت کرده و  $T_1$  قطع می شود

قطع می ماند در نیم پربرد بعد  $T_2$  قطع می شود و  $T_1$  شروع به هدایت می کند

$$i_L = I_{cm} \sin \omega t$$

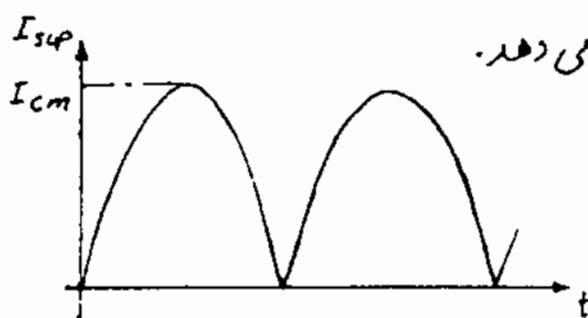
- توان مصرفی در بار:

$$P_L = \frac{1}{2} R_L I_{cm}^2 = \frac{1}{2} R'_L I_{cm}^2 \quad (I_{cm})_{max} = \frac{V_{cc}}{R'_L}$$

$$P_{Lmax} = \frac{1}{2} R'_L \left( \frac{V_{cc}}{R'_L} \right)^2 = \frac{V_{cc}^2}{2 R'_L} = \frac{V_{cc}^2}{2 N^2 R_L}$$

- توان داده شده توسط منبع:

شکل (۲-۵) جریان منبع تغذیه را نشان می دهد.



شکل (۲-۵)

$$I_{sup} = I_{c1} + I_{c2}$$

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} I_{sup} dt = V_{cc} \frac{1}{T} \int_0^T I_{sup} dt$$

$$P_{cc} = \frac{2}{\pi} V_{cc} I_{cm} \quad P_{ccmax} = \frac{2}{\pi} V_{cc} \frac{V_{cc}}{R'_L} = \frac{2}{\pi} \frac{V_{cc}^2}{R'_L}$$

- توان مصرفی در هر ترانزیستور:

اگر توان مصرفی هر ترانزیستور را  $P_c$  بنامیم آنگاه:

$$2P_c = P_{cc} - P_L$$

دیده می شود که اگر در بار، توان مصرفی صفر باشد، خود ترانزیستورهای  $T_1$  و  $T_2$  نیز توانی مصرف نمی کنند.

$$2P_c = \frac{2}{\pi} V_{cc} I_{cm} - \frac{1}{2} R'_L I_{cm}^2$$

$$\frac{d}{dI_{cm}} (2P_c) = 0 \Rightarrow \frac{2}{\pi} V_{cc} - \frac{1}{2} \cdot 2 R'_L I_{cm} = 0 \Rightarrow I_{cm} = \frac{2}{\pi} \frac{V_{cc}}{R'_L}$$

به ازای این جریان توان مصرفی شده در ترانزیستورها ماکزیمم می شود.

$$P_{cmax} = \frac{1}{\pi^2} \frac{V_{cc}^2}{R'_L} = 0.1 \frac{V_{cc}^2}{R'_L}$$

- راندها:

$$\eta = \frac{P_L}{P_{CC}} = \frac{\frac{1}{2} R'_L I_{cm}^2}{\frac{2}{\pi} V_{CC} I_{cm}} = \frac{\pi}{4} \frac{R'_L}{V_{CC}} I_{cm}$$

میشود که راندها نسبت

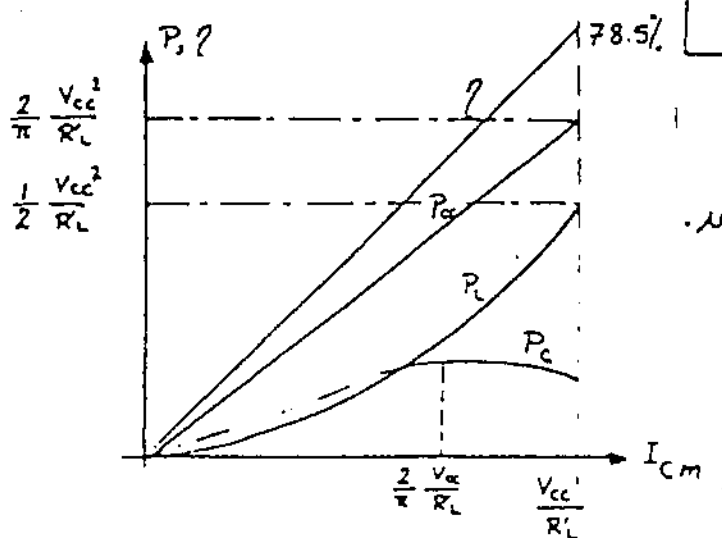
به تقویت کننده های کلاس A بیشتر شده است.

$$\eta_{max} \Big|_{I_{cmmax}} = \frac{\pi}{4} \approx 78.5\%$$

- ضریب شایستگی:

$$\frac{P_{Cmax}}{P_{Lmax}} = \frac{0.1 \frac{V_{CC}^2}{R'_L}}{\frac{1}{2} \frac{V_{CC}^2}{R'_L}} = 0.2$$

$$P_{Cmax} = 0.2 P_{Lmax}$$



شکل (۲-۶) تغییرات توان در راندها را نسبت به  $I_{cm}$  نشان می دهد.

شکل (۲-۶)

مثال ۱

یک تقویت کننده بوش پول طراحی کنید که توان ماکزیمم در بار  $R_L = 10 \Omega$  صرف

مشخحات ترانزیستور ( $P_{Cmax} = 4W$ ,  $BV_{CEO} = 40V$ ,  $I_{Cmax} = 1A$ ) شود.

$$P_{Lmax} = \frac{V_{CC}^2}{2R'_L} = \frac{V_{CC} I_{Cmax}}{2}$$

حل:

با این بار افزایش  $V_{CC}$  و  $I_{Cmax}$

توان مصرفی در بار  $R_L$  افزایش پیدا می کند ولی بازجه به گریک  $V_{CC}$  و  $I_{Cmax}$  دارای محدودیت هایی هستند داریم.

$$V_{CC} \leq \frac{1}{2} BV_{CEO} = 20V$$

$$I_{Cmax} \leq I_{Cmax} = 1A \quad \text{و} \quad P_{Lmax} = \frac{V_{CC} I_{Cmax}}{2} \leq 5P_{Cmax} = 20W$$

$$\begin{cases} V_{CC} = 20V \\ I_{Cmax} = 1A \end{cases}$$

$$\Rightarrow P_{Lmax} = 10W \leq 20W$$

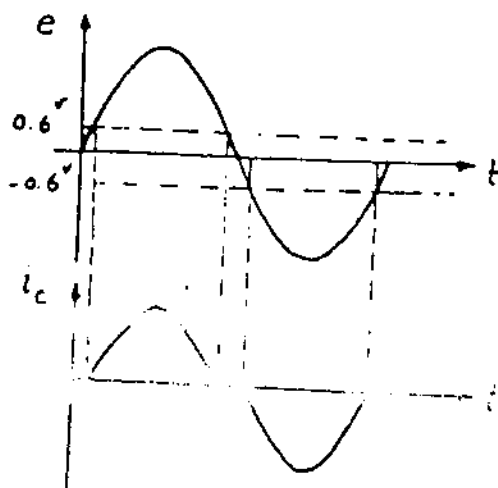
که شرط  $P_{Lmax} \leq 5P_{Cmax}$  هم برقرار می شود.

$$I_{Cmax} = \frac{V_{CC}}{N^2 R_L} \Rightarrow N^2 R_L = 20 \Rightarrow N^2 = 2 \Rightarrow N = 1.414$$

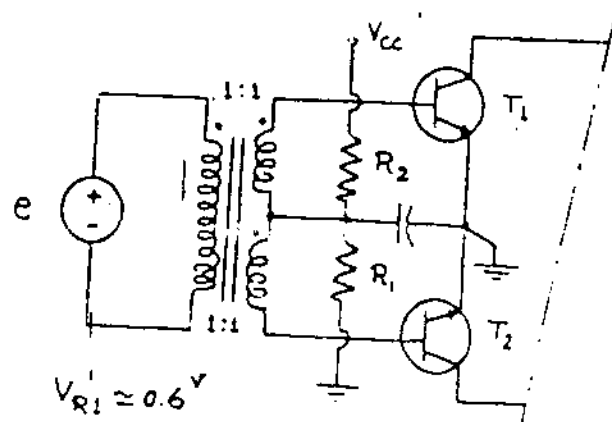
- اگر مدار پوش بول را مانند شکل (۲-۱) بکار ببریم بدلیل اینکه دیناز آستانه هدایت

دیدد بیس-امپتر در حدود ۰.۶ است این امر باعث اعوجاج در جریان

خرد می شود [شکل (۲-۷)].



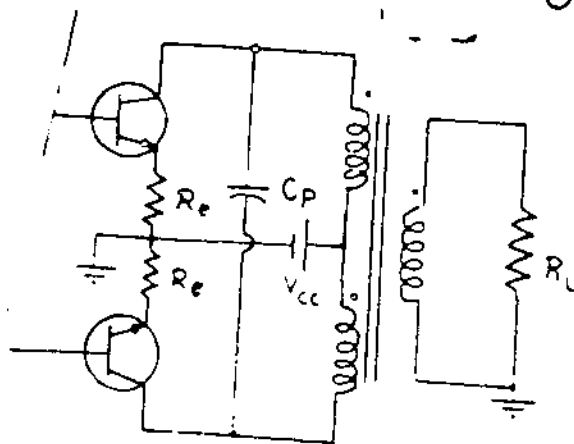
شکل (۲-۷)



شکل (۲-۸)

به این اعوجاج، اعوجاج عبوری (Crossover Distortion) می گویند.

برای از بین بردن این عیب معمولاً ترانزیستورها را طوری بایاس می کنند که دیناز بیس-امپتر آنها در حدود ۰.۶ شود. [شکل (۲-۸)].



شکل (۲-۹)

ملاحظات عملی:

برای اینکه ثنویت کننده خنل تر عمل کند

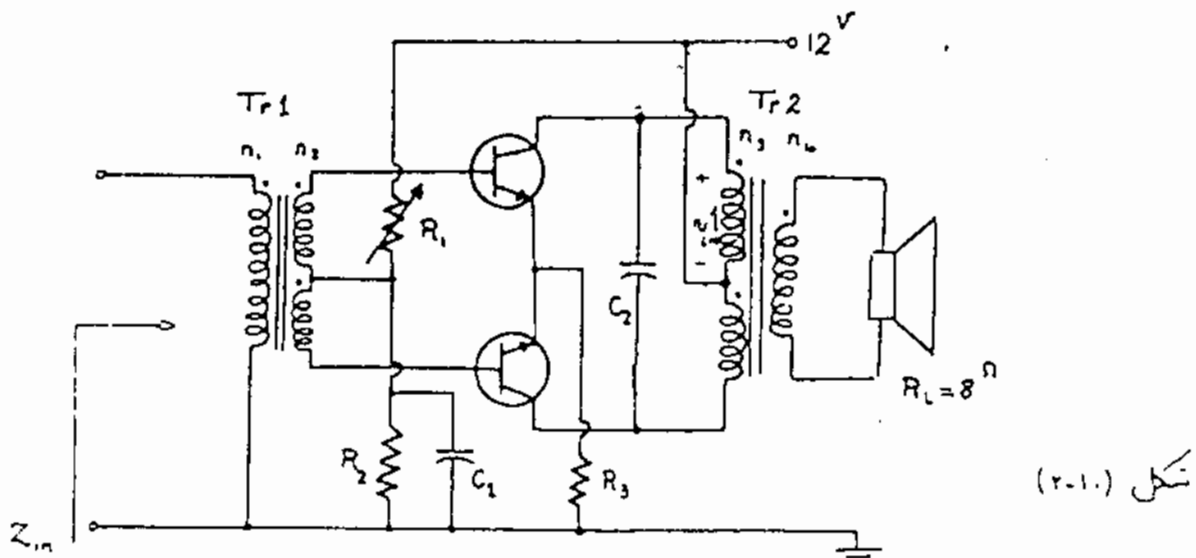
در امپتر ترانزیستور مقاومت جیل کوچکی قرار

می دهند. [شکل (۲-۹)].

همچنین به علنی که در مورد ثنویت کننده

کلاس A گفته شد، در کلکتور ترانزیستورهای کلاس B نیز یک خازن در عدد چند (nF) فرامی دهند تا از زیاد شدن فرکانسهای بالا جلوگیری کند. [شکل (۲-۹)].

مثال ۲) تقویت کننده پوش پرت با ترانس شکل (۲-۱۰) را برای  $R_L = 8 \Omega$ ،  $V_{CC} = 12V$ ،  $P_{Lmax} = 1W$ ،  $Z_{in} = 1k\Omega$  و با فرض اینکه رانده مان ترانس خروجی،  $\eta = 80\%$  طرح کنید. ( $\beta = 50$ ،  $V_{CEsat} = 1V$ ،  $R_3 I_{Cmax} = 1V$ ،  $I_{Ca} = 10mA$ ،  $\rho_L = 400 \mu\Omega$ )



شکل (۲-۱۰)

حل: برای که به دردی (Tr2)

$$P_{Lmax} = 1W \quad P'_{Lmax} = \frac{P_{Lmax}}{\eta} = 1.25W$$

داد می شود.

آر دامنه ولتاژ اولیه ترانس دم را  $V'_{Lm}$  بایم از  $V_{CC}$  در طبقه خروجی داریم:

$$V'_{Lm} = V_{CC} - V_{CEsat} - R_3 I_{Cmax} \quad V'_{Lm} = 12 - 1 - 1 = 10V$$

$$P'_{Lmax} = \frac{1}{2} \frac{V'^2_{Lm}}{R'_L} \Rightarrow 1.25 = \frac{1}{2} \frac{10^2}{R'_L} \Rightarrow R'_L = 40\Omega$$

چونکه ترانس دم دارای تلفات می باشد

$$\frac{n_3}{n_4} \approx \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{40}{8}} = 2.24$$

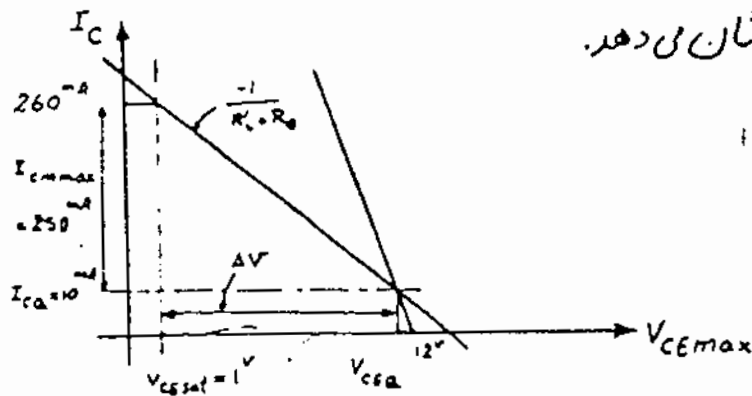
پس  $R'_L \approx \left(\frac{n_3}{n_4}\right)^2 R_L$  است

$$I_{Cmax} = \frac{V'_{Lm}}{R'_L} = \frac{10}{40} = 250mA$$

$$R_3 = \frac{1V}{I_{Cmax}} = \frac{1}{250mA} = 4\Omega$$

۱.۷

شکل (۲-۱۱) خط بار DC، AC، نشان می دهد.



متغیحات ترانزیستورها،

$$I_{Cmax} \geq I_{Cmax} + I_{CQ} = 260^{mA}$$

شکل (۲-۱۱)

$$V_{CEmax} = 12 - R_2 I_{Cmax} + V_{CEQ}$$

$$V_{CEmax} = 21^V$$

$$P_{Cmax} = 0.2 P'_{Lmax}$$

کمتر  $P'_{Lmax}$  کلیه زمانها می باشد که

به عنوان معرف کننده می باشد.

$$R_E = \frac{1}{250} = 4^{\Omega}$$

$$P_{Cmax} = 0.2 \left( P'_{Lmax} + \frac{1}{2} R_E (I_{Cmax})^2 \right)$$

$$P_{Cmax} = 0.2 \left( 1.25^W + \frac{1}{2} \times 4 \times 0.25^2 \right) = 275^{mW}$$

$$\begin{cases} I_{Cmax} \geq 0.26^A \\ V_{CEQ} \geq 21^V \\ P_{Cmax} \geq 0.275^W \end{cases}$$

- محاسبه مقادیر  $R_1, R_2$ :

$$V_{B1} = V_{B2} = 2 I_{CQ} R_3 + V_{BE} = 2 \times 0.14 + 0.6 = 0.68^V$$

$$I_{B1} = I_{B2} = \frac{10^{-A}}{50} = 0.2^{mA}$$

$$I_{R1} \gg 2 I_{B1} \Rightarrow I_{R1} = 10 \times (2 \times 0.2) = 4^{mA}$$

$$R_1 = \frac{V_{B1}}{I_{R1}} = \frac{0.68}{4} = 170^{\Omega}$$

$$R_2 = \frac{V_{CC} - V_{B2}}{I_{R2}} = \frac{12 - 0.68}{4^{mA}} = 2.83^{k\Omega}$$

- محاسبه  $\left(\frac{n_1}{n_2}\right)$ :

در فرکانس کم، بار خروجی کوچک است و در نتیجه  $h_{ie}$  این ترانزیستور برای

تغییرات زیاد است. با توجه به آنکه در فرکانس کم، بار خروجی کوچک است و در نتیجه  $h_{ie}$  تأثیر جدایی در ولتاژات ندارد. سایر این می زان از  $h_{ie}$  صرف نظر کرد.

$$Z_{in} = 1^{k\Omega} = \left(\frac{n_1}{n_2}\right)^2 (h_{ie} + (1/\beta) R_1) \Rightarrow 1000 = \left(\frac{n_1}{n_2}\right)^2 5114 \Rightarrow \frac{n_1}{n_2} = 2.21$$

در مخرج کسره  $R_2$  باید از خط کار از نظر جریان مطرح است و فرکانس کم شده، برای مدار.



- محاسبه خازنهای  $C_1$ ،  $C_2$ :

خازن  $C_2$  که برای جلوگیری از زیاد شدن  $R_i$  در فرکانسهای بالا است را در حدرد حد ده. (۴۶) انتخاب می‌کنیم  
 را توجه به فرکانس قطع پایین:

$$C_2 = 22 \text{ nF}$$

$$f_c = \frac{1}{2\pi R_i C_1}$$

$$R_i = R_1 \parallel R_2 = 2.83 \text{ k} \parallel 0.17 \text{ k} = 160.3 \Omega \rightarrow C_1 = \frac{1}{2\pi \times 400 \times 160.3 \Omega} = 2.48 \mu\text{F}$$

$$C_1 = 2.7 \mu\text{F}$$

استاندارد

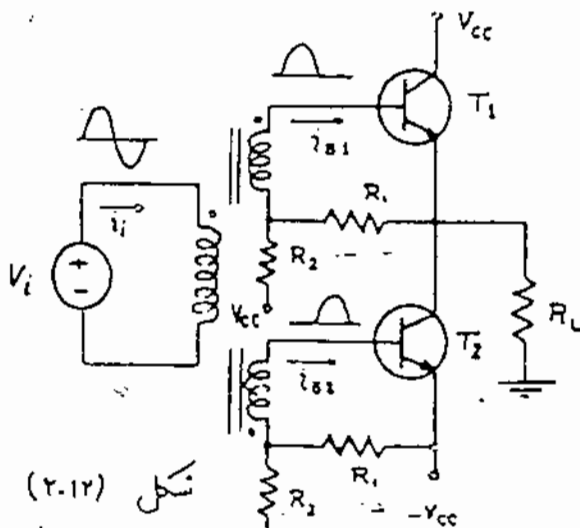
(۲.۲) تقویت‌کننده پوش پول کلاس B بدون ترانس:

به علت اینکه ترانس دارای حجم و وزن زیادی است اگران دهنده آن مشکل می‌باشد و به علت ایده‌آل نبودن، بهای باند فرکانس را کم می‌کند، هواره سی بر این است که می‌توان از استفاده آن اجتناب نمود. در اینجا روشهایی را برای برداشتن ترانس درودی و خروجی بیان می‌کنیم.

۲.۲.۱ - برداشتن ترانس خروجی:

شکل (۲.۱۲) مدار ساده یک تقویت‌کننده پوش پول بدون ترانس خروجی

را نمایش می‌دهد.



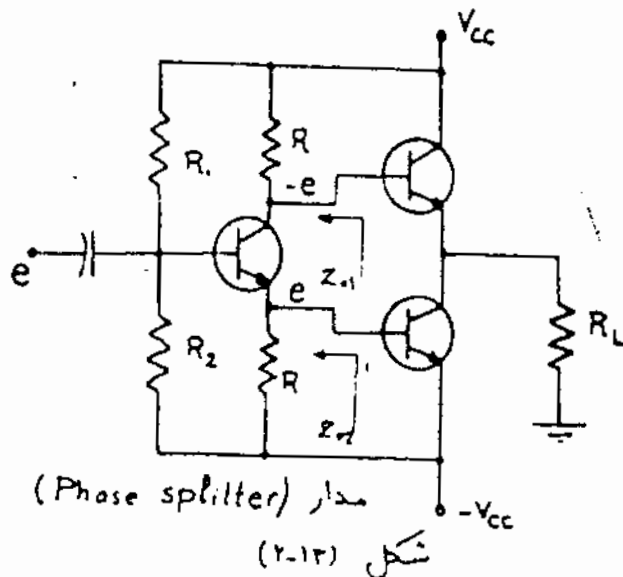
که ترانزیستور  $T_1$  در نیم برپود مثبت و ترانزیستور  $T_2$  در نیم برپود منفی عمل کرده و جریان خروجی یک سینوسی کامل خواهد بود.  
 اشکالات عده این مدار:

۱- به علت اینکه  $T_1$  میزان کلکتور مشترک  $T_2$  و میزان امیتر مشترک عمل می‌کند مدار کاملاً متوازن نیست.

۲- از در منبع ولتاژ استفاده شده است.

۲-۲-۲- برداشتن ترانس ورودی:

نمای ترانس ورودی باید از مداری استفاده کرد که بتواند خود ورودی را ۱۸۰ درجه اختلاف فاز ورودی را به تقویت کننده بدهد.

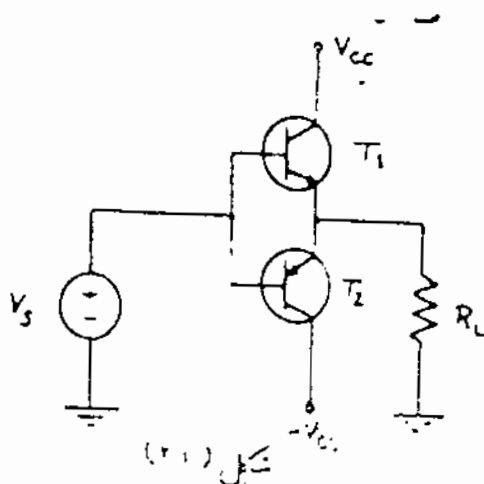


شکل (۲-۱۳) چگونگی این عمل را با یک ترانزیستور نشان می دهد.

یکی از اشکالات این مدار این است که امپدانس دیده شده توسط ترانزیستورهای  $T_1$  و  $T_2$  متفاوت است، که این خود باز موجب عدم تقارن در تقویت کننده می شود.

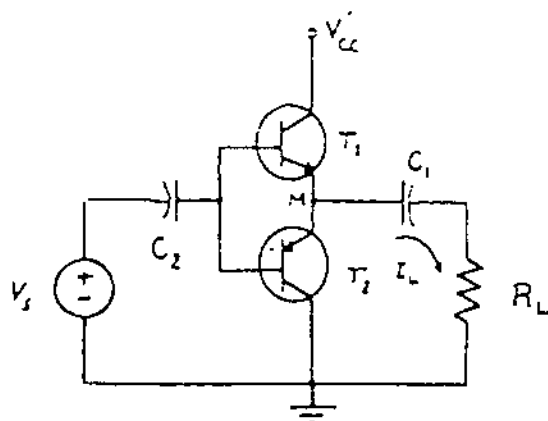
۲-۲-۳- استفاده از ترانزیستورهای مکمل: «Complementary symmetry»

هالظوریکه ذکر شد، در طبقه پوش پول یک ترانزیستور در نیم برپود مثبت و ترانزیستور دیگر در نیم برپود منفی باید عمل کند، چون در آغاز ساخت ترانزیستورها فقط از نوع PNP بودند لذا تمام طراحی ها بر این اساس صورت گرفته بود با پیدایش ترانزیستورهای npn این امکان بوجود آمد که با استفاده از ترانزیستورهای مکمل npn، PNP (که دارای مشخصه های کاملاً یکسان باشند) هر دو ترانزیستور بصورت کلکتور مشترک عمل کنند [شکل (۲-۱۴)]، و عدم تقارنی که با برداشتن ترانس ورودی بوجود آمد، بود برطرف شود.



یکی از اشکالات مدار (۲-۱۴) استفاده

از در منبع می باشد برای این بردن این اشکال می توان معین شوک (۲-۱۵) از یک



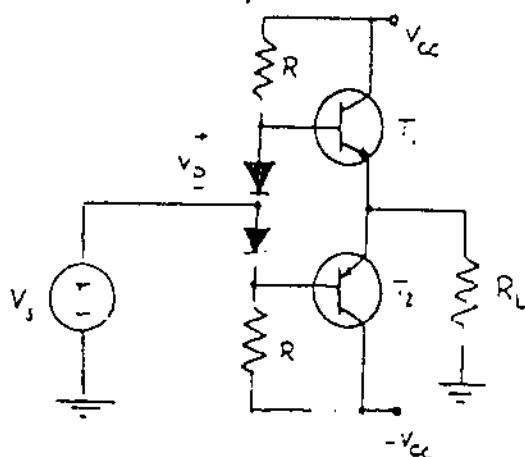
شکل (۲-۱۵)

منبع استفاده کرد و بار  $R_L$  را با خازن بزرگی سری کرد. باید توجه کرد که با قرار دادن این خازن در تقویت کننده دیگر قادر به تقویت سیگنالهای فرکانس پایین و DC نخواهد بود.

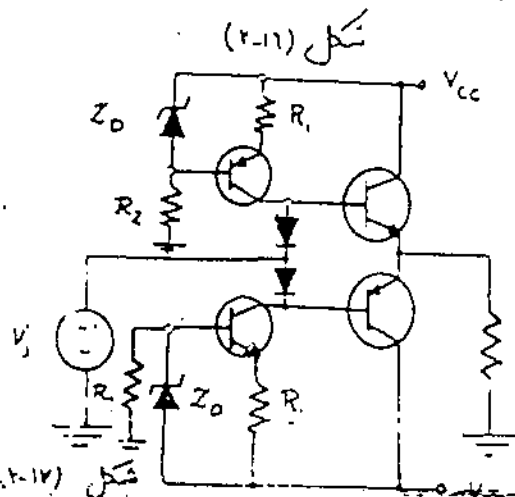
- در حالتیکه سیگنالی در ورودی نداشته باشیم

بافت تقارن  $V_{CE1} = \frac{V_{CC}}{2}$  و جریان  $I_{C1} = 0$  می باشد پس در حالتیکه  $T_1$  قطع و  $T_2$  روشن باشد خازن  $C_1$  جریان بار  $R_L$  را تأمین می کند و در حالتیکه  $T_2$  خاموش و  $T_1$  روشن است خازن  $C_1$  شارژ می شود پس باید خازن  $C_1$  را به اندازه کافی بزرگ در نظر گرفت تا مانند یک منبع رستاز عمل کند.

تذکره: باید توجه کرد که در آناسیز این حالت  $V_{CE} = 2V_{CC}$  در نظر گرفته می شود.  
- برای اینکه اعوجاج عبوری (crossover dist.) را به حداقل برسانیم باید ترانزیستورها را تا آستانه هدایت بایاس کنیم.



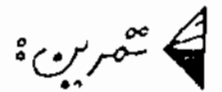
شکل (۲-۱۶)



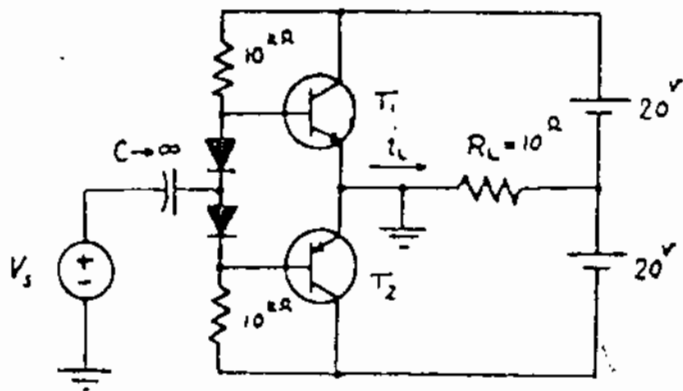
شکل (۲-۱۷)

شکل (۲-۱۶) یک نمونه از بایاس ترانزیستورها  
رسید دیدن را نشان می دهد.  
عب عبده این کار بایاس آمدن ایداس  
درودی از  $\beta R_L$  به  $\beta R_L \parallel R_{E2}$  است.  
دار طرینی مقاومت  $R$  را می توان بزرگ انتخاب کرد زیرا جریان بس و جریان دیود را از طریق همین مقاومت تأمین می شوند.

برای از بین بردن این اشکال می توان بجای مقاومت  $R$  مطابق شکل (۲-۱۷) از منابع جریان استفاده کرد که هم جریان مورد لزوم را تأمین می کند و هم دارای مقاومت معادل جلی زیادی هستند.



تقویت کننده کلاس AB شکل (۲-۱۸) را در نظر بگیرید.

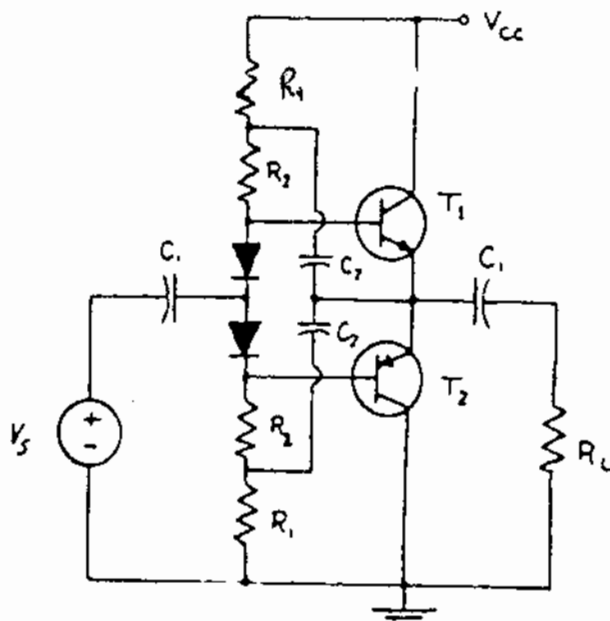


شکل (۲-۱۸)

الف. جریان نقطه کار دیودها و ترانزیستورها (فرض کنید تقارن کامل برقرار است)

ب. طرز کار مدار در سیم  $V_{CE2}$  و  $V_{CE1}$  در حالتی دقیق مدار بدون ایجاد اعوجاج کاری می کند.

ج.  $R_L$  و  $P_{CC}$  و  $\eta$  دقیق که جریان خروجی ماکزیمم است.  
د.  $P_{Cmax}$  و حداکثر دامنه جریان کلکتور که  $P_{Cmax}$  را برمود می آورد.



شکل (۲-۱۹)

- همچنین می توان به کمک پرت استرپ [شکل (۲-۱۹)]، شکل مدار را ساده تر و امپدانس درودی را افزایش داد.

- در مدار شکل (۲-۱۷) دو منبع جریان

بکار رفته است ولی در عمل، اغلب موارد

بجای یکی از منابع جریان یک مدار امپدانس

مشترک قرار داده، می توانی راه به بیس آن

اعمال کرده، و از خاصیت تقویت کننده می و نشان

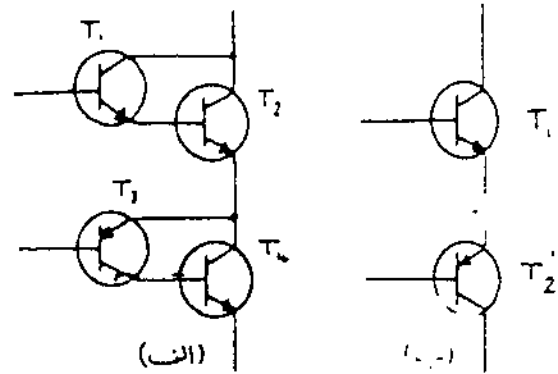
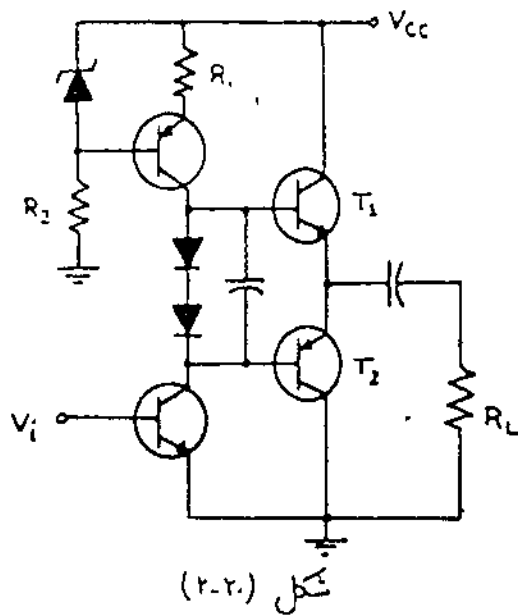
آن استفاده می کنند. [شکل (۲-۲۰)]

رای بالا بدون امپدانس درودی و ضریب تقویت می توان بجای  $T_1$  و  $T_2$

از دار بگنونه استفاده کرد ولی چون مدخل ترانزیستورهای قدرت بیشتر به صورت  $n-p-n$

ساخته می شوند بجای ترانزیستور  $T_2$  می توان از ترکیب  $(NPN-PNP)$  استفاده

کرد. شکل (۲-۲۱) مدار اصلی را ساده شده آرا نمایش می دهد.



$$T_1: \beta'_1 \approx \beta_1 \beta_2 \quad h'_{ie1} = 2h_{ie1}$$

$$T_2: \beta'_2 \approx \beta_2 \beta_3 \quad h'_{ie2} = h_{ie3}$$

مثال در نویز کننده شکل (۲-۲۲) با فرض  $\beta_1 = \beta_2 = 25$   $\beta_3 = \beta_4 = \beta_5 = \beta_6 = 100$

$$V_{cesat} = 1V \quad V_{BE} = 0.6V$$

ا: برای ایجاد قدرت ماکزیم:

$$P_{Lmax} = 25W$$

در بلندگو حدود  $V_{cc}$  را تعیین نمایند.

ب: با انتخاب  $V_{cc}$  مدار را

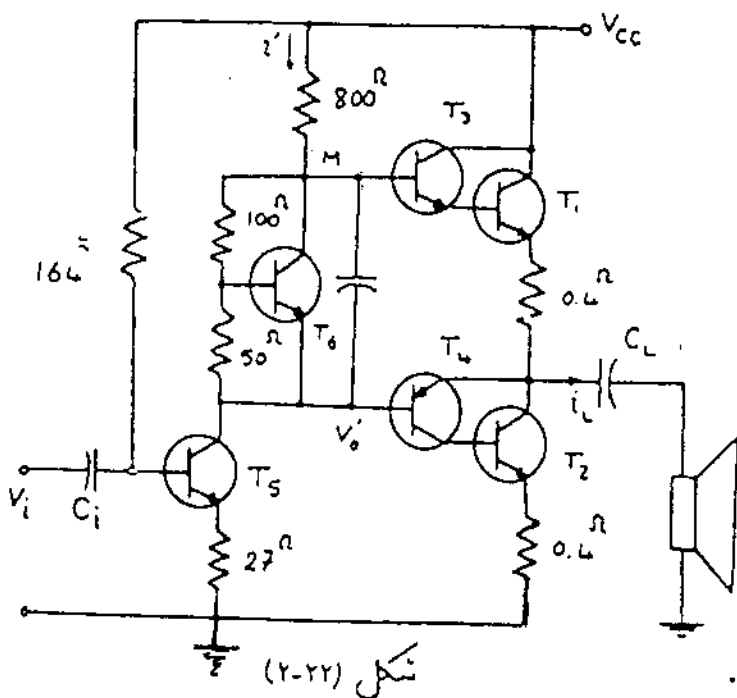
آزمایند و رانش هر یک از

ترانزیستورها را مشخص کنید.

ج: راندمان ماکزیم

( $\eta_{max}$ ) و دامنه رانش در ردی

برای ایجاد ماکزیم راندمان را حساب کنید.



$$P_{Lmax} = \frac{1}{2} R_L I_{Cmax}^2 \Rightarrow 25 = \frac{1}{2} \times 8 \times I_{Cmax}^2$$

حل: الف:

در این مسئله بدلیل اینکه در کلکتور ترانزیستور

$T_3$  و  $T_1$  مقاومتی وجود ندارد در نتیجه برای ترانزیستور

$$(V_{CE1})_{min} = 2V_{BE} > 1V$$

توجه:  $V_{CE1}$  را باید

$$\Rightarrow I_{Cmax} = 2.5A$$

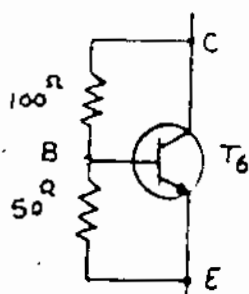
اگر بنابه تقارن رانشاز دوسر خازن  $V_{ce} = \frac{V_{cc}}{2}$  بگیریم

$$\begin{cases} V_M = 2V_{BE} + 0.4 i_L + \frac{V_{cc}}{2} + 8 i_L \Rightarrow i_L = \frac{V_M - 2V_{BE} - V_{cc}/2}{8.4} \\ V_M = V_{cc} - 800 i_L' = V_{cc} - 800 \left( \frac{i_L}{\beta_1 \beta_2} + i_{cs} \right) \Rightarrow 8.4 i_L = \frac{V_{cc}}{2} - \frac{800}{2500} i_L - i_{cs} - 1.2 \end{cases}$$

$$i_{Lmax} \rightarrow i_{cs} = 0 \Rightarrow \boxed{V_{cc} = 4.6V}$$

ب- ترانزیستورهای  $T_2, T_1$  که در طبقه میانی قرار گرفته اند ترانزیستورهای ثبات می باشند

- ترانزیستورهای  $T_3, T_4$  امپدانس دیده شده توسط کلکتور ترانزیستور  $T_5$  را افزایش می دهند که باعث افزایش ضریب تقویت رانشاز می گردد.
- ترانزیستور  $T_5$  عمل تقویت سیگنال رانشاز را انجام می دهد.
- برای ترانزیستور  $T_6$  داریم:



$$V_{BE} = \frac{50}{50+100} V_{CE6} \Rightarrow \boxed{V_{CE6} = 3V_{BE}}$$

دیده می شود که ترانزیستور  $T_6$  در واقع رانشاز آستانه هدایت ترانزیستورهای  $T_4, T_1, T_3$  را تأمین می کند. ( $V_{BE}$  multiplier)

$$I_{ES} = \frac{V_{cc} - 0.6}{R_B + \frac{R_o}{1+\beta}} = \frac{4.6 - 0.6}{0.027 + \frac{16k}{101}} = 27.5 \mu A \quad h_{ies} = \beta \frac{25mV}{I_{cs}} \quad \text{ج:}$$

$$h_{ies} = 100 \frac{25mV}{27.5 \mu A} = 90 \Omega$$

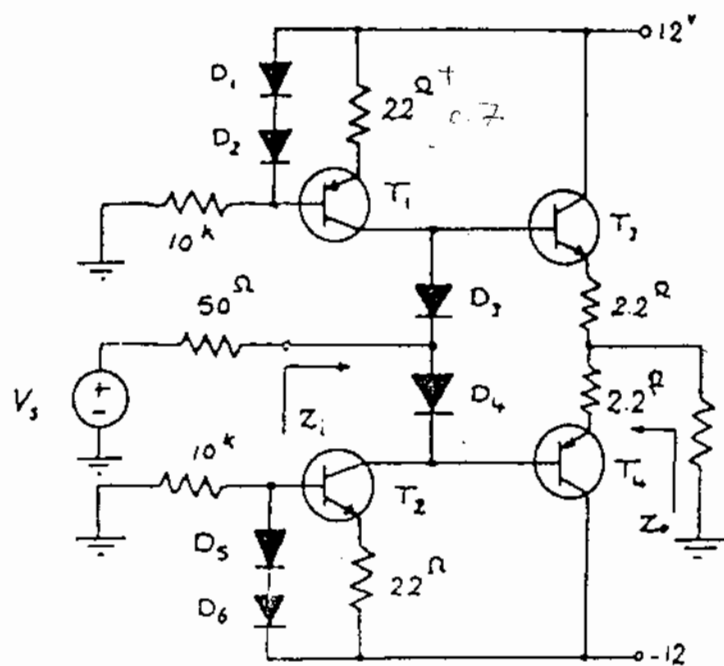
$$P_{cc} = V_{cc} I_{ES} + \frac{2}{\pi} \frac{V_{cc}}{2} I_{cmmax} = 4.6 \times 27.5 \mu A + \frac{2}{\pi} \times \frac{4.6}{2} \times 2.5 = 37.87 \mu W$$

$$\eta_{max} = \frac{P_{Lmax}}{P_{ccmax}} = \frac{25}{37.87} = 66\%$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_o'} \cdot \frac{v_o'}{v_i} = \frac{8}{8+0.4} \times \frac{-100 \left[ 800 \parallel (100 \times 25) \times 1.4 \right]}{90 + 101 \times 27} = -26$$

$$v_{omax} = 2.5 \times 8 = 20^V$$

$$v_{imax} = \frac{v_{omax}}{|A_v|} = \frac{20}{26} = 0.77^V$$



$\beta = 50$

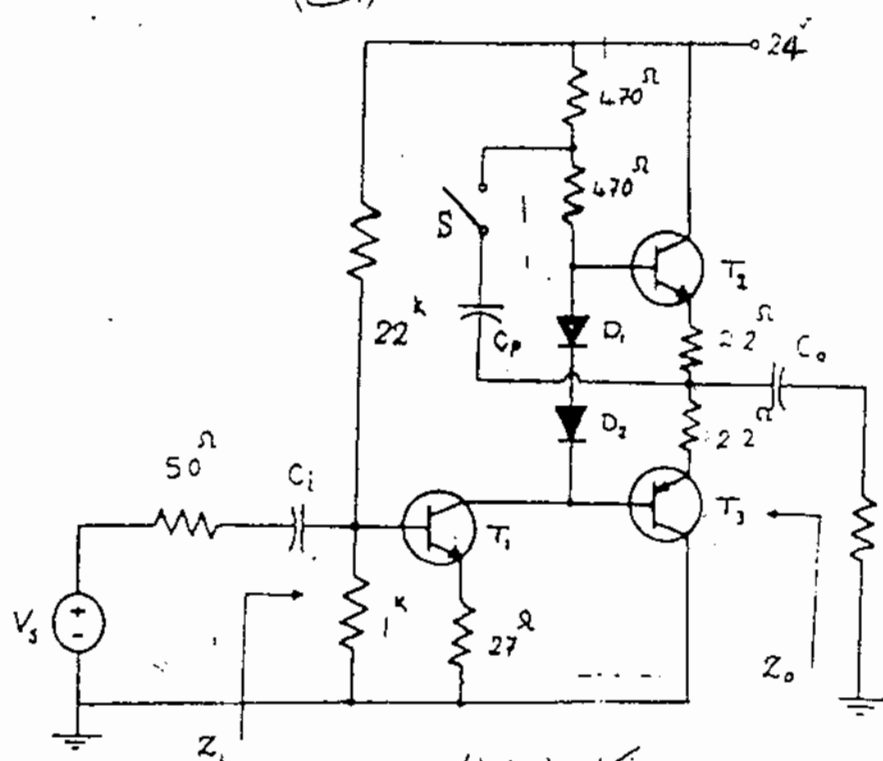
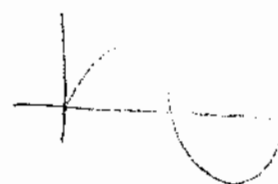
(الف)

تقریب:

مطلوبت محاسبه  $A_{v3} \cdot \frac{v_o}{v_i}$

$Z_o$  و  $Z_i$

در  $P_{Lmax}$  و  $\eta_{max}$   
مدار را شکل (۲-۲۳)



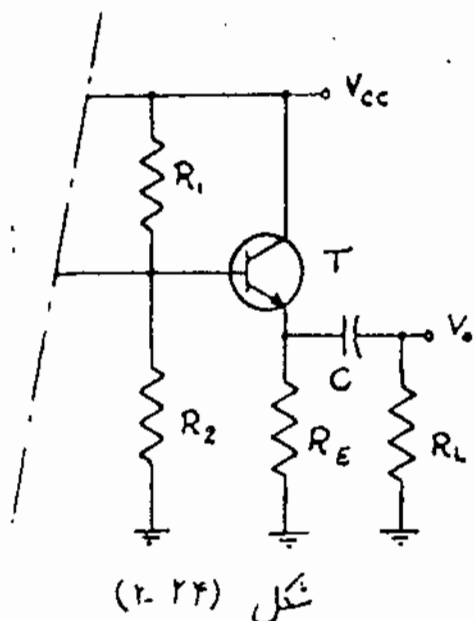
ب: کلید S باز  
ج: کلید S بسته

$\beta_1 = 100$

$\beta_2 = \beta_3 = 50$

شکل (۲-۲۳)

## تمرین های مختلف :



شکل (۲-۲۴)

۱- مدار تقویت کننده شکل (۲-۲۴)

رادر نظر بگیرید.

مقدار مقاومت  $R_L$  را بر حسب  $R_E$ ،  
برای آنکه راندها  $(\eta = \frac{P_{Lac}}{P_{cc}})$  و  
سویچ و ناز خروجی ماکزیم گردد  
محاسبه نمایید.

۲- مدار تقویت کننده قدرت شکل (۲-۲۵) رادر نظر بگیرید. با فرض اینکه

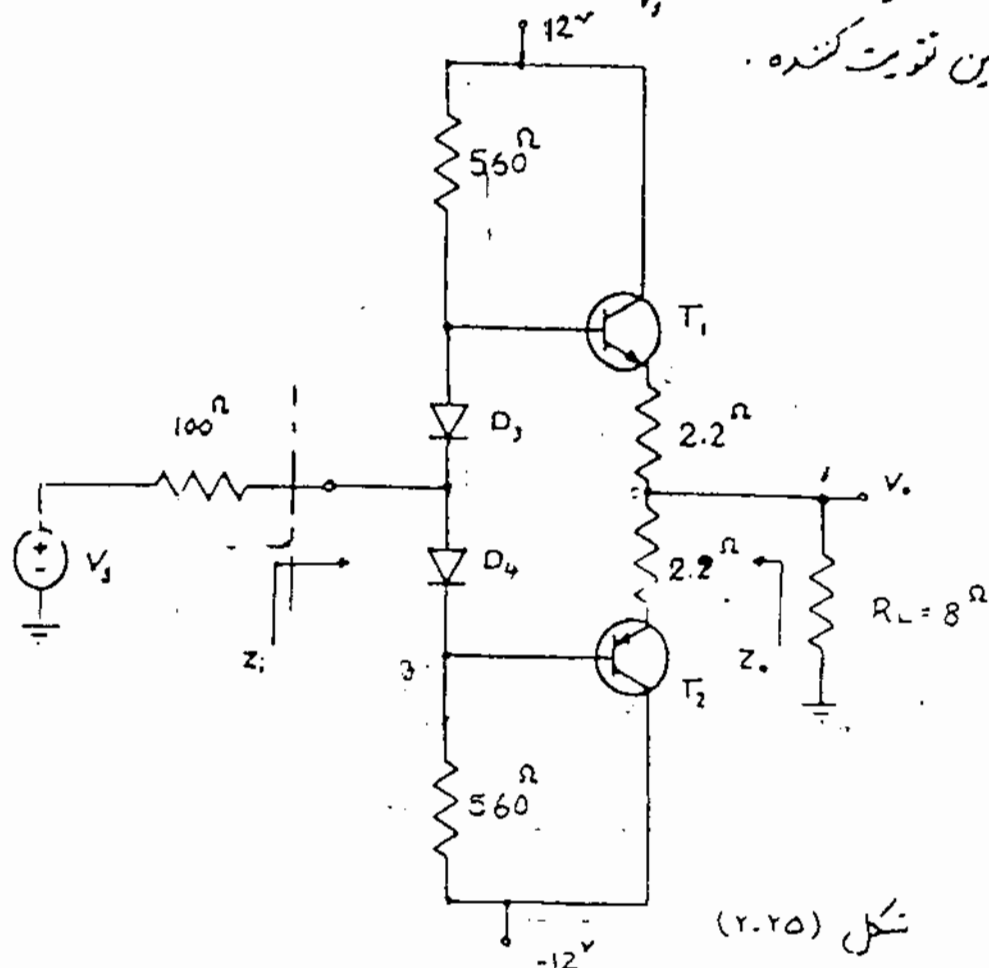
$$\beta_1 = \beta_2 = 40$$

$$|V_{DS}| = V_D = 0.6V$$

$$r_{e1} = r_{e2} = 100 \Omega$$

مطلوبت محاسبه  $A_{V0} = \frac{V_o}{V_i}$ ،  $Z_o$ ،  $Z_i$  و  $P_{Lmax}$  و  $I_{max}$  برای

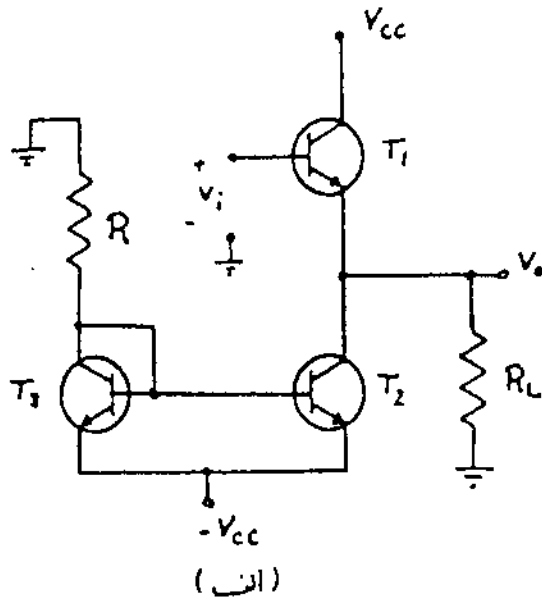
این تقویت کننده.



شکل (۲-۲۵)



۳- مقایسه دو تقویت کننده امیتر مشترک و کلکتور مشترک از نظر اعوجاج:



شکل (۲-۲۶)

الف: تقویت کننده امیتر فالور شکل

(۲-۲۶ الف) را در نظر بگیرید. در هر چیکه

$V_{CEsat} = 0.2V$ ,  $R = 4.65k\Omega$ ,  $V_{CC} = 10V$

و  $V_{BE(on)} = 0.7V$  و  $R_L = 1k\Omega$  باشد.

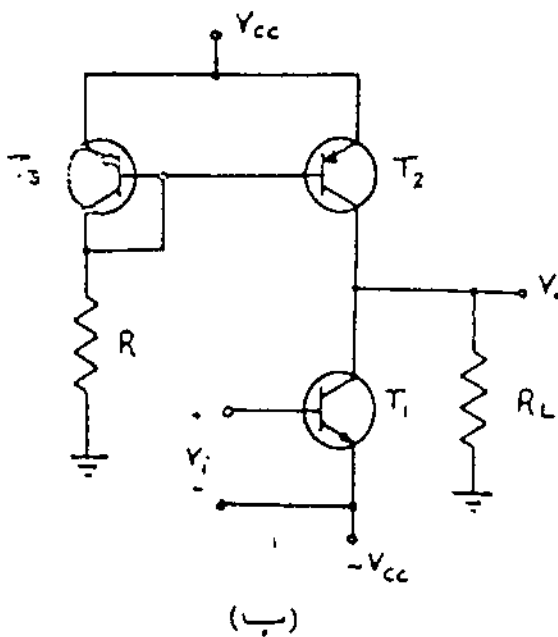
مدل سیگنالهای کوچک تقویت کننده

را در نظر گرفته و مقدار  $A_{v0} = \frac{V_o}{V_i}$

را وقتی که دامنه سیگنال خروجی  $v_o$

بین  $\pm 0.6V$  تغییر می کند، مورد بررسی

قرار دهید. (ترانزیستورهای  $T_2$  و  $T_3$  مشابهند)



(ب)

ب: تقویت کننده امیتر مشترک

شکل (۲-۲۷ ب) را در نظر بگیرید در هر چیکه

مقادیر الانهای مدار همانند قسمت الف

باشد. مدل سیگنالهای کوچک تقویت

کننده را در نظر گرفته و مقدار  $A_{v0} = \frac{V_o}{V_i}$

را وقتی دامنه سیگنال خروجی  $v_o$  بین  $\pm 0.6V$

تغییر می کند، مورد بررسی قرار داده و با قسمت

الف مقایسه نمایید.

ج: حداکثر توانی که بار  $R_L = 1k\Omega$  در حالت (الف) می تواند مصرف

نماید، بدون اینکه در سیگنال خروجی  $v_o$  اعوجاج محسوس بوجود آید را حساب

کنید و در این حالت راندهای  $(\frac{P_L}{P_{CC}}) \times 100$  را بدست آورید. به ازای چه مقدار

$R_L$  راندهای مدار ماکزیمم بدست می آید؟

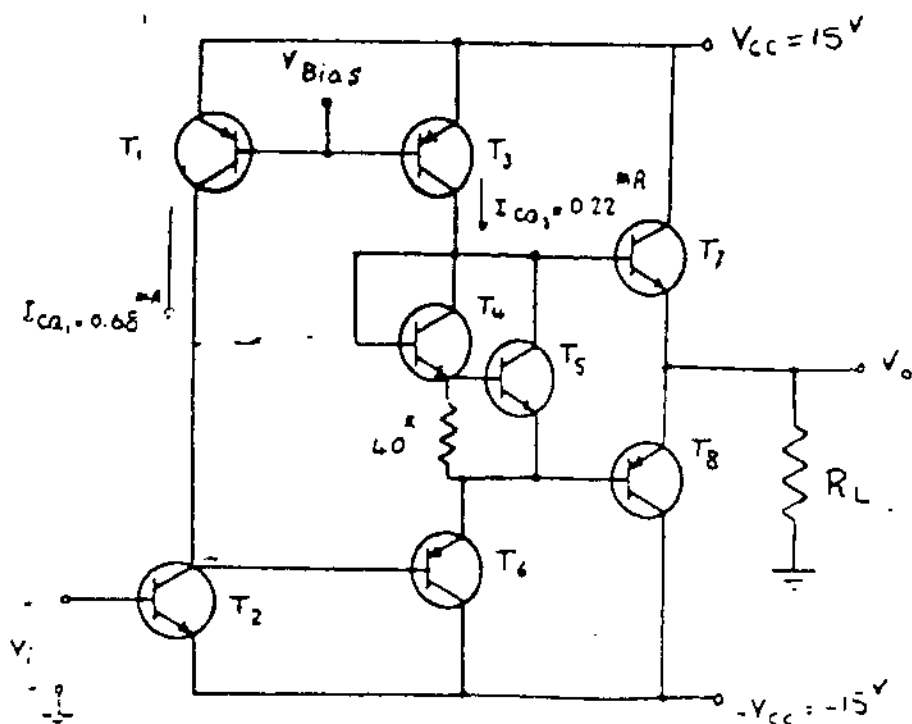
۴- مدار شکل (۲-۲۷) طبقه نهایی یک تقویت کننده عملیاتی 7410 را نشان می دهد. در صیقلی  $\beta_{FPNP} = 50$  و  $\beta_{NPN} = 200$  و برای همه ترانزیستورها:

$$I_S = 10^{-14} \text{ A}, |V_{CEsat}| = 0.2 \text{ V}, |V_{BE(on)}| = 0.7 \text{ V}$$

الف، حداکثر مقدار مثبت و منفی  $V_o$  را برای  $R_L = 10^3, 10^4, 200^{\Omega}$  بدست آورید.  
 ب، حداکثر توان متوسطی که به بار  $R_L = 1 \text{ k}\Omega$  می توان داد بدون آکند اعرجاج محسوس در  $V_o$  بر جود آید را حساب کنید. رنکت این شرایط مقدار راندمان  $\eta$  را حساب کنید. (توان دراندمان در طبقه پوش-پول مورد نظر است. سیگنال را سینی فرض کنید)

ج، حداکثر توان لحظاتی مصرفی در هر یک از ترانزیستورهای طبقه پوش-پول را بدست آورید. ( $R_L = 1 \text{ k}\Omega$ )

د، سیگنال خروجی را سینی فرض کرده، حداکثر توان متوسطی که به بار می توان داد، با آکند توان لحظاتی مصرفی  $T_3$  و  $T_8$  از  $100^{\mu\text{W}}$  بزرگتر نشود را بدست آورید. در این حالت مقدار  $R_L$  و راندمان را محاسبه کنید.  
 ه، جریان کلکتور ترانزیستور را برای  $V_o = 10 \text{ V}$  بدست آورید. ( $R_L = 1 \text{ k}\Omega$ )



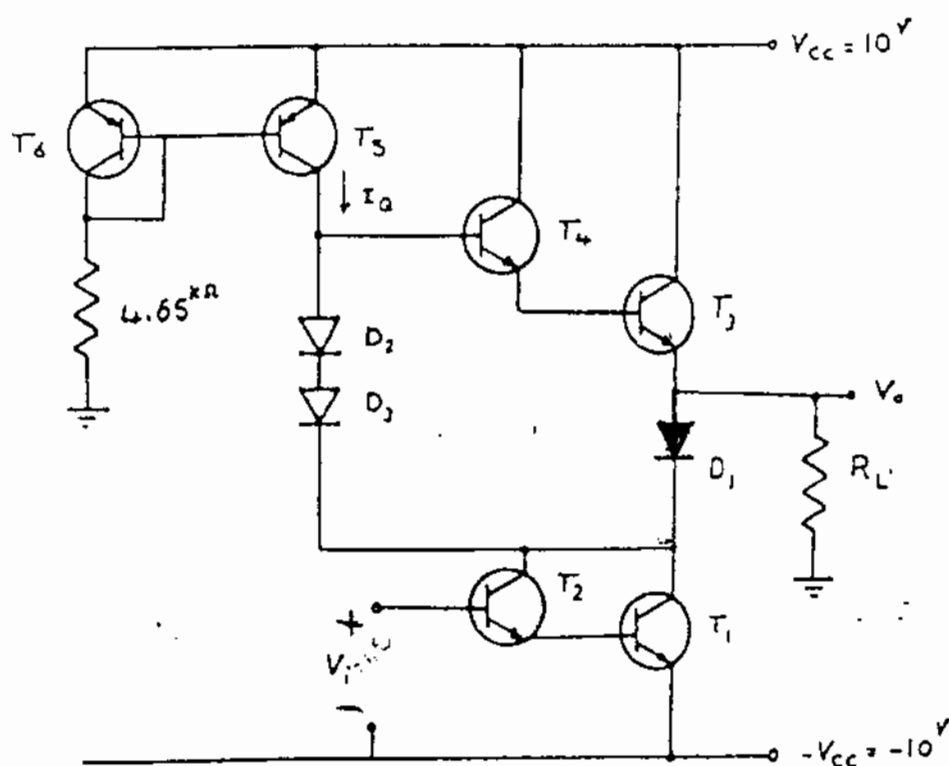
شکل (۲-۲۷)

۵۷- ثنویت کسده ندرت شکل (۲-۲۸) راکه فست برش-برل آن کطه  
از ترانزستورهای npn تشکیل شده است در نظر بگیرید. در صورتیکه  $V_{0(sat)} = 0.7^V$   
 $|V_{E(sat)}| = 0.7^V$  و  $|V_{CE(sat)}| = 0.2^V$  و  $\beta_F = 100$  در ترانزستورهای  $T_5$  و  $T_6$  مشابه  
باشند.

الف، حداکثر مقدار مثبت در متنی  $V_0$  در حالیکه  $R_L = 8^{\Omega}$  است را بدست آورید.  
ب، در حالیکه  $V_0 = 0$  است توان مصرفی در مدار چقدر است؟

ج، در صورتیکه  $V_0$  تقریباً یک سیگنال سینوسی باشد مطلوب است:  
ج-۱- حداکثر توان مصرفی بار  $R_L = 8^{\Omega}$  بدون آنکه بالا و پایین  
سیگنال  $V_0$  بریده شود در راندهای مدار در این حالت.

ج-۲- حداکثر توان لحظاتی مصرفی ترانزستورهای  $T_1$  و  $T_2$



شکل (۲-۲۸)

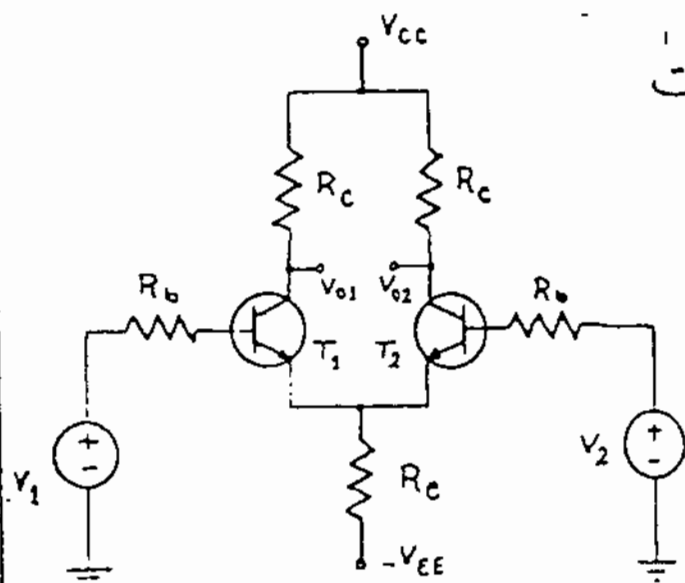
## بخش ۴

# تقویت کننده های (دیفرانسیل)

در مدار تقویت کننده، امپدانس مشترک برای بدست آوردن پایداری حرارتی مناسب باید مقاومت  $R_e$  نسبتاً بزرگ باشد که این خود باعث کاهش ضریب تقویت می شود. در صورتیکه بخواهیم سیگنالهای AC را تقویت کنیم می توان مقاومت  $R_e$  را به اندازه کافی بزرگ انتخاب کرد تا پایداری حرارتی مطلوب بدست آید و برای داشتن ضریب تقویت کافی می توان توسط یک خازن "bypass" مقاومت  $R_e$  را برای سیگنالهای AC اتصال کوتاه نمود، ولی اگر فرکانس سیگنال کم یا DC باشد در اینصورت وجود خازن تأخیری نداشته و ضریب تقویت کاهش می یابد برای اینکه بتوانیم سیگنالهایی با فرکانس پایین و یا DC را تقویت کنیم، از تقویت کننده دیفرانسیل استفاده می کنیم.

همچنین یکی دیگر از مشکلات تقویت کننده ها مسئله نویز می باشد. تقویت کننده های رایج تاکنون بررسی کردیم بین سیگنال دمیویو تفاوتی قائل نمی شوند و هر دو را به یک اندازه تقویت می کنند ولی تقویت کننده دیفرانسیل بین سیگنال دمیویو تفاوت قائل شده و هر کدام را با ضریب تقویت متفاوتی به خروجی مدار متصل می نماید.

۱- بررسی مدل ساده بک تقویت کننده دیفرانسیل:



شکل (۱-۱)

شکل (۱-۱) مدل ساده بک تقویت

کننده. دیفرانسیل متوازن را نمایش می دهد.

این مدار را می توان متشکل از دو

مدار آمپلر مشترک مشابه دانسته

آمپلر ترانزیستورهای آنها به یکدیگر

متصل شده اند. در این صورت ترانزیستورهای

$T_1$  و  $T_2$  باید کاملاً مشابه باشند.

هر یک از دینامی های  $V_1$  و  $V_2$  را ترکیبی از دینامی مشترک (common) و دیفرانسیل (Differential) فرض می کنیم.

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases} \Rightarrow V_c = \frac{V_1 + V_2}{2} \quad V_d = \frac{V_1 - V_2}{2}$$

اگر ترانزیستورهای این تقویت کننده را در ناحیه خطی کارکنند می توان از اصل «جمع آثار» (Superposition) در مورد دینامی های  $V_1$  و  $V_2$  استفاده کرد و دینامی های مشترک و دیفرانسیل را بطور جداگانه تأثیر دارد.

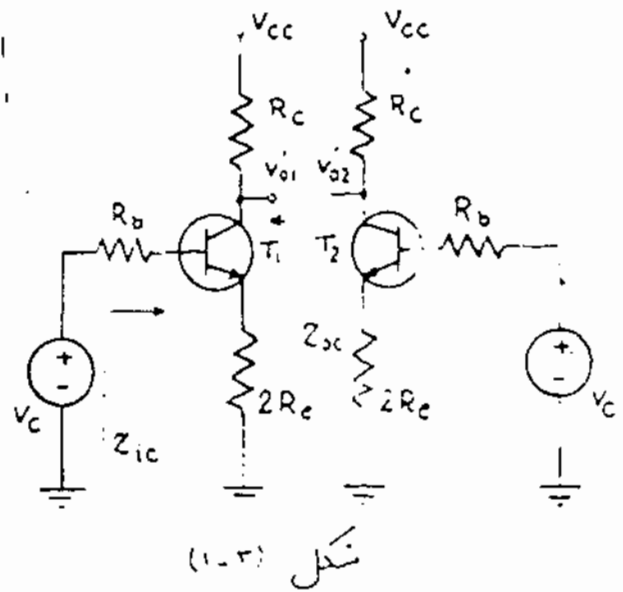
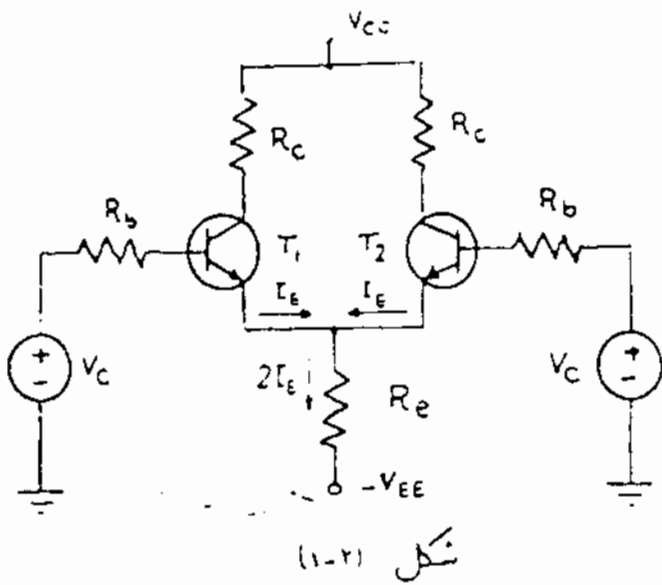
(۱-۱) حالت میکنال های مشترک:

شکل (۱-۲) تقویت کننده دیفرانسیل را در حالت  $V_1 = V_2 = V_c$  نشان

می دهد. بدلیل متوازن بودن مدار این تقویت کننده می توان از قضیه

«جانسنین» که در تئوری مدارهای الکتریکی بیان می شود استفاده کرد و مدار تقویت کننده

شکل (۱-۲) را بصورت مدار شکل (۲-۲) درآورد.



برای این حالت داریم:

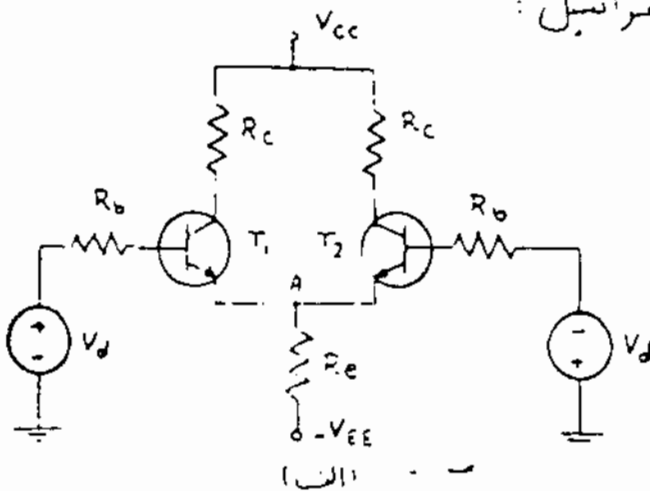
$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$V'_{02} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_e} V_c$$

$$Z_{ic} = R_b + h_{ie} + (1+\beta)2R_e$$

$$Z_{oc} = R_c$$

حالت سیگنال های دیفرانسیل: (۱-۲)

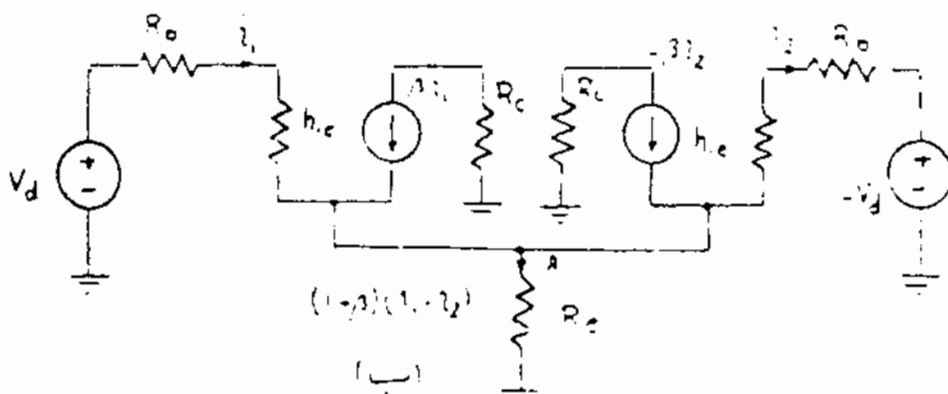


شکل (۱-۴) ترتیب کننده دیفرانسیل راد حالت

شکل (۱-۴) ترتیب کننده دیفرانسیل راد حالت

شکل (۱-۴) ترتیب کننده دیفرانسیل راد حالت

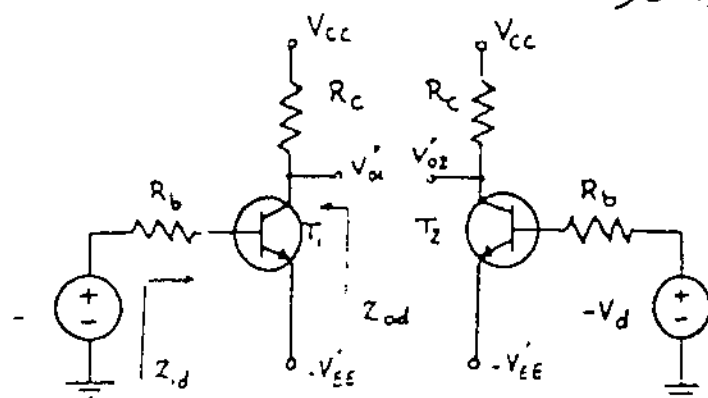
شکل (۱-۴) ترتیب کننده دیفرانسیل راد حالت



با نوشتن KVL در دو حلقه‌ای که شامل منابع ولتاژ  $V_d$ ،  $-V_d$  می‌باشند خواهیم داشت:

$$\begin{cases} V_d = (h_{ie} + R_b) i_1 + R_e (1 + \beta) (i_1 - i_2) \\ -V_d = -(h_{ie} + R_b) i_2 + R_e (1 + \beta) (i_1 - i_2) \end{cases} \Rightarrow R_e (1 + \beta) (i_1 - i_2) = 0 \Rightarrow \boxed{i_1 = i_2}$$

یعنی جریان دیفرانسیل معادمت  $R_e$  برابر صفر است و ولتاژ نقطه A از نظر منابع ولتاژ دیفرانسیل ثابت می‌باشد.  
مدار شکل (۱-۵) مدل ساده شده تقویت کننده شکل (۱-۴) را نشان می‌دهد.



شکل (۱-۵)

$$V'_{01} = \frac{-\beta R_c}{R_b + h_{ie}} V_d$$

$$V'_{02} = \frac{\beta R_c}{R_b + h_{ie}} V_d$$

مشاهده می‌شود که فریب تقویت ولتاژ در این حالت بیشتر شده است.

$$Z_{id} = R_b + h_{ie}$$

$$Z_{od} = R_c$$

حالت کلی تقویت کننده دیفرانسیل:

چون ولتاژهای درون تقویت کننده دیفرانسیل را به صورت ترکیبی از ولتاژهای

مشترک و دیفرانسیل به نظر می‌رسد. در نتیجه طبق قضیه جمع آثار، خروجی‌های ولتاژهای مشترک و دیفرانسیل را با هم جمع می‌کنیم.

$$\begin{cases} V_1 = V_c + V_d \\ V_2 = V_c - V_d \end{cases}$$

- ولتاژهای نهایی:

$$\begin{cases} V_{01} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} V_d \\ V_{02} = \frac{-\beta R_c}{R_b + h_{ie} + (1 + \beta) 2 R_e} V_c + \frac{-\beta R_c}{R_b + h_{ie}} (-V_d) \end{cases}$$

$$\begin{cases} V_{o1} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c} \left( \frac{V_1 + V_2}{2} \right) + \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \\ V_{o2} = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c} \left( \frac{V_1 + V_2}{2} \right) - \frac{-\beta R_c}{2(R_b + h_{ie})} (V_1 - V_2) \end{cases}$$

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta)2R_c}$$

$$A_d = \frac{-\beta R_c}{2(R_b + h_{ie})}$$

اگر  $A_c$  و  $A_d$  را برابر  
بگیریم:

$$\begin{cases} V_{o1} = A_c \left( \frac{V_1 + V_2}{2} \right) + A_d (V_1 - V_2) \\ V_{o2} = A_c \left( \frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2) \end{cases}$$

معمولاً  $(1+\beta)2R_c \gg R_b + h_{ie}$  در

نتیجه  $A_d \gg A_c$  است یعنی دلتا مشترک

(معمولاً نویز) خیلی کمتر از دلتا برابر سیل (سیگنال) در خروجی اثر می‌کند.

نسبت  $\left| \frac{A_d}{A_c} \right|$  مشخصه مهمی برای تمیز یک تقویت‌کننده دبراسیل است.

که این نسبت را «ضریب حذف سیگنال مشترک» (common mode rejection ratio)

یا CMRR می‌نامند. هر قدر CMRR بزرگتر باشد تقویت‌کننده به یک تقویت‌کننده ایده‌آل نزدیک‌تر می‌شود.

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{R_b + h_{ie} + (1+\beta)2R_c}{2(R_b + h_{ie})} \approx \frac{(1+\beta)R_c}{R_b + h_{ie}}$$

مثال ۱) مطلوبیت CMRR برای تقویت‌کننده دبراسیل شکل (۱-۱)

که  $R_c = 10^4 \Omega$   $R_b = 1^4 \Omega$   $h_{ie} = 1^4 \Omega$   $\beta = 200$

$$CMRR = \left| \frac{A_d}{A_c} \right| \approx \frac{(1+\beta)R_c}{R_b + h_{ie}} = \frac{201 \times 10^4}{1^4 + 1^4} = 1000$$

حل:

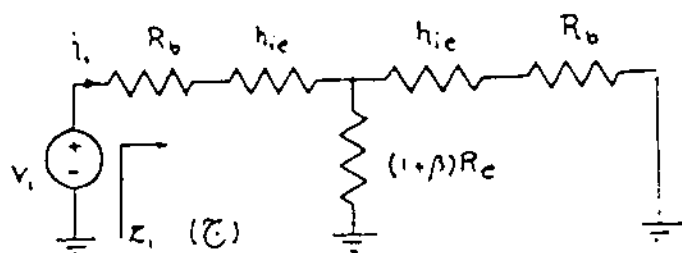
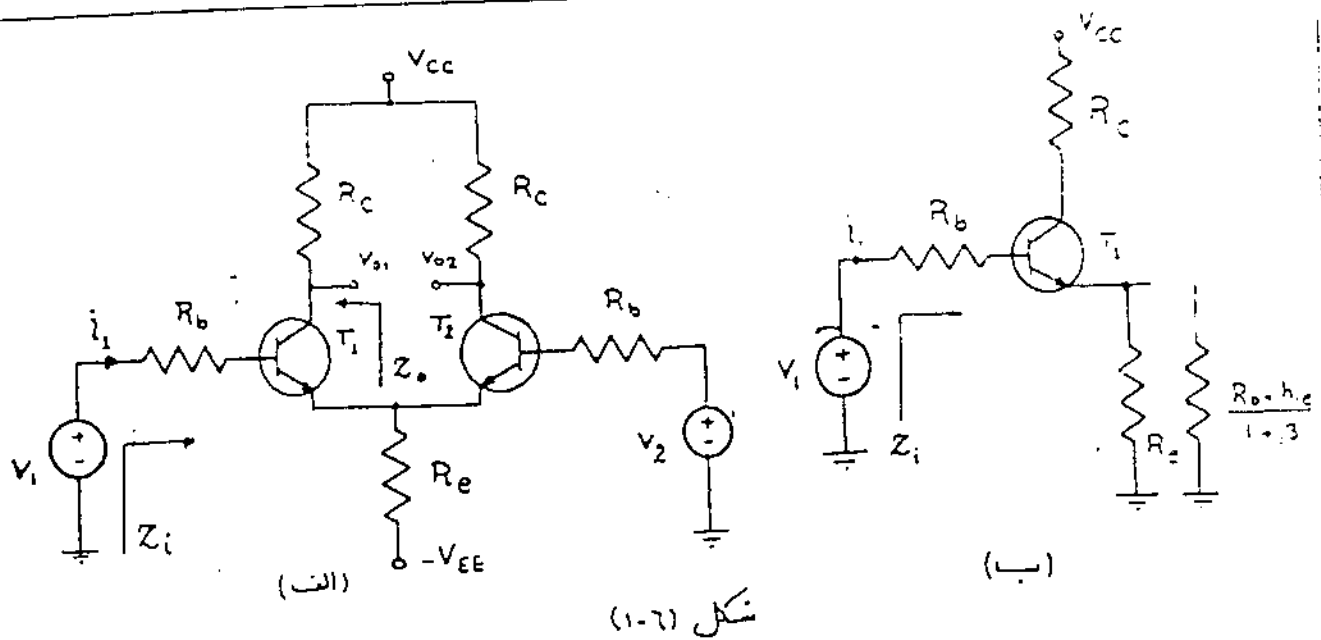
- امپدانس ورودی:

امپدانس ورودی تقویت‌کننده دبراسیل شکل (۱-۱) را

$$Z_i = \frac{V_1}{I_1}$$

بهرت فوق تقویت‌کننده می‌گیریم.





برای محاسبه امپدانس درودی این تقویت کننده می توان از روش انعکاس امپدانس استفاده کرد.

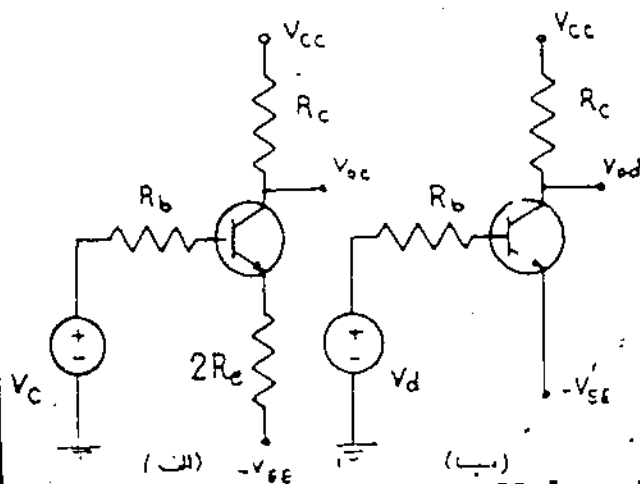
بطوریکه ابتدا مقادیرهای در بیس ترانزیستور  $T_2$  را به امپدانس آن مثل می کنیم [شکل (۱-۶-ب)] و سپس مقادیرهای در امپدانس ترانزیستور  $T_1$  را به بیس آن اتصال می دهیم. [شکل (۱-۶-ج)] در نتیجه داریم:

$$Z_i = R_b + h_{ie} + (1 + \beta) R_e \parallel (R_b + h_{ie})$$

برای بالا بردن امپدانس درودی می توان از داراییستون دیافان FET بجای ترانزیستورهای  $T_2$  و  $T_1$  استفاده کرد.

$$Z_o = R_c$$

- امپدانس خروجی:



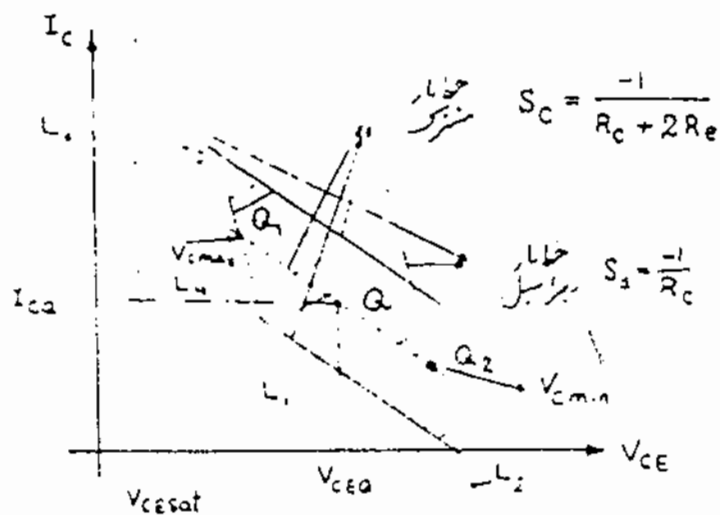
- نقطه کار و خط بار:

استدلالی از ترانزیستورهای تقویت کننده. شکل (۱-۶-ا) را در نظر می گیریم و ولتاژهای درودی  $V_1$  و  $V_2$  را ترکیبی از ولتاژهای مشترک و دیفرانسیل فرض می کنیم. بنا به تعادل مدار، برای ولتاژ مشترک

شکل (۱-۷) (الف) و برای رانش در ترانزیستور شکل (۱-۷) (ب) بدست می آید.  
در حالت  $V_1 = V_2 = 0$  نقطه کار استاندارد ترانزیستور (Q) بدست می آید [شکل (۱-۸)].

برای حالت سبیل

منزک [شکل (۱-۷) (ب)] داریم:



$$(V_{CC} + V_{EE}) = (R_C + 2R_E) I_{C1} + V_{CE1}$$

مانوجه به این رابطه، شیب خط بار

منزک برابر خواهد بود با:

$$S_C = \frac{-1}{R_C + 2R_E}$$

با توجه به دامنه رانش  $V_C$  نقطه کار ترانزیستور روی خط بار منزک  $(L_0)$  از  $Q_1$  تا  $Q_2$  تغییر می کند. [شکل (۱-۸)].

با در نظر گرفتن مدار شکل (۱-۷) (ب)، معادله خط بار دیبراسیل به صورت زیر بدست

می آید.

$$(V_{CC} + V_{EE}) = R_C I_{C1} + V_{CE1} \Rightarrow S_d = \frac{-1}{R_C}$$

مشاهده می شود که شیب

خط بار دیبراسیل بیشتر از

شیب خط بار در حالت منزک است.

مداکتر دامنه رانش  $V_C$  برای اینکه ثابت بماند، در ناحیه خطی عمل کند، بستگی

به دامنه رانش  $V_C$  و نقطه کار استاندارد ترانزیستور (Q) دارد. این محدودیت عملاً در

نقطه کار  $Q_2$  از تقاطع خط بار دیبراسیل با محور رانش  $(V_{CE})$  و یا در نقطه

کار  $Q_1$   $(V_{CEmin})$  از تقاطع خط بار دیبراسیل با خط  $V_{CE} = V_{CEsat}$  بدست می آید.

در شکل (۱-۸) این محدودیت در نقطه کار  $Q_2$  موجود می آید.

مانوجه به مطالب گفته شده، ناحیه کاری را که در آن ترانزیستور به صورت خطی

عمل می کند، بدست می آید. این ناحیه را در شکل (۱-۹) نشان داده ایم.

تصویرین:

تغویت کننده دینامیک شکل (۱-۹) را در نظر بگیرید. درودی های تغویت کننده  $(e_1, e_2)$  منابع رنناز با امپدانس داخلی  $R_b = 1 \text{ k}\Omega$  می باشند و ترانزیستورها از نوع سیلیسیم  $(V_{BE} = 0.6)$  یا  $h_{FE} = 250$  هستند.  
الف: الای مدار را چنان تعیین کنید که تغویت کننده دارای مشخصات زیر باشد.

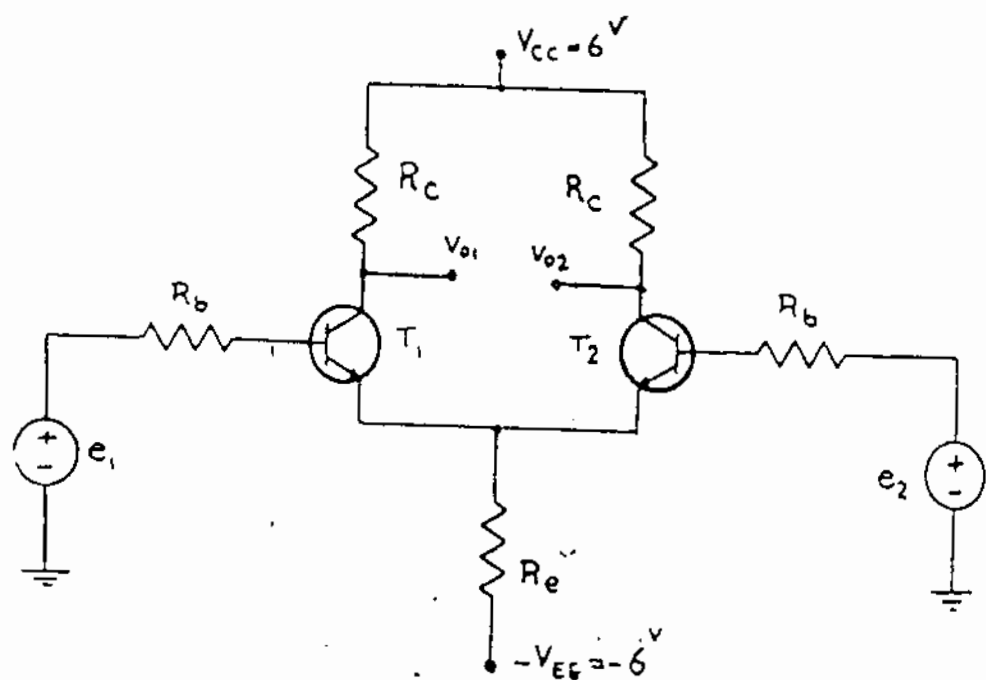
$$CMRR = 40 \text{ dB} -$$

- امپدانس خروجی  $Z_o = 1 \text{ k}\Omega$

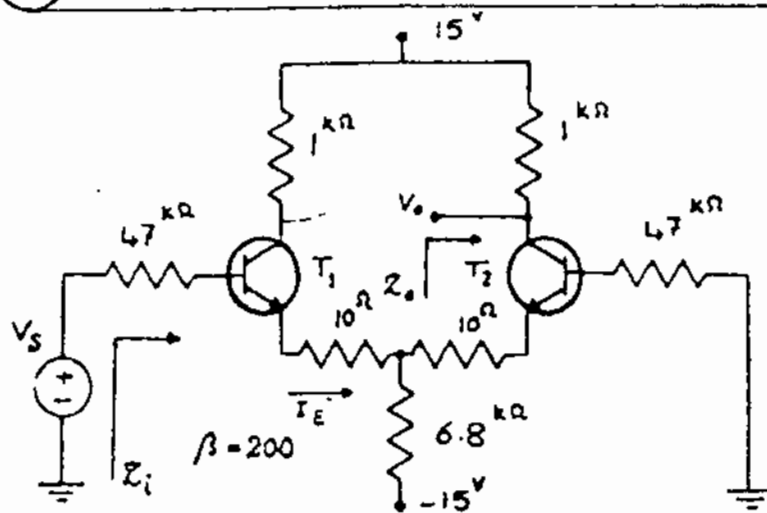
ب: خط بار برای رنناز های مشترک  $(V_c = \frac{e_1 + e_2}{2})$  را رسم کرده و نقطه کار ترانزیستورها را روی آن مشخص کنید.

ج: در فرریکه دامنه رنناز مشترک در خروجی برابر  $1 \text{ V}$  باشد مطلوبیت حداکثر رنناز دینامیک  $(V_d = e_1 - e_2)$  در درودی برای آنکه تغویت کننده در ناحیه خطی کار کند.

د: در فرریکه  $V_c = 10 \text{ mV}$  باشد  $V_d$  چند می تواند باشد بطوریکه نسبت دامنه رنناز دینامیک به دامنه رنناز مشترک در خروجی حداقل 50 باشد.



شکل (۱-۹)



شکل (۱-۱)

مثال ۲) تقویت کننده دیزانسیل  
شکل (۱-۱) را در نظر بگیرید.

مطلوبست  $A_d$ ،  $Z_o$ ،  $Z_i$  و  $CMRR$  برای این  
تقویت کننده:

حل: ابتدا نقاط کار را بدست می آوریم:

$$V_{EE} - V_{BE} = \left( \frac{47}{1+\beta} + 10^3 + 2 \times 6.8 \right) I_E \Rightarrow 15 - 0.7 = \left( \frac{47}{201} + 0.01 + 13.6 \right) I_E$$

$$\Rightarrow I_E \approx 1 \text{ mA} \quad h_{ie} = \beta \frac{25 \text{ mV}}{I_C} = 200 \frac{25}{1} = 5 \text{ k}\Omega$$

- امپدانس ورودی:

$$Z_i = 47 \text{ k}\Omega + 5 \text{ k}\Omega + (1+\beta) \left\{ 10^3 + 6.8 \parallel \left[ 10^3 + \frac{47+5}{1+\beta} \right] \right\}$$

با توجه به روش انعکاس امپدانس داریم:

$$\Rightarrow Z_i \approx 106 \text{ k}\Omega$$

$$Z_o = 1 \text{ k}\Omega$$

- امپدانس خروجی:

-  $CMRR$ ،  $A_d$ ،  $A_c$

$$A_c = \frac{-\beta R_c}{R_b + h_{ie} + (1+\beta) [10^3 + 2R_e]} = \frac{-200 \times 1}{47 + 5 + 201 (0.01 + 13.6)} = -0.07$$

$$A_d = \frac{-\beta R_c}{2 [R_b + h_{ie} + (1+\beta) 10^3]} = \frac{-200 \times 1}{2 [47 + 5 + 201 \times 0.01]} = -1.85$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{1.85}{0.07} = 26.43$$

تقریر:

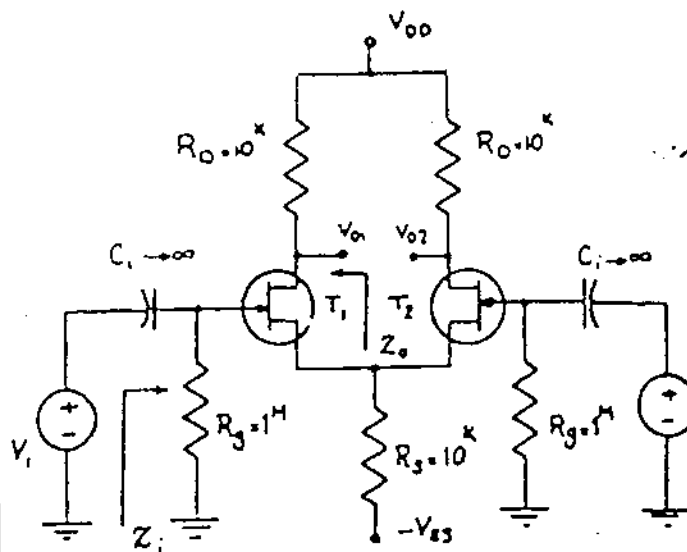
تقویت کننده شکل (۱-۱۱) را در نظر بگیرید.

در صورتیکه ترانزیستورهای بکار رفته کاملاً

مشابه باشند و پارامترهای آنها

$g_m = 1 \text{ mS}$  و  $r_d = 100 \text{ k}\Omega$  باشد.

مطلوبست  $Z_o$ ،  $Z_i$ ، CMRR



شکل (۱-۱۱)

- اگر در مدار شکل (۱-۱۱) بار  $R_L$  را بین خروجیهای  $V_{01}$  و  $V_{02}$  قرار دهیم.

آنگاه:

$$V_{od} = V_{01} - V_{02} = (A_c V_c + A_d (V_i - V_2)) - (A_c V_c - A_d (V_i - V_2)) = 2A_d (V_i - V_2)$$

مشاهده می شود که در این حالت ولتاژ دوسر بار  $R_L$  ناشی از اختلاف ولتاژهای ورودی

است. در نتیجه این مدار برای بار  $R_L$  یک تقویت کننده دیفرانسیل ایده‌آل می باشد.

بعلت اینکه ولتاژ  $V_{od}$  یک ولتاژ نسبی است، در نتیجه نمی توان آنرا به معادست

باری که یک طرف آن زمین (ground) شده، متصل کرد. همچنین این ولتاژ به

تقویت کننده‌ای که ولتاژ ورودی آنی نسبت به زمین سنجیده می شود، قابل اعمال نیست.

برای رفع این اشکال می توان CMRR مدار این تقویت کننده را آنگاه افزایش داد

تا اثر ولتاژ مشترک نسبت به ولتاژ دیفرانسیل در هر یک از خروجی‌ها ناچیز شود. آنگاه می توان

یکی از ولتاژهای  $V_{01}$  یا  $V_{02}$  را بعنوان خروجی، مورد استفاده قرار داد.

با توجه به اینکه  $CMRR = \frac{(1+A)R_e}{R_o + R_{ie}}$  می باشد برای افزایش آن می توان معادست  $R_e$  را افزایش

داد، ولی بزرگ کردن معادست  $R_e$  موجب تغییر نقطه کار مطلوب ترانزیستورهای می گردد، برای

رفع این اشکال باید ولتاژ منابع  $V_{EE}$  و  $V_{CC}$  را افزایش داد، ولی با توجه به محدودیت‌های عملی

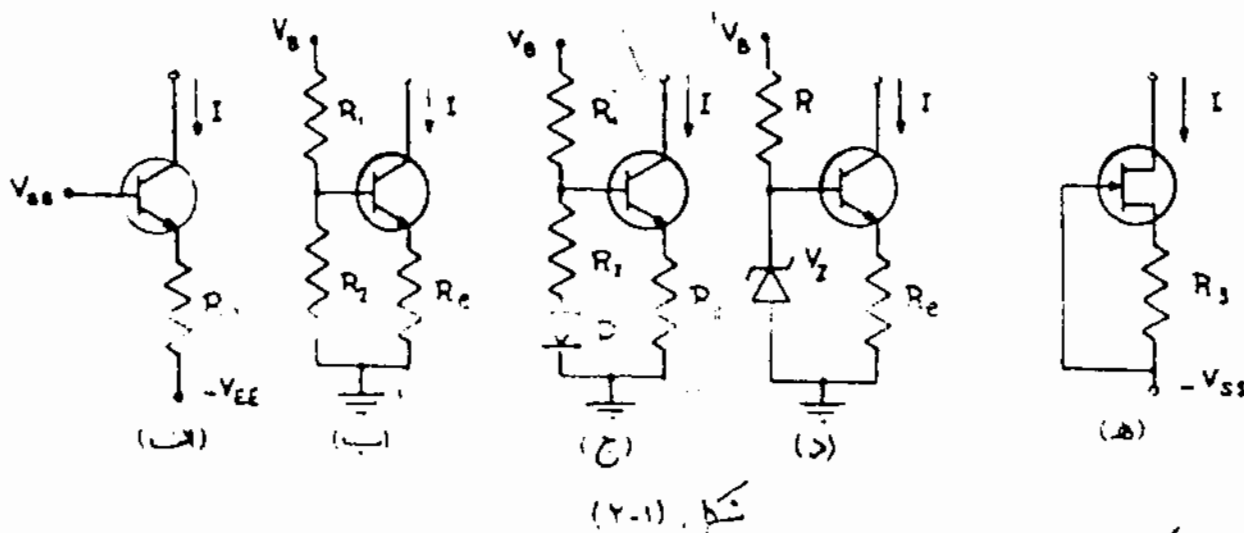
این روش بهره نیست. حال اگر بجای معادست  $R_e$  از یک منبع جریان استفاده نمایم

اولاً جریان نقطه کار ترانزیستورها را بیشتر تثبیت نموده، ثانیاً معادست دینامیکی،

در امپدانس ترانزیستورها را بطور قابل ملاحظه‌ای بزرگ کرده ایم.

## ۲. منابع جریان در تقویت کننده دیفرانسیل:

منابع جریان در مدار تقویت کننده با عنوان یک لایان بایاس کننده و یا بهر صورت بار فعال  $\cdot$  active load  $\cdot$  بطور گسترده ای مورد استفاده قرار می گیرند. منابع جریان انواع گوناگونی داشته که ساده ترین آنها منابع جریانی هستند که شامل یک ترانزیستور Bipolar و یا FET باشند. شکلی (۲-۱) چند نمونه از منابع جریان ساده را نمایش می دهند.



در شکل (۲-۱-ا) با ثابت بودن ولتاژهای  $V_{BB}$ ،  $-V_{EE}$  و  $V_{BE}$  و مقاومت  $R_E$ ، جریان  $I$  از رابطه زیر بدست می آید:

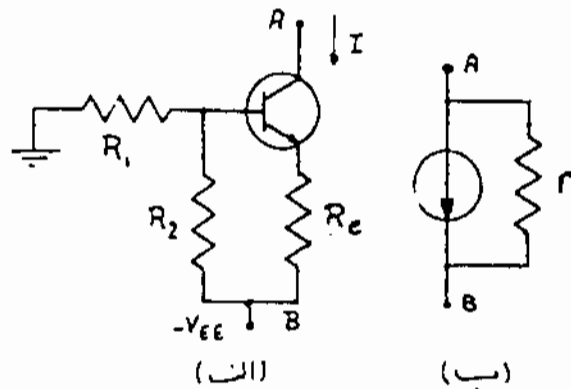
$$I = \frac{V_{BB} + V_{EE} - V_{BE}}{R_E}$$

شکلی (۲-۱-ب، ج، د) مدل های دیگر این منبع جریان، که در آن از یک منبع ولتاژ استفاده شده است، نشان می دهد. بدلیل اینکه ولتاژ  $V_{BE}$  ترانزیستور تابعی از دمای حرارت نیز می باشد، در نتیجه جریان  $I$  در منابع جریان شکلی (۲-۱-ب) با تغییر دمای حرارت، ثابت نمی ماند. برای رفع این اشکال می توان یک دیود معمولی را به صورت جریان کننده، مطابق شکل (۲-۱-ج) بکار برد.

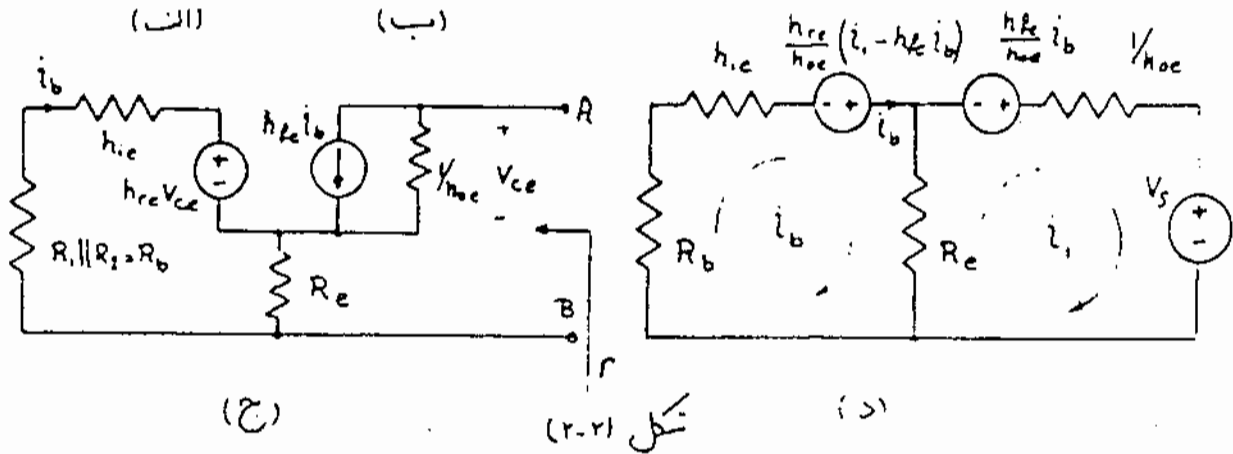
در منابع جریان شکلی (۲-۱-ا، ب، ج) جریان  $I$  نسبت به تغییرات منابع ولتاژ کار رفته، حساس می باشد. برای کاهش این اثر می توان از یک دیود زener مطابق شکل (۲-۱-د) و یا از یک FET، مطابق شکل (۲-۱-ه) استفاده کرد.

(۲-۱) محاسبه مقاومت دینامیکی بک منبع جریان:

منابع جریان که در عمل ساخته می شوند ایده آل نبوده و دارای مقاومت دینامیکی هستند که این مقاومت دینامیکی، تقریباً برای تمام منابع جریان مقدار بزرگی می باشد.



شکل (۲-۲) (الف) یک منبع جریان ساده و  
شکل (۲-۲) (ب) مدل مداری و شکل (۲-۲) (ج) مدل  
AC مدار منبع جریان و شکل (۲-۲) (د) مدار ساده  
شده آنرا نمایش می دهد.



$$r = \frac{V_S}{-i_1}$$

برای بدست آوردن مقاومت دینامیکی این منبع جریان  
از معادلات « مش » استفاده می کنیم.

$$\begin{pmatrix} R_b + h_{ie} + R_e & -R_e \\ -R_e & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} \frac{h_{re}}{h_{oe}} (i_1 - h_{fe} i_b) \\ -V_S - \frac{h_{fe}}{h_{oe}} i_b \end{pmatrix}$$

$$\begin{pmatrix} R_b + h_{ie} + R_e + \frac{h_{re} h_{fe}}{h_{oe}} & -R_e - \frac{h_{re}}{h_{oe}} \\ -R_e + \frac{h_{fe}}{h_{oe}} & \frac{1}{h_{oe}} + R_e \end{pmatrix} \begin{pmatrix} i_b \\ i_1 \end{pmatrix} = \begin{pmatrix} 0 \\ -V_S \end{pmatrix}$$

با توجه به روش کرامر، در محل دستگاهی معادلات جریان  $i_1$  را بر حسب  $V_S$

محاسبه می نمایم

$$r = \frac{V_s}{-I_s} = \frac{(R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}) \left( \frac{1}{h_{oe}} + R_c \right) + \left( R_e + \frac{h_{re}}{h_{oe}} \right) \left( \frac{h_{fe}}{h_{oe}} - R_c \right)}{R_b + h_{ie} + R_e - \frac{h_{re} h_{fe}}{h_{oe}}} \quad (I)$$

معمولاً از پارامتر  $h_{re}$  بخاطر کوچک بودنش، صرف نظر می‌کنیم. در نتیجه:

$$r = \frac{(R_b + h_{ie})(1 + R_c h_{oe}) + R_e (1 + h_{fe})}{h_{oe} (R_b + h_{ie} + R_e)} \approx \frac{1}{h_{oe}} \left( 1 + \frac{h_{fe} R_e}{R_e + R_b + h_{ie}} \right)$$

$$r \approx \frac{h_{fe}}{h_{oe}}$$

اگر  $R_b + h_{ie} \ll R_e$  و  $R_c h_{oe} \ll 1$  باشد آنگاه:  
و اگر  $R_c h_{oe} \ll 1$  و  $R_c h_{fe} \ll R_b + h_{ie} + R_e$  باشد آنگاه:

$$r \approx \frac{1}{h_{oe}}$$

(مثال) مطلوب است محاسبه مقاومت دیبا میکی منع جریان

شکل (۲-۱ ج) با فرض اینکه  $R_b = 200$ ،  $h_{re} = 10^{-4}$ ،  $h_{oe} = 2 \times 10^{-5} \Omega$

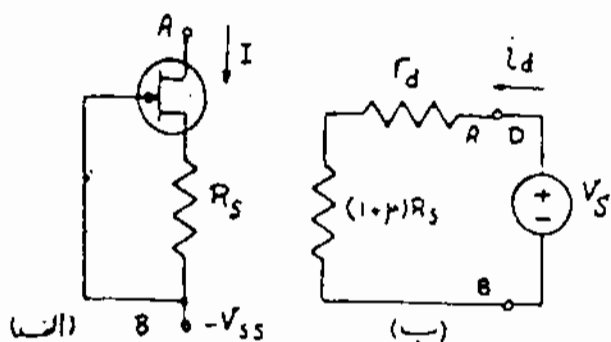
$h_{ie} = 5 k\Omega$ ،  $R_c = 1 k\Omega$ ،  $R_1 = 1.8 k\Omega$ ،  $R_2 = 1.2 k\Omega$ ،  $r_o = 8 \Omega$

حل:

$$R_b = R_1 \parallel (R_2 + r_o) = 1.8 \parallel (1.2 + 8) = 0.72 k\Omega$$

با توجه به معادله (I):

$$r = \frac{(0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-5} \times 1000}) \left( \frac{1}{2 \times 10^{-2}} + 1 \right) + \left( 1 + \frac{10^{-4}}{2 \times 10^{-2}} \right) \left( \frac{200}{2 \times 10^{-2}} - 1 \right)}{0.72 + 5 + 1 - \frac{10^{-4} \times 200}{2 \times 10^{-2}}} = 1.8 M\Omega$$



شکل (۲-۲)

شکل (۲-۲ الف) یک منبع جریان  
با استفاده از یک FET را نشان می‌دهد  
برای بدست آوردن امپدانس خروجی  
این منبع جریان می‌توان از روش انعکاس  
امپدانس استفاده کرد. و همه آنها را به هم

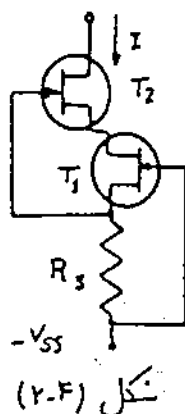


این ترانزیستور مثل سازیم. [شکل (۲-۲) ب].

$$r = \frac{V_s}{I_d} = r_d + (1 + \mu) R_s \quad (II)$$

معمولاً ساختن منابع جریان با FET دلای

نیز کمتری می باشد ولی ها فلوریکه از رابطه (II) دیده می شود امپدانس دینامیکی این منبع جریان نسبت به منابع جریان با ترانزیستورهای Bipolar کمتر است. برای بالا بردن امپدانس خروجی این منبع جریان می توان مطابق شکل (۲-۴) از دو ترانزیستور استفاده کرد.



شکل (۲-۴)

تقریباً:

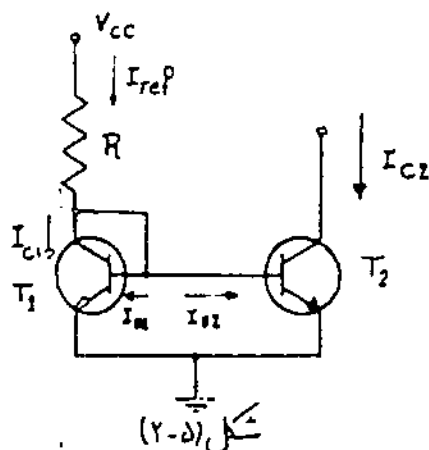
امپدانس خروجی منبع جریان شکل (۲-۴) را بدست آورید.

## (۲-۲) انواع دیگر منابع جریان:

در تکنولوژی ساخت مدارهای مجتمع، امکان ایجاد ترانزیستورهای مشابه با دقتی فراهم است لذا می توان منابع جریان را بر سبده ترانزیستورهای مشابه طرح کرد.

- منبع جریان آئینه ای:

شکل (۲-۵) یک منبع جریان (آئینه ای) که با ترانزیستورهای مشابه



شکل (۲-۵)

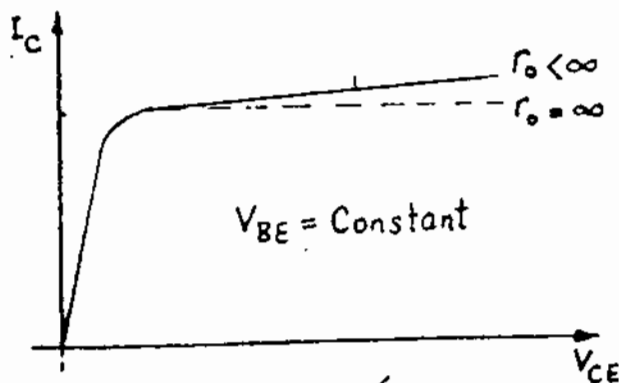
ساخته شده است را نشان می دهد.

در فیزیک الکترونیک ثابت می شود که جریان

کلکتور یک ترانزیستور Bipolar بهر دست زیر بیان می شود.

$$I_C = I_S \left( \exp \frac{V_{BE}}{V_T} \right) \left( 1 + \frac{V_{CE}}{V_A} \right)$$

که  $V_A$  را دیتاز "Early" می نامند و در اغلب ترانزیستورها  $V_A \geq 100^V$  می باشد.



شکل (۲-۶)

شکل (۲-۶) مشخصه خروجی یک ترانزیستور را در حالت  $r_o < \infty$  ,  $r_o = \infty$  نشان می دهد.

برای منبع جریان شکل (۲-۵) داریم:

$$V_{BE1} = V_{BE2} = V_{BE}$$

$$I_{C1} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE1}}{V_A}\right), \quad I_{C2} = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE2}}{V_A}\right)$$

$$\frac{I_{C1}}{I_{C2}} = \frac{1 + \frac{V_{CE1}}{V_A}}{1 + \frac{V_{CE2}}{V_A}} \approx 1 \Rightarrow I_{C1} = I_{C2} \quad \text{با فرض اینکه } V_{CE} \ll V_A \text{ باشد آنگاه}$$

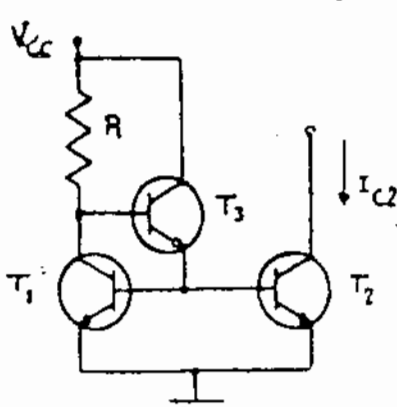
$$I_{ref} = \frac{V_{CC} - V_{BE}}{R}$$

$$\text{از KCL در کلکتور ترانزیستور } T_1: I_{ref} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0$$

$$\Rightarrow I_{C1} = \frac{I_{ref}}{1 + \frac{2}{\beta_F}} \approx I_{C2}$$

$$I_{C1} = I_{C2} = I_{ref} \quad \text{اگر } \beta \gg 2 \text{ باشد آنگاه}$$

مشاهد می شود که با تغییر مقاومت  $R$  می توان جریان  $I_{C2}$  را کنترل کرد.



شکل (۲-۷)

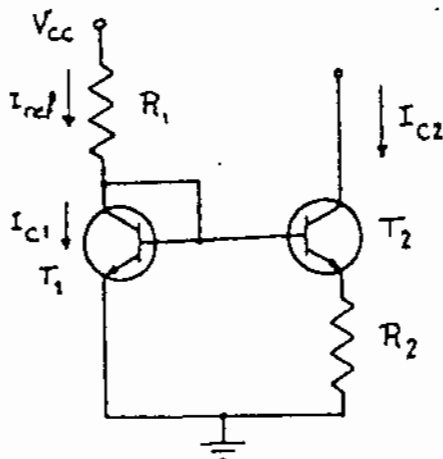
اگر  $\beta$  ترانزیستورها کوچک باشد می توان برای تأمین جریان بیس ترانزیستورها  $T_1$  و  $T_2$  از یک ترانزیستور دیگر استفاده کرد. [شکل (۲-۷)]

- منبع جریان Widlar:

در مدار ثابت کننده ولتاژ برای بایاس کردن مدار،

رابطه بار ولت امپدانس خروجی منبع جریان به جریانهایی خیلی کوچکی (مثلاً  $5^{\mu A}$ ) نیاز میدهیم. اگر بخواهیم از منبع جریان آئینه ای شکل (۲-۵) استفاده کنیم، باید جریان

( $I_{ref}$ ) خیلی کوچک می‌باشد. که با ( $V_{cc} = cte$ ) مقاومت  $R$  را باید  
 بزرگتر (مثلاً  $600 k\Omega$ ) و از طرفی کاربرد مقاومت های بزرگ در مدارهای  
 ریز خرج می‌باشد. برای رفع این اشکال می‌توان به اینست ترانزیستور  $T_2$   
 (۲.۸) مقاومتی قرار داد.  
 این منبع جریان داریم:



$$V_{BE1} - V_{BE2} - R_2 I_{C2} = 0$$

$$\begin{cases} I_{C1} = I_{S1} e^{\frac{V_{BE1}}{V_T} \left(1 + \frac{V_{CE1}}{V_A}\right)} \\ I_{C2} = I_{S2} e^{\frac{V_{BE2}}{V_T} \left(1 + \frac{V_{CE2}}{V_A}\right)} \end{cases} \Rightarrow \frac{I_{C1}}{I_{C2}} \approx \frac{I_{S1}}{I_{S2}}$$

شکل (۲.۸) Widlar Current Source

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} - V_T \ln \frac{I_{S1}}{I_{S2}} = V_{BE1} - V_{BE2} \quad I_{S1} = I_{S2} \quad \text{برای مشابه}$$

$$\Rightarrow V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} R_2 \Rightarrow \boxed{V_T \ln \frac{I_{ref}}{I_{C2}} \approx I_{C2} R_2}$$

نت  $\frac{I_{ref}}{I_{C2}}$ ،  $I_{C2}$ ، مقاومت  $R_2$  از محاسبه  $(I)$  بدست می‌آید.

دار مقاومت  $R_2$  در منبع جریان شکل (۲.۸) را طوری بدست آوریم که:  
 $I_{C2} = 10 \mu A$ ،  $V_{CC} = 30V$ ،  $R_1 = 27 k\Omega$ ،  $V_{BE} = 0.7$  (مراظر کنید)

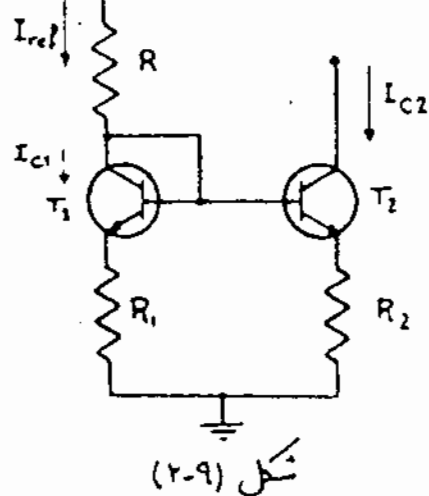
$$I_{C1} = \frac{30 - 0.7}{27 k} \approx 1.08 \mu A \quad V_T \ln \frac{1.08 \mu A}{10 \mu A} \approx 10 \mu A R_2$$

$$\Rightarrow \boxed{R_2 = 11.7 k\Omega} \quad \text{از پهنای باند استفاده می‌کنیم}$$

فرکانس دایم  $h_{oe} = \frac{I_C}{V_A}$  و از طرفی  $R_o \approx \frac{1}{h_{oe}} = \frac{V_A}{I_C}$  اگر  
 خروجی منبع جریان ( $R_o$ ) را بالا ببریم باید  $I_C$  را کوچک کنیم.

## تقریب ۸

امپدانس خروجی منبع جریان Widlar را محاسبه نمایید.



برای دقت بیشتری توان در امپدانس ترانزیستور  $T_1$  نیز معادله فرار داد. [شکل (۲-۹)]

$$V_{BE1} + R_1 I_{C1} = V_{BE2} + R_2 I_{C2}$$

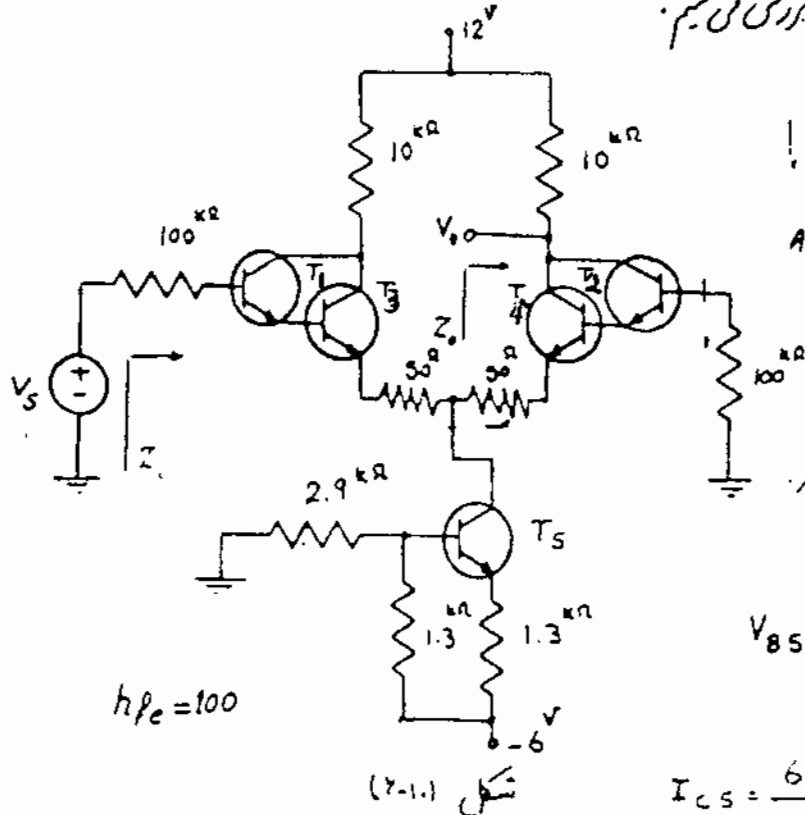
با براین اگر  $V_{BE1} \approx V_{BE2}$  باشد آنگاه

$$I_{C2} = \frac{R_1}{R_2} I_{C1} = \frac{R_1}{R_2} I_{ref}$$

با تغییر مقادیر  $R_1$  و  $R_2$  می توان جریان  $I_{C2}$  را کنترل کرد.

### (۲-۳) کاربرد منابع جریان در تقویت کننده دیفرانسیل:

در بحث (۲-۱) دیدیم که اگر یکی از خروجی های تقویت کننده دیفرانسیل را مورد استفاده قرار دهیم، باید CMRR را با گذارشن یک منبع جریان در امپدانس ترانزیستورهای افزایش دهیم، بگونه ای که دینار خروجی، فقط ناشی از اغلاف و ناهمبازی ورودی باشد. این مطلب را بطور مختصر در مثال زیر بررسی می کنیم.



مثال) مطلوب است  $A_c$ ،  $A_d$

$$A_d = \frac{V_o}{V_s}, \text{ CMRR}, Z_o, Z_i$$

برای تقویت کننده دیفرانسیل

شکل (۲-۱۰). در مرتبه مقاومت

خروجی منبع جریان  $r_{ce} = 1M\Omega$  باشد.

$$\text{حل: } V_{BS} = -6 + \frac{2.9}{2.9 + 13} = -4.14 \text{ V}$$

$$I_{CS} = \frac{6 - 4.14 - 0.7}{13k} = 0.9 \text{ mA}$$

$$\Rightarrow I_{E3} = I_{E4} = 0.45 \text{ mA} \Rightarrow I_{E1} = I_{E2} \approx \frac{0.45}{100} = 4.5 \text{ } \mu\text{A}$$

$$h_{ie1} = h_{ie2} = \beta \frac{25 \text{ mV}}{I_{E1}} \approx 100 \frac{25 \text{ mV}}{4.5 \text{ } \mu\text{A}} = 555.5 \text{ } \Omega$$

حال ن توان بجای ترانزیستورهای

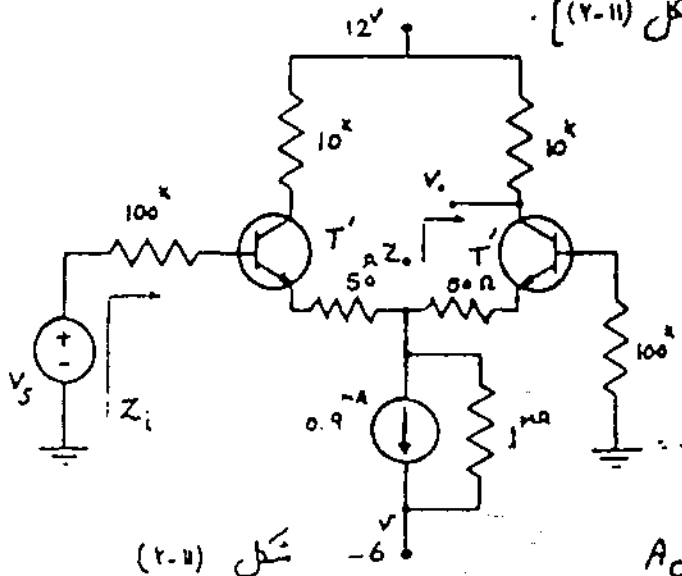
دار لینکون یک ترانزیستور معادل قرار داد. [شکل (۲-۱۱)]

که بار امتری ترانزیستور معادل عبورت زیر

می باشد.

$$\beta' = \beta, A_\beta = 10^4 \quad h'_{ie} = 2h_{ie1} = 1.1 \text{ M}\Omega$$

$$: A_V, CMRR, A_d, A_c -$$



$$A_c = \frac{-\beta' R_c}{R_b + h'_{ie} + (1+\beta')(R_p + 2r_o)}$$

$$A_c = \frac{-10^4 \times 10}{100^k + 1.1 \text{ M} + 10^4 (50^{\Omega} + 2 \times 1 \text{ M})} = -5 \times 10^{-3}$$

$$A_d = \frac{-\beta' R_c}{2(R_b + h'_{ie} + (1+\beta)R_p)}$$

$$\Rightarrow A_d = \frac{-10^4 \times 10}{2(100 + 1.1 \text{ M} + 10^4 \times 0.05)} = -29.4$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = \frac{29.4}{5 \times 10^{-3}} = 5882.3$$

مشاهده می شود که CMRR

مطابق ملاحظاتی افزایش یافته است بگونه ای که

$$V_o = A_d V_i$$

$$Z_o = 10^k$$

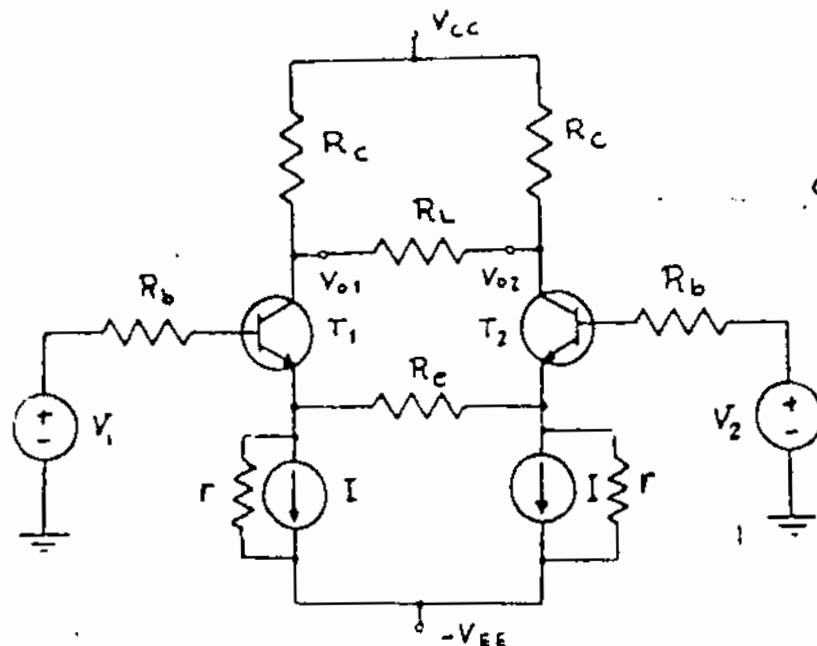
- امپدانس خروجی

- امپدانس ورودی

با توجه به روش

$$Z_i = 100^k + 1.1 \text{ M} + 10^4 \left\{ 50^{\Omega} + 1 \text{ M} \parallel \left[ 50^{\Omega} + \frac{(100^k + 1.1 \text{ M})}{10^4} \right] \right\} = 3.4 \text{ M}\Omega$$

انعکاس امپدانس:



تشریح:  
مدار تقویت کننده دیزاینیل  
شکل (۲-۱۲) را در نظر بگیرید.  
بازنر لایکه ترانزیستورهای  $T_1$  و  $T_2$   
کاملاً مشابه هستند.  
مطلوبست  $CHRR, A_c, A_d$   
برای این تقویت کننده.

شکل (۲-۱۲)

- استفاده از بار فعال:

در مدارهای مجتمع در نوع بارگذاری داریم که عبارتند از:

۱. Passive Load: مثل قرار دادن یک مقاومت در کلکتور ترانزیستور
۲. Active Load: مثل قرار دادن یک منبع جریان در کلکتور یک ترانزیستور بجای مقاومت  $R_c$

اگر در تقویت کننده ای دیزاینیل، بجای مقاومت بار ( $R_c$ ) از یک منبع جریان استفاده شود (active Load)، مقاومت معادل بار در کلکتور برانطباق بزرگتر شود. در نتیجه ضریب تقویت

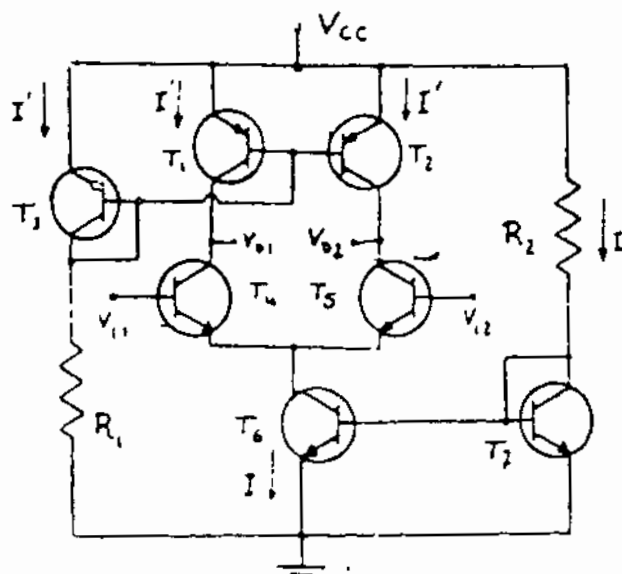
و تاثیر مدار بالا می رود. همچنین بدلیل اینکه در مدارهای مجتمع ساخت ترانزیستور (بعلت حجم و توان کمتر) نسبت به مقاومت

اقتصادی تر می باشد، لذا سعی می شود که همواره از حالت بار فعال استفاده شود.

شکل (۲-۱۳) یک تقویت کننده دیزاینیل با بارهای فعال را نشان می دهد.

استفاده از بار فعال سبب می شود که

امپدانس خروجی تقویت کننده نیز افزایش یابد برای رفع این اشکال می توان از یک طبقه تطبیق امپدانس استفاده کرد.

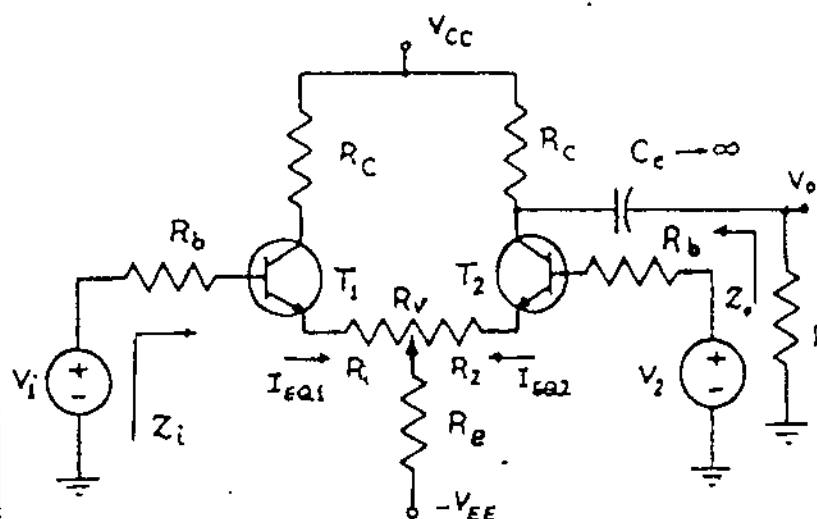


شکل (۲-۱۳)

### ۳- تقویت کننده دیفرانسیل نامتقارن $\text{Unsymmetrical Differential Amp.}$

تقویت کننده ای را که تاکنون بررسی کردیم، از نظر ترانزیستورها و مقادیر آنها کاملاً متقارن، و دامنه ولتاژ خروجی های آن کاملاً یکسان بوده اند. همچنین در حالتیکه فقط مقادیر آنها دیده شده، از طرف کلکتور ترانزیستورها یکسان نباشد، تقویت کننده متقارن بوده و شکل های (۱-۲) و (۱-۵) نیز در مورد آن صادق می باشند. ولی مقادیر  $A_d$  و  $A_c$  برای هر دو خروجی یکسان نمی باشد، و بجای  $R_c$  در روابط  $A_d$  و  $A_c$  مقاومت دیده شده، در کلکتور همان ترانزیستور را قرار می دهیم. بنابراین تقویت کننده دیفرانسیلی را متقارن می نامیم که ترانزیستورها و مقادیر متعلق به آن در بیس و اسیس آن یکسان باشند.

معمولاً ترانزیستورهای بکار رفته در تقویت کننده دیفرانسیل کاملاً مشابه نبوده و همچنین برای تنظیم جریان کلکتور ترانزیستورها، مقاومت های کوچکی در اسیس هر یک از ترانزیستورها قرار می دهند.



شکل (۳-۱)

شکل (۳-۱) یک تقویت

کننده دیفرانسیل نامتقارن را نشان می دهد.

برای اینکه جریان نقطه کمر ترانزیستورها را یکسان نمائیم، می توان از یک پتانسیومتر کوچک ( $R_v$ ) در اسیس ترانزیستورها استفاده کرد.

بطوریکه:

$$\left( \frac{R_b}{\beta_1} + R_1 \right) I_{EQ1} + V_{BE1} = \left( \frac{R_b}{\beta_2} + R_2 \right) I_{EQ2} + V_{BE2}$$

از  $x_{VL}$  در ورودی ترانزیستورها:

$$R_2 - R_1 = R_b \left( \frac{1}{\beta_1} - \frac{1}{\beta_2} \right) \quad (I)$$

$$V_{BE1} \approx V_{BE2} \text{ اگر}$$

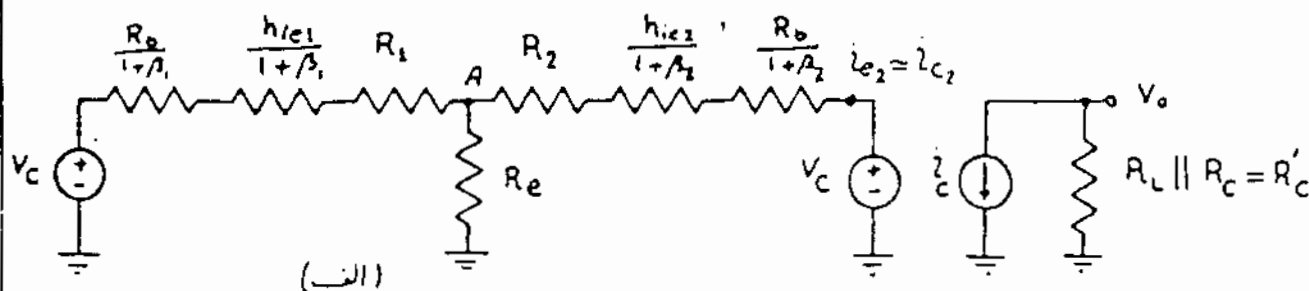
$$R_1 + R_2 = R_v \quad (II) \text{ ر از طرنی:}$$

از معادلات I و II نتیجه می شود که:  
بدین ترتیب می توان نقطه کار را از ترانزیستور  
یکسان می شوند.

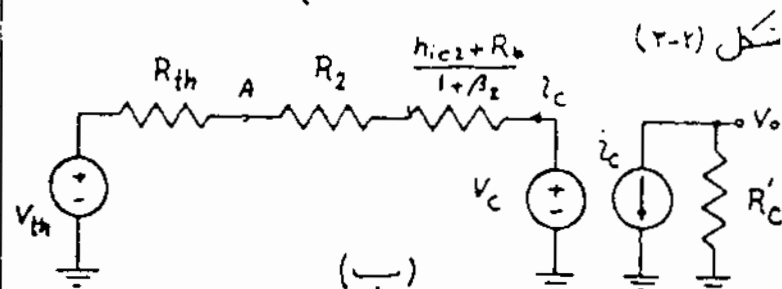
- محاسبه  $A_c$ :

$$V_o = A_c \left( \frac{V_1 + V_2}{2} \right) - A_d (V_1 - V_2)$$

اگر ولتاژ خروجی را ناشی از ولتاژهای  
دینامیک و مشترک در نظر بگیریم.



(الف)



(ب)

شکل (۳-۲)

شکل (۳-۲) مدل AC

تغییر کننده شکل (۳-۱) را

برای  $V_1 = V_2 = V_c$  و در حالتیکه امپدانس

بیس به اسیست منتقل شده اند و

شکل (۳-۲) مدل ساده شده آنرا نمایش می دهد.

داریم:

$$R_{th} = R_e \parallel \left( R_1 + \frac{R_b + h_{ie1}}{1 + \beta_1} \right)$$

$$V_{th} = \frac{R_e}{R_e + R_1 + \frac{h_{ie1} + R_b}{1 + \beta_1}} V_c = k V_c$$

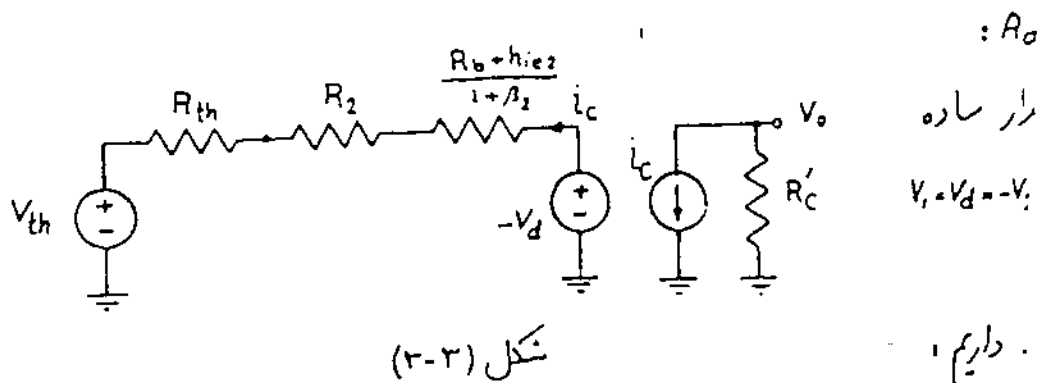
$$i_c = \frac{V_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$

$$A_c = \frac{V_o}{V_c} = \frac{-R'_c i_c}{V_c} = \frac{-R'_c (1 - k)}{R_{th} + R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2}}$$



$$A_c = \frac{-R'_c [R_b + h_{ie1} + (1 + \beta_1) R_1]}{R_e \left[ (1 + \beta_1)(R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left( R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) (1 + \beta_1)}$$

و از که با بزرگ کردن مقاومت  $R_e$  و با قرار دادن منبع جریان بجای آن،



$$R_{th} = R_e \parallel \left( \frac{R_b + h_{ie1}}{1 + \beta_1} + R_1 \right) \quad V_{th} = k V_d \quad i_c = - \frac{V_d (1 + k)}{R_{th} + R_2 + \frac{R_1}{1 + \beta_1}}$$

$$A_d = \frac{V_o}{-(V_1 - V_2)} = \frac{R'_c i_c}{2 V_d} = \frac{-R'_c (1 + k)}{2 \left( R_{th} + R_2 + \frac{R_1}{1 + \beta_1} \right)}$$

$$A_d = \frac{-R'_c [2(1 + \beta_1) R_e + R_b + h_{ie1} + (1 + \beta_1) R_1]}{2 \left\{ R_e \left[ (1 + \beta_1)(R_1 + R_2) + R_b + h_{ie1} + \frac{1 + \beta_1}{1 + \beta_2} (R_b + h_{ie2}) \right] + \left( R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right) (1 + \beta_1) \right\}}$$

$$A_d \approx \frac{-R'_c (1 + \beta_1)}{(1 + \beta_1) R_e + 2 R_b + h_{ie1} + h_{ie2}}$$

ر با منبع جریان به جای آن

$$Z_i = R_b + h_{ie1} + (1 + \beta_1) \left\{ R_1 + R_e \parallel \left[ R_2 + \frac{R_b + h_{ie2}}{1 + \beta_2} \right] \right\}$$

ی:

بدانش:

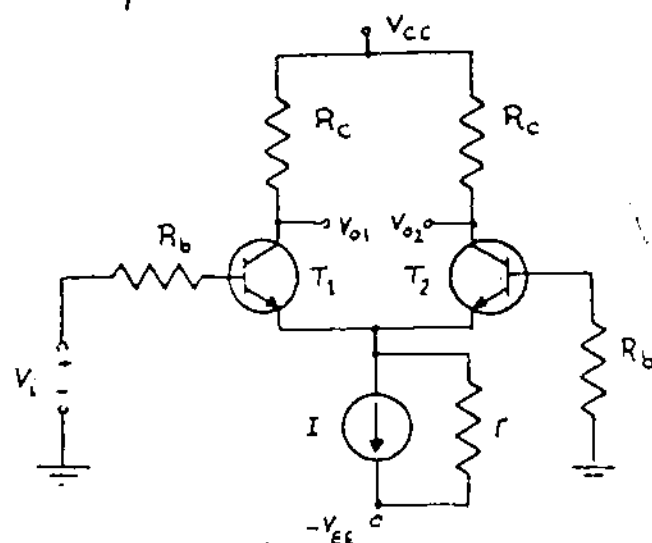
۲ - استفاده از طبقه دیفرانسیل بعنوان تقویت کننده DC:

اگر یکی از ورودی های تقویت کننده دیفرانسیل را به زمین متصل کنیم، آنگاه بین ورودی کمرده، می توان دیفرانسیل، یک تقویت کننده DC بسیار مطلوبی خواهیم داشت. در واقع به ازای  $V_i = 0$

$$V_{od} = V_{o1} - V_{o2} = 0$$

در فریب تقویت دینار مدار:

$$V_{od} = 2A_d V_i \Rightarrow A_d = \frac{\beta R_c}{R_b + h_{ie}}$$



شکل (۴-۱)

چونکه  $V_{od}$  یک دینار نمی است،

بنابراین از  $V_{o1}$  یا  $V_{o2}$  بهای عنوان

خروجی استفاده کنیم ولی در این حالت اگر  $V_i = 0$  باشد

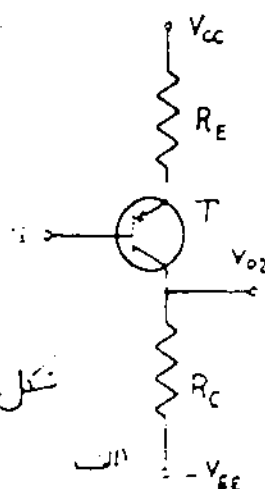
دینار  $V_o$  لزوماً صفر نخواهد بود. برای رفع این اشکال می توان بدینال طبقه دیفرانسیل از یک تغییر سطح دهنده دینار (Level Shifter) استفاده کرد و دینار خروجی را صفر کنیم.

شکل (۴-۲) چند نمونه ساده از تغییر سطح دهنده را نشان می دهد. در طراحی تغییر

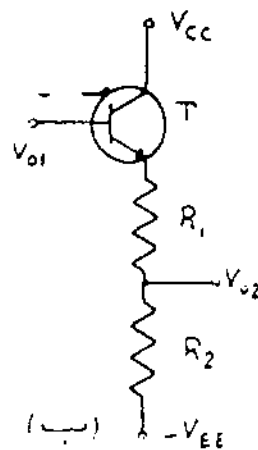
سطح دهنده باید توجه کرد که فریب تقویت کل مدار تقویت کننده، نباید کاهش یابد یعنی

اگر فریب تقویت خود تغییر سطح دهنده باید در حدود واحد باشد و اثر بارگذاری قابل

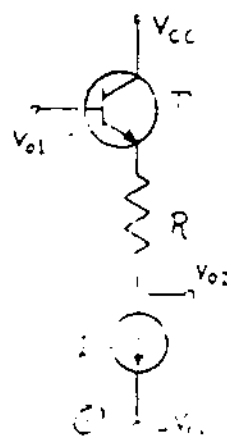
ملاحظای بر روی تقویت کننده اصلی ندارد.



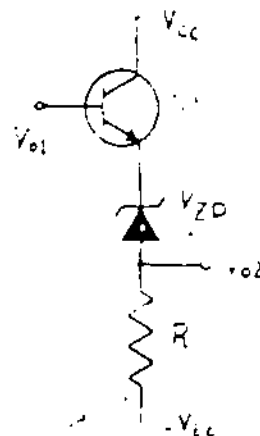
شکل (۴-۲)

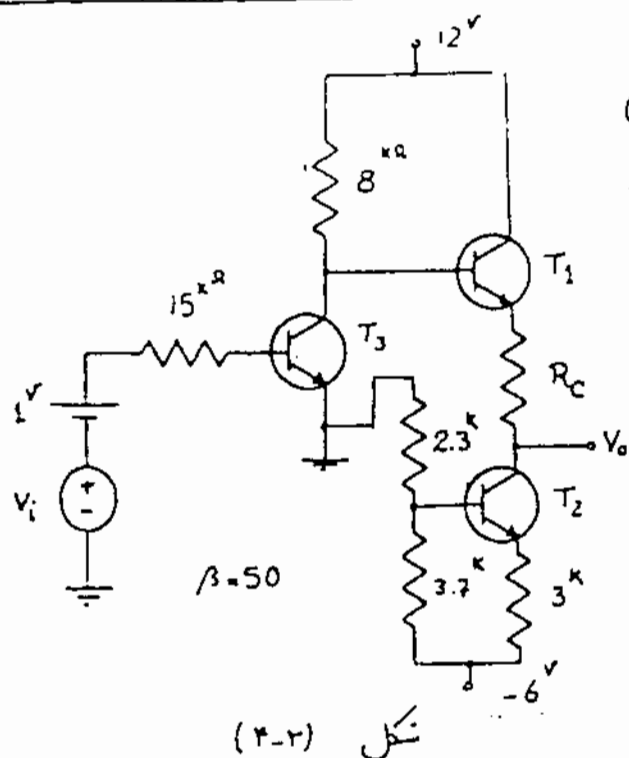


(ب)



(ج)





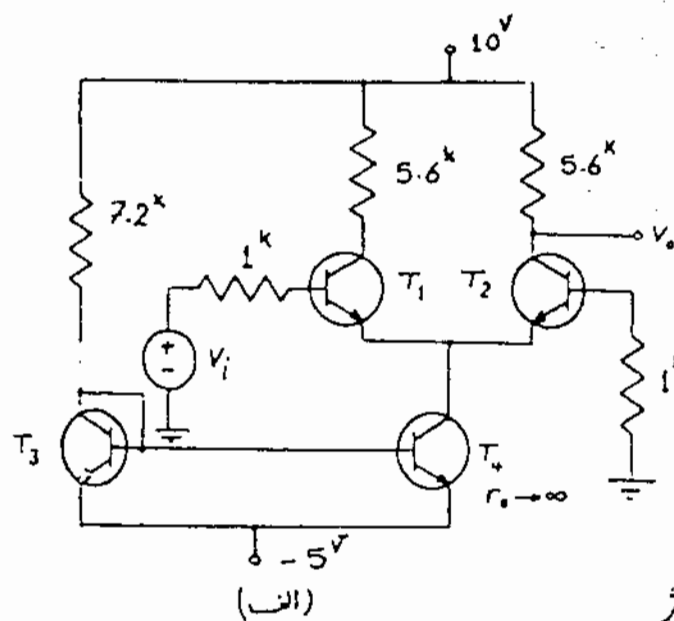
مثال مدار تثبیت کننده DC شکل (۴-۳)

رابطه نظر بگیرید. مقاومت  $R_C$  را همان تعیین کنید که با منبر بودن دلتا و ورودی خروجی  $V_o$  نیز منبر شود.

$$V_{B2} = \frac{2.3}{3.7 + 2.3} \times -6 = -2.3V$$

$$I_{E2} = \frac{-2.3 - 0.7 + 6}{3k} = 1mA \quad I_{C3} = \frac{1 - 0.7}{15/51} = 1mA$$

$$V_{C3} = 0.7 + R_C \times 1mA \Rightarrow R_C = 3.3k\Omega$$



تقریب:

مدار تثبیت کننده شکل (۴-۴)

رابطه نظر بگیرید با فرض اینکه:

$$\beta = 100 \quad V_{BE} = 0.7$$

الف: مطلوبست ضریب تثبیت دلتا  $\frac{V_o}{V_i}$

ب: می خواهیم بکنیم یک FET سطح دلتا

DC خروجی  $V_o$  را در حالت  $V_i = 0$  روی منبر

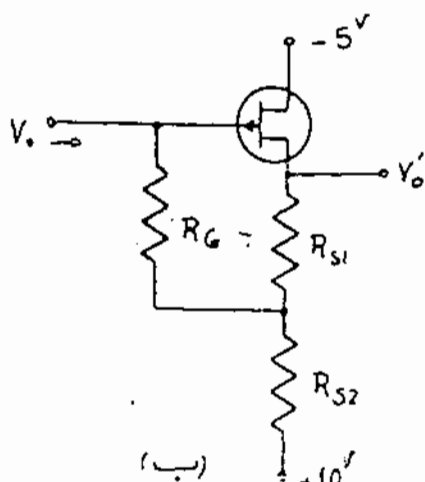
رابطه داریم. [شکل (۴-۴) ب]

مقاومت های  $R_{S1}$ ،  $R_{S2}$  و  $R_G$  را تعیین

$$A_v = \frac{V_o}{V_i} \text{ را بدست آورید.}$$

پارامترهای FET:

$$V_p = 6V \quad r_d = 100k \quad I_{DSS} = 16mA$$

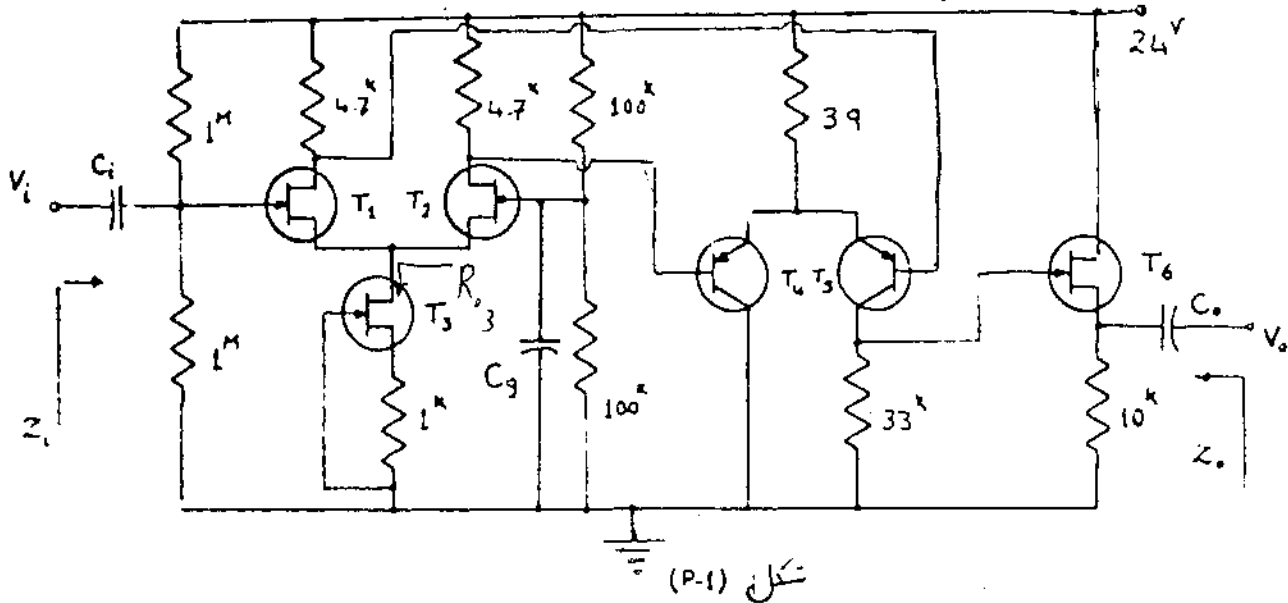


تمرین های مختلف :

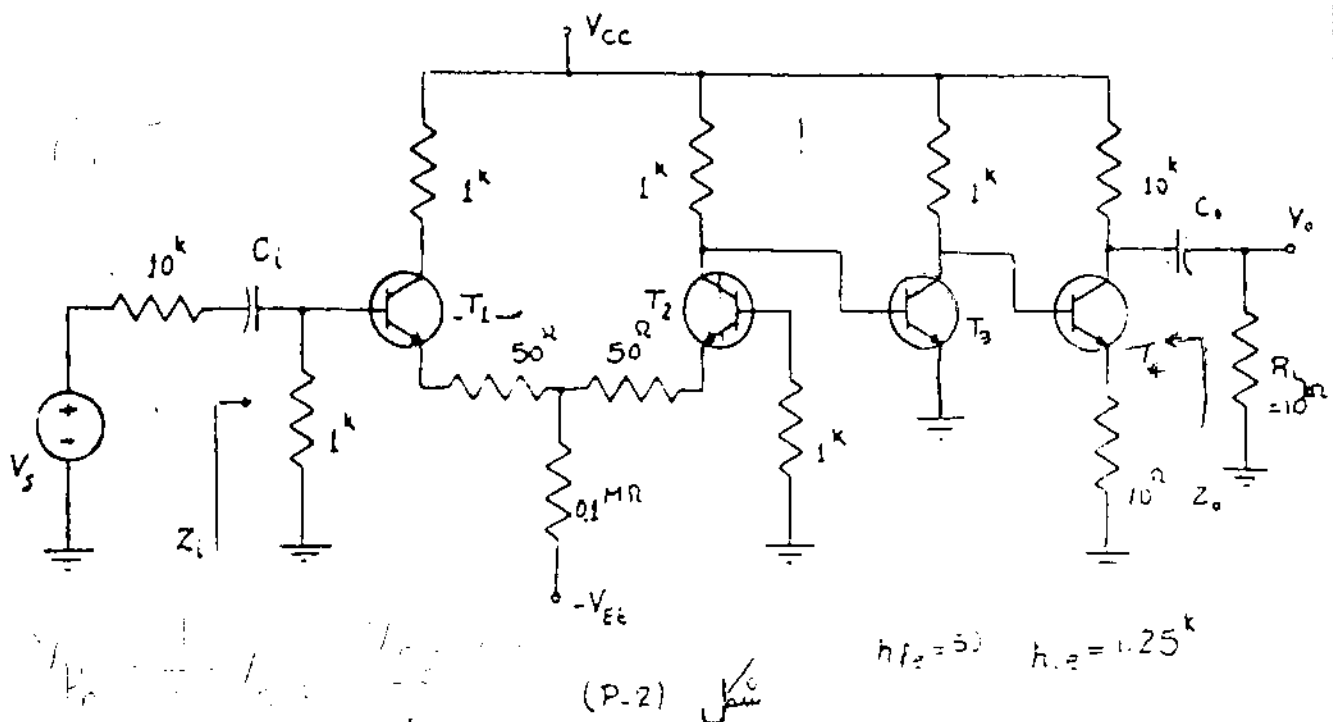
۱- در صورتیکه مشخصات زیر بسوزمای نویست کننده شکل (P-1) مشابه باشند

$$V_{BE} = 0.6 \quad \beta = 200 \quad V_P = -4V \quad I_{OSS} = 8 \mu A \quad r_d = 100k$$

مطلوبست محاسبه  $Z_o$  و  $Z_i$  و  $A_v = \frac{V_o}{V_i}$



۲- مطلوبست محاسبه  $Z_o$  و  $Z_i$  و  $A_v = \frac{V_o}{V_i}$  برای نویست کننده مدار شکل (P-2)



۳. مدار ثنویت کننده شکل (P-3) را در نظر بگیرید.

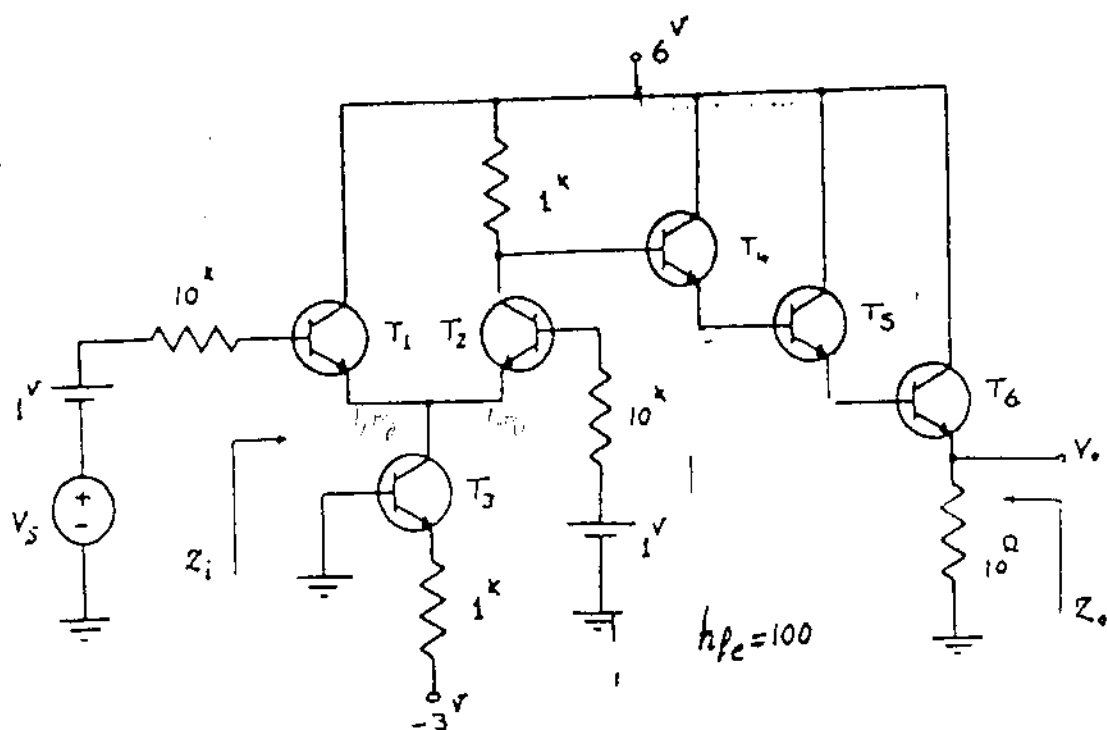
مطوبست محاسبه

الف. نقطه کار ترانزیستورها

ب. اسپدانش خروجی منبع جریان (۲)، در صورتیکه برای ترانزیستور  $T_3$ :  
 $h_{fe} = 100$ ،  $h_{re} \approx 0$  و  $h_{oe} \approx 10^{-4}$  باشد

ج. ضریب ثنویت دناز  $A_v = \frac{V_o}{V_s}$

د. اسپدانش ورودی و خروجی



شکل (P-3)

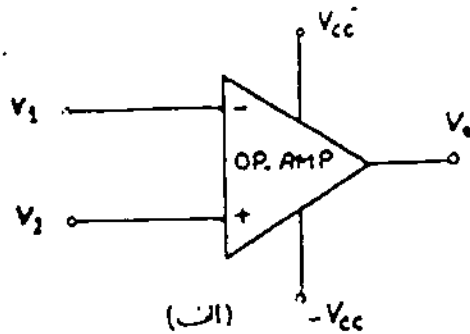
## بخش (۵)

# تقویت کننده های (عملیاتی)

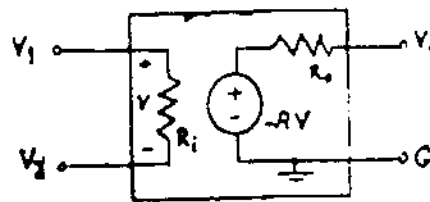
تقویت کننده های عملیاتی (Operational Amplifier)، که به اختصار "OP.AMP" نامیده می شوند، تقویت کننده ای با کوپلاژ مستقیم هستند که دارای فریب تقویت دهنده بسیار بزرگی می باشند. از آنجا که "OP.AMP" دارای فریب تقویت دهنده بسیار بزرگی است، بنابراین اگر به ورودی های آن اغلاف های بسیار کوچکی اضافه اعمال شود، می تواند در خروجی آن دهنده بسیار بزرگی بوجود آید، ولی در عمل، تقویت کننده، دارای ضریب اشباع شده، و بصورت غیر خطی عمل می نماید. در صورتیکه "Op.Amp"، همان یک تقویت کننده، خطی مورد استفاده قرار گیرد، خواهیم دید که فریب تقویت کل تقویت کننده، مورد نظر با روشهای مختلف قابل کنترل خواهد بود.

تقویت کننده های عملیاتی مجتمع با مشخصات بیش بینی شده، کاربردهای متنوعی در سیستم های الکترونیکی داشته و از نظر اقتصادی نیز بخش ارزان تر را در یک سیستم تشکیل می دهند و دارای مزایایی از قبیل: ابعاد کوچک، قابلیت اطمینان بالا (High Reliability) و پایداری حرارتی خوبی هستند. در این بخش ابتدا مدار معادل و ساختمان داخلی "Op.Amp" بررسی شده سپس چندین مورد استفاده آن در مدار های خطی و غیر خطی شرح داده خواهد شد.

شکل (۱.ا) مدل نمائیکی یک تقویت کننده عملیاتی و شکل (۱.ب) مدار معادل این تقویت کننده را نمایش می دهد.



(ا)



(ب)

شکل (۱)

تقویت کننده های عملیاتی دارای ورودی های دیفرانسیلی می باشند که در آن ولتاژهای  $V_1$  و  $V_2$  بر حسب ولتاژهای اعمال شده به ورودی های متغی (Inverting) و مثبت (Noninverting) را مشخص می نمایند.

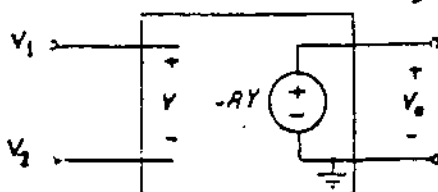
- خصوصیات تقویت کننده عملیاتی :

- ۱- دارای CMRR بزرگ
- ۲- امپدانس ورودی بسیار بزرگ
- ۳- امپدانس خروجی بسیار کوچک
- ۴- ضریب تقویت ولتاژ بزرگ
- ۵- زمانی که  $V_1, V_2 = 0$  می باشد  $V_o$  برابر صفر شود (تقویت کننده DC)
- ۶- پهنای باند وسیع
- ۷- پایدار بودن مرادنی خوب

به عنوان مثال یک تقویت کننده عملیاتی خوب دارای مشخصات زیر است.

$$A > 10000 \quad 2. \quad R_o < 100 \Omega \quad 2. \quad R_i > 100 \text{ k}\Omega \quad 1.$$

برای اینکه تقویت کننده عملیاتی بهرست ایده آل درآید باید دارای خصوصیات زیر باشد.



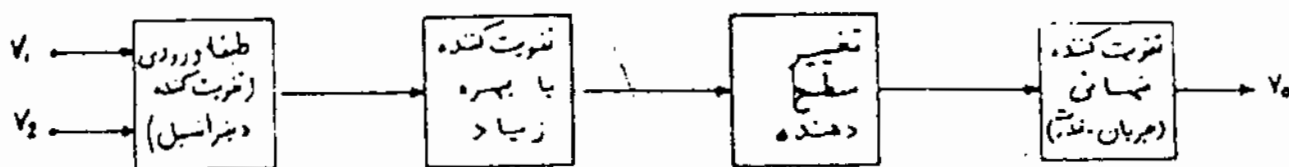
شکل (۲)

$$R_o \rightarrow 0 \quad 2. \quad R_i \rightarrow \infty \quad 1. \\ A \rightarrow \infty \quad 2. \quad BW \rightarrow \infty \quad 4. \quad (پهنای باند)$$

شکل (۲) مدار معادل ایده آل یک OP. AMP را نشان می دهد.

## ۱- طبقات مختلف یک 'OP.AMP'

تغویت کننده های عملیات به صورت های مختلف در پیچیده ای ساخته می شوند که دارای طبقات مشابه هستند. شکل (۱-۱) قسمتهای مختلف ساختمان داخلی یک تغویت کننده عملیاتی را نشان می دهد.



شکل ۱ (۱-۱)

## (۱-۱) طبقه ورودی:

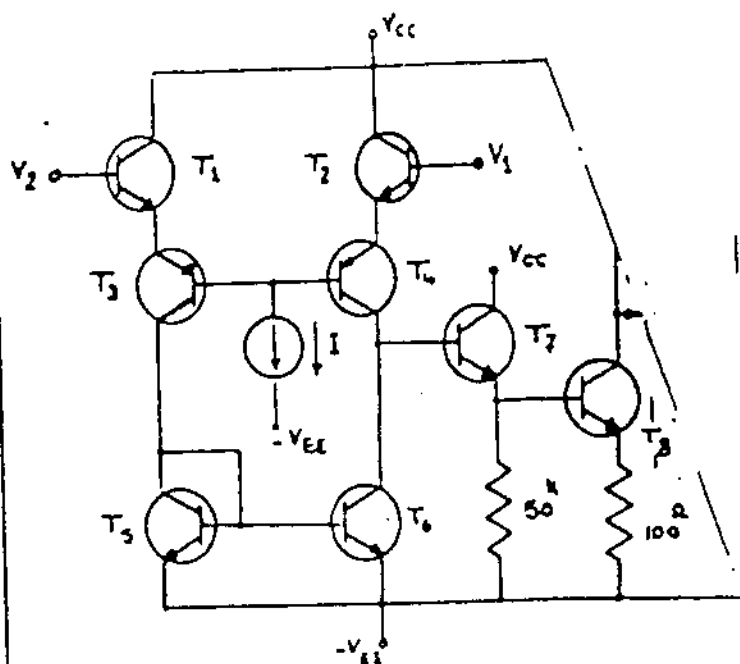
با توجه به خصیصهات گفته شده، تغویت کننده دیفرانسیل می تواند بعنوان طبقه ورودی این تغویت کننده مورد استفاده قرار گیرد. از آنجاییکه OP.AMP باید دارای امپدانس ورودی بسیار بزرگی باشد، می توان مد طبقه دیفرانسیل از زوج دارلینگتون و یا FET استفاده نمود. برای بالا بردن CMRR، همانطور که می دانیم می توان از منبع جریان در امپدانس ترانزیستورهای طبقه دیفرانسیل و یا جند طبقه از این تغویت کننده را بهره‌رست بنت سرم استفاده کرد.

## (۱-۲) طبقه افزایش ضریب تغویت:

برای افزایش ضریب تغویت می توان بعد از طبقات دیفرانسیل از جند طبقه امپدانس مشترک استفاده کرد. همچنین می توان با قرار دادن منبع جریان «active load» در کلکتور ترانزیستورهای طبقات دیفرانسیل ورودی، مقاومت دینا یکی در کلکتور را بزرگ کرد. و با ایجاد ضریب تغویت را بطور قابل ملاحظه ای افزایش داد، ولی باید توجه کرد که امپدانس ورودی طبقه مدی باید بزرگ باشد تا سب کاهش ضریب تغویت



نگردد برای این منظور از یک طبقه امپدانس، بعد از طبقه دینامیک استفاده می‌کنیم.



شکل (۱-۲)

شکل (۱-۲) قسمتی از ورودی

Op-Amp 741 را به طور ساده نشان

می‌دهد. ترانزیستورهای  $T_5$  و  $T_6$  یک

آینه جریان را تشکیل می‌دهند.

ترانزیستور  $T_7$  به صورت C.C. برای

تولید امپدانس در ترانزیستور  $T_8$

به صورت C.E. برای افزایش ضریب

تقویت بکار رفته است.

### (۱-۳) تغییر سطح دهنده:

به علت اینکه تقویت کننده‌های عملیاتی در حالت DC نیز قابل استفاده می‌باشند، بنابراین در مدار داخل آنها هیچ خازن کوپلاژی مورد استفاده قرار نمی‌گیرد.

حال برای آنکه در حالت بدون سیگنال ( $v_1, v_2 = 0$ ) در خروجی این تقویت  $v_o = 0$  شود باید از یک طبقه تغییر سطح دهنده (level shifter) استفاده کرد.

### (۱-۴) طبقه نهایی:

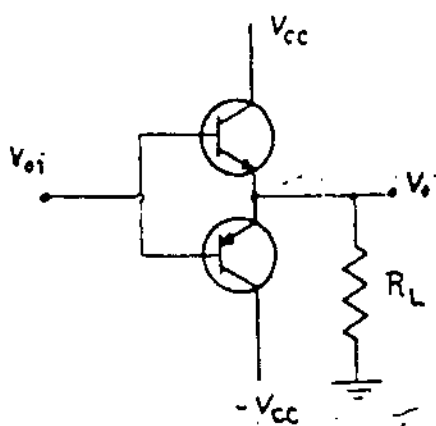
طبقه خروجی یک Op-Amp باید بتواند جریان و قدرت بار را تأمین کند

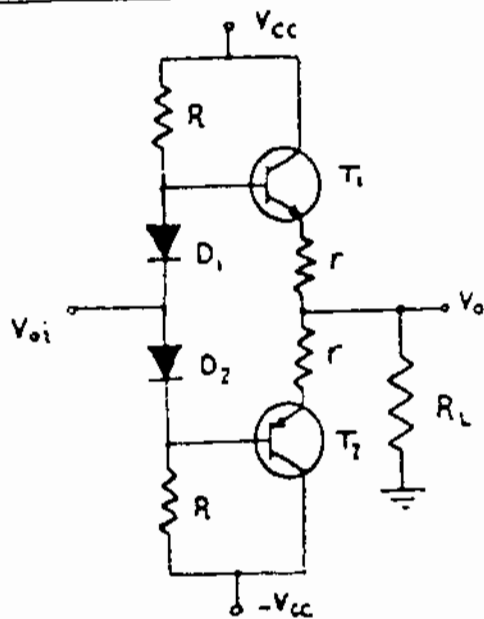
و دارای امپدانس خروجی کوچکی نیز باشد. یک

ترکیب معمول برای طبقه خروجی یک Op-Amp

می‌تواند به صورت یک تقویت کننده بوش پول

با ترانزیستورهای مکمل باشد. [شکل (۱-۳)]



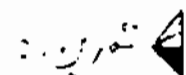


شکل (۱-۴)

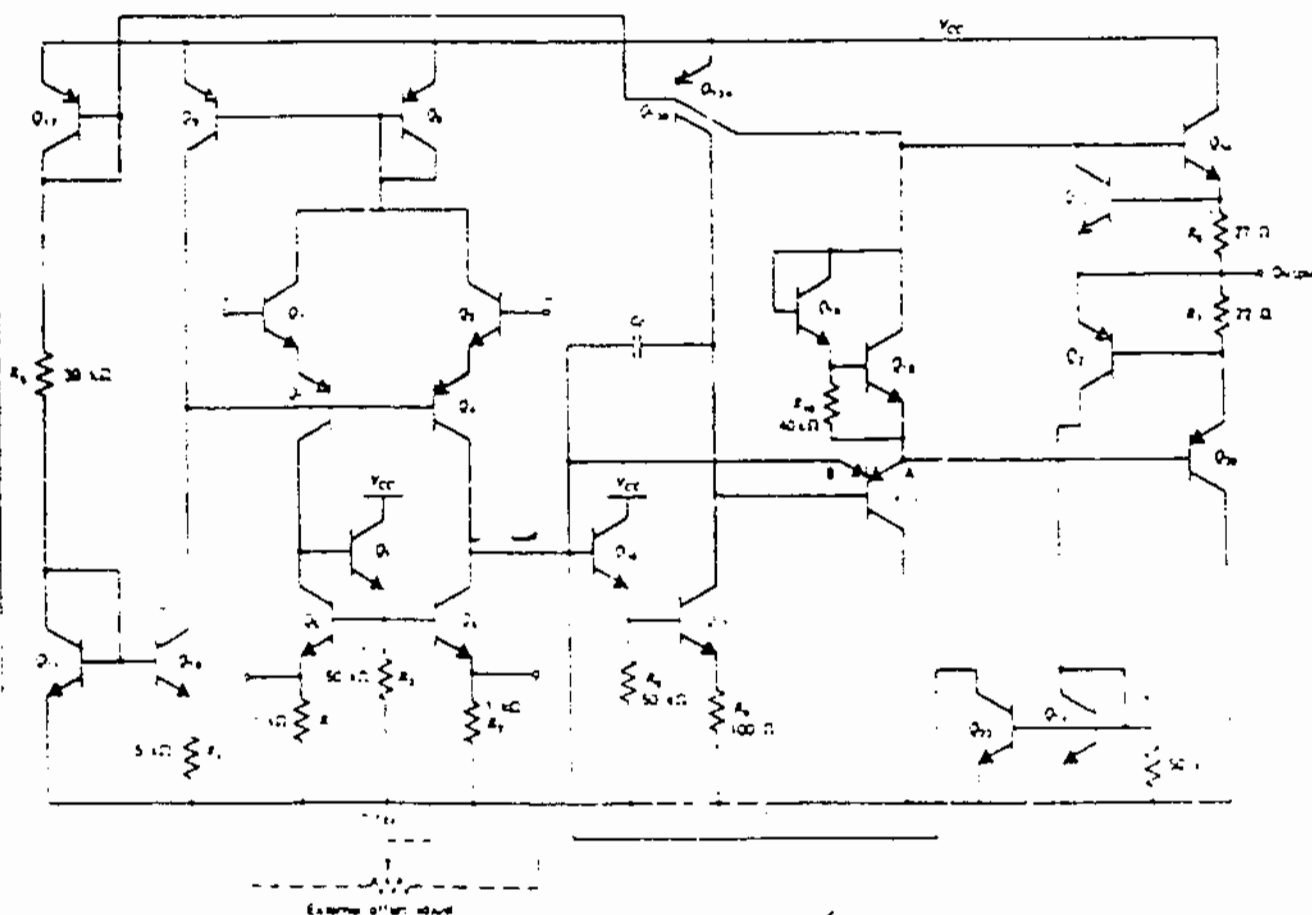
همانطور که می دانیم خروجی مدار  
شکل (۱-۳) دارای اعوجاج عبوری  
است. برای حذف این اعوجاج  
می توان ترانزیستورهای  $T_1$  و  $T_2$  را تا  
آستانه هدایت بایاس کرد (کلاس AB)  
و برای حذف نوسان این طبقه می توان  
مقاومت های کوچکی در مسیر ترانزیستورها  
قرار داد. [شکل (۱-۴)]

شکل (۱-۵) مدار داخلی 'OP-Amp 741' را نشان

می دهد.



نویسندگان: عزیزان! (۱-۵) را به طور کلی بررسی کرده و کار هر ترانزیستور را بیان کنید.



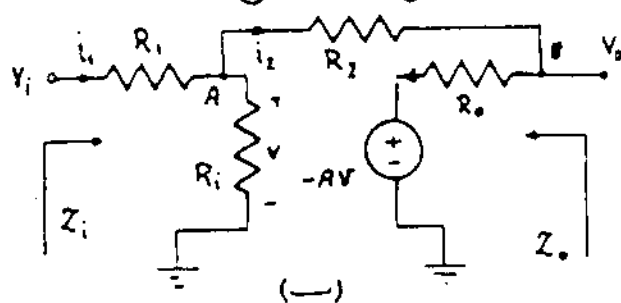
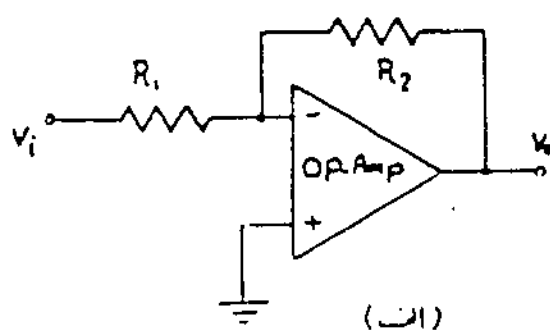
شکل (۱-۵)

## ۲- کاربردهای خطی OP.AMP

OP.AMP دارای کاربردهای خطی متنوعی هستند که در این قسمت، ما چند کاربرد مهم آنرا بررسی می‌کنیم.

(۲-۱) تقویت کننده معکوس کننده:

شکل (۲-۱-الف) یک مدار تقویت کننده معکوس کننده و شکل (۲-۱-ب) مدار معادل دانتس آنرا نمایش می‌دهد.



شکل (۲-۱)

- ضرب تقویت و ولتاژ:

$$i_1 = \frac{V}{R_1} + i_2 \quad (I) \quad i_2 = \frac{V_o + AV}{R_o} \quad (II)$$

از KCL در گره A و KVL در فرعی:

از KVL در ورودی:

$$i_1 = (V_i - V) / R_1 \quad (III)$$

$$i_2 = (V - V_o) / R_2 \quad (IV)$$

از KVL بین گره‌های A و B:

بازتجه در این معادلات:

$$\Rightarrow \begin{cases} \frac{V}{R_1} + \frac{V_o + AV}{R_o} = \frac{V_i - V}{R_1} \\ \frac{V - V_o}{R_2} = \frac{V_o + AV}{R_o} \end{cases} \Rightarrow A_v = \frac{V_o}{V_i} = \frac{\frac{R_o}{R_2 + R_o} (1 + A) - A}{1 + \frac{R_1}{R_i} + \frac{R_1}{R_2 + R_o} (A + 1)}$$

$$A+1=A \quad R_0 \ll R_2 \quad R_1 \ll R_i \quad \text{داریم:}$$

$$A_v = \frac{V_o}{V_i} \approx \frac{-A}{1 + \frac{R_1}{R_2} A} \approx -\frac{R_2}{R_1}$$

مشاهده می شود که

در توان با تغییر نسبت

$\frac{R_2}{R_1}$  ضریب تنبیت و فاز را کنترل کرد. علامت منس نشان می دهد این است که خروجی نسبت به ورودی تنبیت کننده  $180^\circ$  اختلاف فاز دارد (به همین دلیل تنبیت کننده را معکوس کننده می نامند).

$$\frac{V - V_o}{R_2} = \frac{V_o - AV}{R_0} \Rightarrow V = \frac{R_2 + R_0}{R_0 - AR_2} V_o = \frac{V_o}{-A} \quad \text{اگر ضریب تنبیت } A \text{ خیلی بزرگ باشد}$$

$V \approx 0$  خواهد شد.

$$i_1 - i_2 = \frac{V}{R_i} \approx 0 \quad \text{و از طرفی}$$

در نتیجه جریان ورودی منس ناچیز می شود به این دلیل نقطه  $A$  را زمین مجازی (Virtual ground) می نامند.

- امپدانس ورودی:

$$Z_{in} = \frac{V_i}{i_1} \quad i_1 = \frac{V}{R_i} + i_2 = \frac{V}{R_i} + \frac{V - AV}{R_2 + R_0} \quad (I)$$

$$V = V_i + (-R_1 i_1) \quad (II)$$

از معادله های (I) و (II):

$$i_1 = \left( \frac{1}{R_i} + \frac{1+A}{R_2 + R_0} \right) (V_i - R_1 i_1)$$

و با ساده کردن

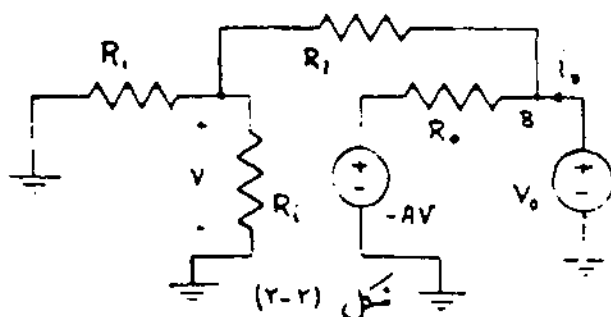
این رابطه داریم:

$$Z_{in} = R_i + 1 / \left[ \frac{1}{R_i} + \frac{(1+A)}{R_2 + R_0} \right]$$

حال اگر  $R_1$  خیلی

بزرگ باشد

$$Z_{in} \approx R_i$$



- امپدانس خروجی:

برای محاسبه امپدانس خروجی مدار

شکل (r-r) را در خروجی قرار

داریم:

$$Z_o = \frac{V_o}{I_o}$$

از KCL در گره B:

$$I_o = \frac{V_o}{R_2 + (R_1 \parallel R_i)} + \frac{V_o \cdot A_V}{R_o} \quad (I)$$

و از تقسیم ولتاژ در شاخه ورودی:

$$V_o = \frac{R_1 \parallel R_i}{R_1 \parallel R_i + R_2} V_o \quad (I)$$

از جایگذاری معادله (I) در (I):

$$I_o = \frac{V_o}{R_o} \left( 1 + \frac{R_o}{R_2 + R_1 \parallel R_i} + A \frac{R_1 \parallel R_i}{R_1 \parallel R_i + R_2} \right)$$

نتیجاً خواهیم داشت:

$$Z_o = \frac{R_o (R_2 + R_i)}{R_o + A R_i} \approx \left( \frac{R_2 + R_i}{A R_i} \right) R_o$$

ملاحظه می شود که امپدانس خروجی این تقویت کننده خیلی کوچکتر از  $R_o$  (امپدانس خروجی OP.AMP) می باشد.

**مثال** برای تقویت کننده شکل (۲-۱) داریم:

$$A = 10000, R_o = 50 \Omega, R_i = 500 k\Omega, R_1 = 1.2 k\Omega, R_2 = 10^4 \Omega$$

مطلوبت  $Z_o$ ،  $Z_i$  و  $A_V$  برای این تقویت کننده.

حل: ضریب تقویت:

$$A_V = \frac{\frac{0.05}{10 + 0.05} (1 + 10^4) - 10^4}{1 + \frac{1.2}{500} + \frac{1.2}{10 + 0.05} (1 + 10^4)} = -8.325$$

برای اینکه  $A \gg 1$ ،  $R_o \ll R_2$

$R_i \ll R_1$  پس از روش تقریبی نیز

$$A_V \approx -\frac{R_2}{R_1} = \frac{-10}{1.2} = -8.333$$

دید می شود که هر دو جواب با تقریب بسیار خوبی برابر می باشند.

- امپدانس ورودی:

$$Z_{in} = 1.2 + 1 / \left( \frac{1}{500} + \frac{1 + 10^4}{10 + 0.05} \right) = 1.2 + 10^{-3} \approx 1.2 k\Omega$$

- امپدانس خروجی:

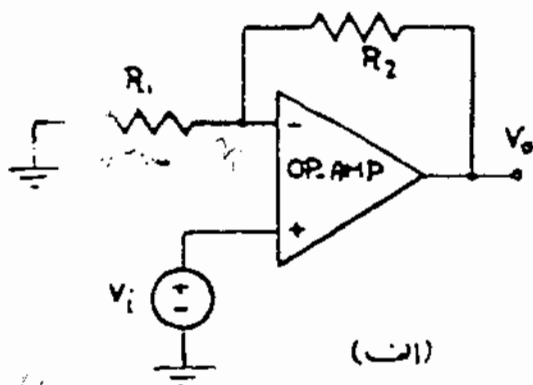
$$Z_o = \left( \frac{10 + 1.2}{10^4 \times 1.2} \right) 0.05 = 0.046 \Omega$$

Inverting amplifier:

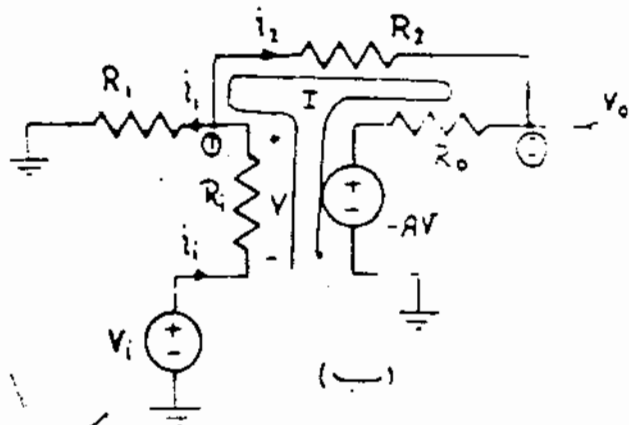
(۲.۲) تقویت کننده معکوس کننده:

شکل (۲.۳-الف) مدار یک تقویت کننده معکوس کننده، شکل (۲.۳-ب)

مدار معادل واقعی آنرا نمایش می دهد.



(الف)



(ب)

شکل (۲.۳)

- ضرب تقویت ولتاژ:

از KCL در گره (۱):

$$i_i = i_1 + i_2 \Rightarrow \frac{V_i - V_i}{R_1} = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2}$$

$$\therefore \left( \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_i} \right) = \frac{V_i}{R_1} + \frac{V_o}{R_2} \quad (I) \quad i_2 = \frac{V_o + AV}{R_o}$$

از KVL در حلقه (II) داریم:

$$V_i + V + AV = (R_2 + R_o) i_2 \Rightarrow V_i + (1 + h_{fe}) V = (R_2 + R_o) (V_o + AV) / R_o \quad (II)$$

$$V = V_i - V_i \quad (III)$$

از روابط (I)، (II)، (III) نتیجه می شود:

$$A_v = \frac{V_o}{V_i} = \left[ \frac{AR_2}{AR_2 - R_o} \left( \frac{1}{R_1 R_2 \parallel R_i} \right) - \frac{1}{R_1} \right] / \left[ \frac{R_2 \parallel R_o}{AR_2 - R_o} \left( \frac{1}{R_1 R_2 \parallel R_i} \right) + \frac{1}{R_2} \right]$$

اگر  $R_o \ll R_2$ ،  $R_i \gg R_1$ ،  $R_2 \gg R_1$ ،  $A \gg 1$  باشد در نتیجه:

$$A_v = \left( 1 + \frac{R_2}{R_1} \right)$$

$$i_1 = -i_2 \quad V_i = V_i$$

$$i_1 = \frac{V_i}{R_1} = \frac{V_i}{R_1}, \quad i_2 = \frac{V_i - V_o}{R_2} \Rightarrow \frac{V_i}{R_1} = \frac{V_o - V_i}{R_2} \Rightarrow \frac{V_o}{V_i} = \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که با این تقریب نیز همان جواب تیلی رسیدیم.  
در این مدار خروجی با درونی همانز بوده و تقریب تقویت به نسبت  $\frac{R_2}{R_1}$  بخش دارد.  
- امپدانس ورودی:

$$Z_i = V_i / i_i$$

$$i_i = \frac{V_i}{R_1} + \frac{V_i - V_o}{R_2} = V_i \left( \frac{1}{R_1} + \frac{1}{R_2} \right) - \frac{V_o}{R_2} \quad (II)$$

$$V_i = V_o - R_2 i_i \quad (III)$$

با توجه به رابطه (I) داریم:

$$V_i + (1+A)V = (R_2 + R_o)(V_o + AV) / R_o$$

$$\Rightarrow V_o = \left[ R_i (AR_2 - R_o) / (R_2 + R_o) \right] i_i + \left[ R_o / (R_2 + R_o) \right] V_i \quad (VI)$$

از روابط (II)، (III) و (VI) نتیجه می شود:

$$Z_{in} = \frac{V_i}{i_i} = \frac{R_i R_1 (1+A) + (R_i + R_1)(R_2 + R_o)}{R_1 + R_2 + R_o}$$

اگر  $R_o \ll R_2$ ،  $R_i \ll R_1$ ،  $AR_1 \gg R_2$  باشد، در نتیجه:

$$Z_{in} \approx R_i A / \left(1 + \frac{R_2}{R_1}\right)$$

مشاهده می شود که این

تقویت کننده دارای امپدانس ورودی بسیار بزرگی می باشد.

- امپدانس خروجی:

لحین تقریب

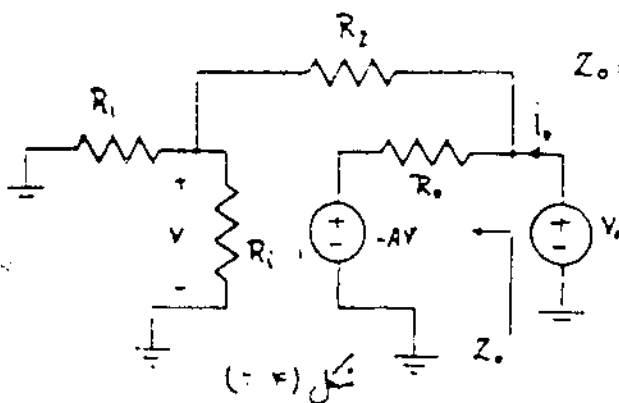
$$Z_o = \frac{V_o}{i_o} \Big|_{V_i=0}$$

امپدانس خروجی این تقویت کننده

برابر امپدانس خروجی تقویت کننده معکوس شده.

می باشد.

$$Z_o \approx R_o (R_i + R_1) / AR_1$$



شکل (۴)

تجربین:

ضرب تقویت و نازر  $(A_v)$ ، امپدانس ورودی  $(Z_i)$  و امپدانس خروجی  $(Z_o)$  را برای تقویت کننده معکوس کننده شکل (۲-۲) بدست آورید.

$$(A_v = 10^4, R_i = 50^k\Omega, R_o = 50^A, R_1 = 1.2^k\Omega, R_2 = 4.7^k\Omega)$$

تا سون دیدیم که قرار دادن مدل واقعی op.Amp در مدار با مدل ایده‌آل آن تفاوت چندانی نداشته است لذا op.Amp را بصورت ایده‌آل در نظر می‌گیریم.

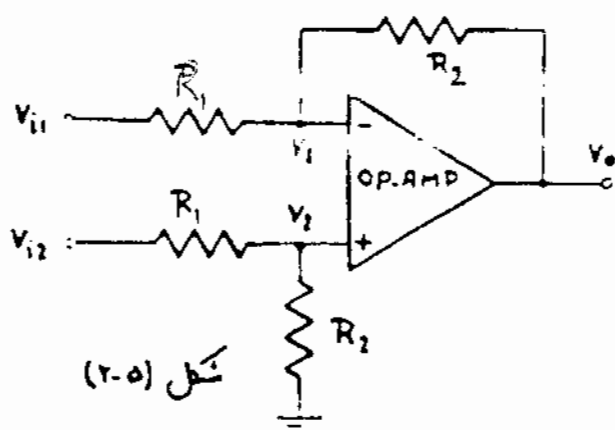
Difference Amplifier:

(۲-۳) تقویت کننده اختلاف:

در صورتیکه مقادیر اختلاف سیگنالهای ورودی مورد توجه ما باشد می‌توانیم

$$V_o = K(V_1 - V_2)$$

از مدار تقویت کننده شکل (۲-۵) استفاده نمایم.



شکل (۲-۵)

اگر تقویت کننده را در ناحیه خطی

در آن در نظر بگیریم با توجه به اصل جمع آثار داریم:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = \frac{R_2}{R_1 + R_2} V_{i2}$$

$$V_{i2} = 0 \Rightarrow V_{o1} = -\frac{R_2}{R_1} V_{i1} \quad (\text{تقویت کننده معکوس کننده})$$

$$V_{i1} = 0 \Rightarrow V_{o2} = \left(1 + \frac{R_2}{R_1}\right) V_2 = \frac{R_2}{R_1} V_{i2} \quad (\text{تقویت کننده معکوس نکننده})$$

$$\Rightarrow V_o = \frac{R_2}{R_1} (V_{i1} - V_{i2})$$

مثال: محاسبه  $V_o$  در مدار شکل (۲-۶)

$$V_{i1} = V_1, \quad V_{i2} = V_2$$

$$V_o = \frac{R_2}{R_1} (V_1 - V_2)$$

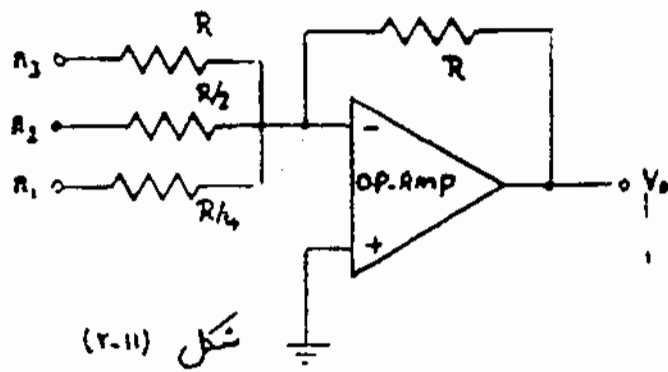
حل



اگر  $R_1 = R_2 = \dots = R_n = R$  باشد آنگاه:

$$V_o = -\frac{R_f}{R} (V_1 + V_2 + \dots + V_n)$$

این مدار در مدلهای دیجیتال به نالوک کاربرد زیادی دارد. شکل (۲-۱۱) یک نمونه از مدار مبدل (Binary) به اعشاری را نمایش می دهد.

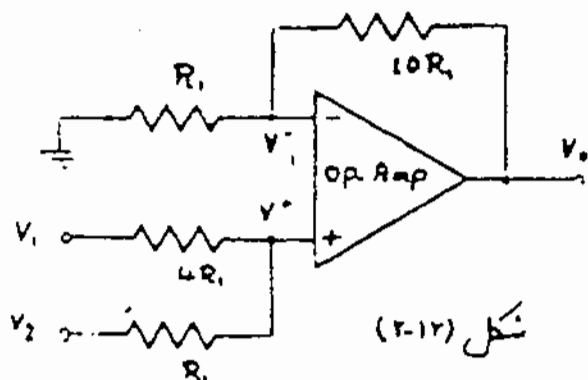


$$n_1 n_2 n_3 = n_1 \cdot 2^2 + n_2 \cdot 2^1 + n_3 \cdot 2^0$$

$$V_o = -(4n_1 + 2n_2 + n_3)$$

شکل (۲-۱۱)

مثال (۲-۱۲) محاسبه  $V_o$  در مدار شکل (۲-۱۲).



شکل (۲-۱۲)

حل: این مدار نسبت به  $V^*$  یک نولیت کننده می باشد. بنابراین:

$$V_o = \left(1 + \frac{10R_1}{R_1}\right) V^* = 11V^* \quad (I)$$

از تعریف جمع آثار داریم:

$$V^* = \frac{R_1}{R_1 + 4R_1} V_1 + \frac{4R_1}{4R_1 + R_1} V_2 = (1/5)V_1 + (4/5)V_2 \quad (II)$$

اگر معادله (I) را در (II) قرار دهیم:

$$V_o = \frac{11}{5} V_1 + \frac{44}{5} V_2$$

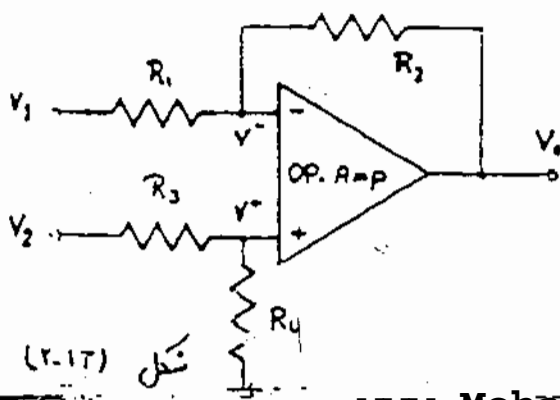
(۲-۵) تقریب کننده:

شکل (۲-۱۳) یک مدار

تقریب کننده را نشان می دهد که:

$$V_o = K_2 V_2 - K_1 V_1 \quad (K_1, K_2 > 0)$$

چون مدار صورت خلی عمل می کند



شکل (۲-۱۳)

بنابرین می توان از اصل جمع آثار استفاده کرد. یعنی:

$$V_o = V_{o1} + V_{o2}$$

$$V_2 = 0 \Rightarrow V_{o1} = (-R_3/R_1) V_1$$

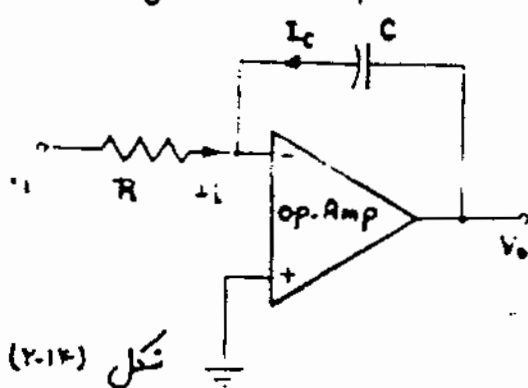
$$V_1 = 0 \Rightarrow V_{o2} = (1 + R_2/R_1) V^* = [(1 + R_2/R_1) R_4 / (R_3 + R_4)] V_2 = \frac{R_4}{R_1} \times \frac{R_1 + R_2}{R_3 + R_4} V_2$$

$$V_o = V_{o1} + V_{o2} = \frac{R_4}{R_1} \left( \frac{R_1 + R_2}{R_3 + R_4} \right) V_2 - \frac{R_3}{R_1} V_1 = K_2 V_2 - K_1 V_1$$

یکی از موارد  
استفاده نزدیک کننده

در مدارهای "Sensor" می باشد

Integrator:



(۲-۶) انتگرال گیر  
شکل (۲-۱۴) مدار یک انتگرال گیر

آمارگر را نشان می دهد

بازخوب به تبدیل لاپلاس:

$$I_i(s) = -I_c(s)$$

$$I_i(s) = V_i(s)/R$$

$$I_c(s) = V_o(s) CS$$

$$\Rightarrow V_i(s)/R = -V_o(s) CS \Rightarrow V_o(s) = \frac{-1}{RC} \frac{V_i(s)}{s}$$

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt'$$

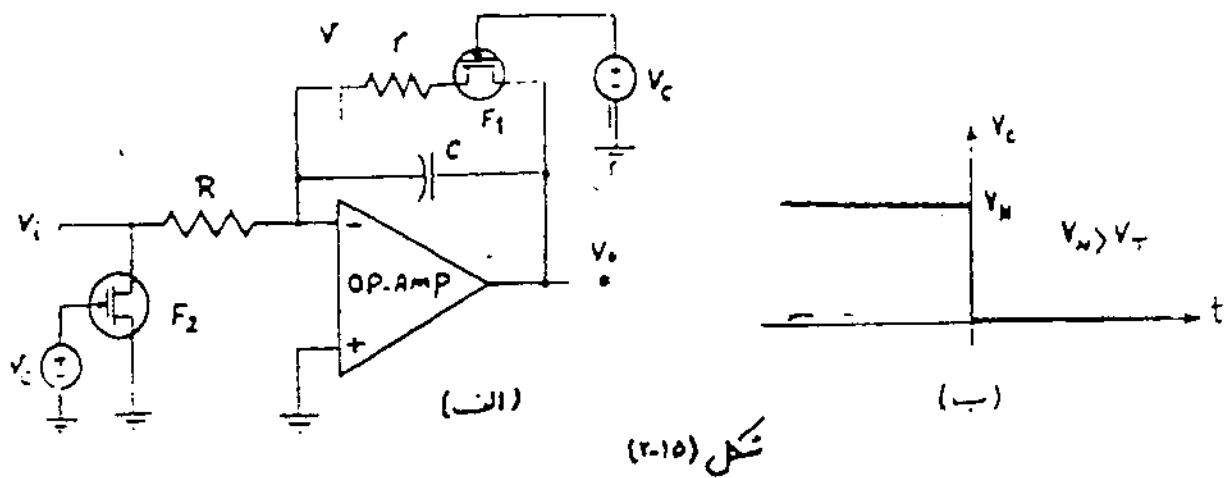
بازخوب به عکس تبدیل لاپلاس:

اگر خازن C در زمان اولیه

خیز داشته باشد آنگاه:

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt' + V_o(0)$$

شکل (۲-۱۵) یک نمونه از انتگرال گیر با شرایط اولیه را نشان می دهد



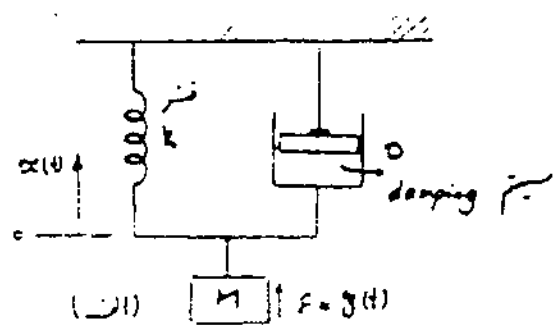
شکل (۲-۱۵)

در این مدار در زمانهای  $t < 0$   $V_c = V_M$  است. در نتیجه FET های  $F_1$  و  $F_2$  به صورت یک کلید بسته عمل می کنند و خازن  $C$  توسط منبع ولتاژ  $V$  با ثابت زمانی  $\tau = RC$  شارژ می شود. در زمان  $t = 0$   $V_c = 0$  شده و FET ها به صورت یک کلید باز عمل می کنند. برای زمانهای  $t > 0$  خواهیم داشت:

$$V_o(t) = \frac{-1}{RC} \int_0^t V_i(t') dt' + V$$

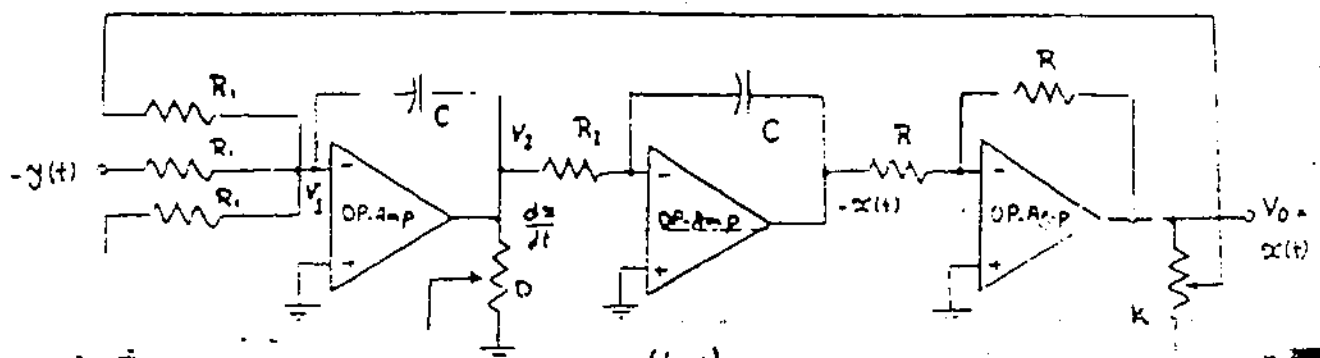
تذکره: در FET اگر شکل دین در سری متناوب باشد، این ترانزیستور می تواند از دو طرف جریان را عبور دهند.

مثال (۱) یک سیستم مکانیکی درجه دوم را برسد "ANALOG COMPUTER" شبیه سازی کنید.



شکل (۲-۱۶)

حل: شکل (۲-۱۷) یک سیستم مکانیکی درجه دوم را نشان می دهد.



(۱۲۳)

معادله دیفرانسیل حرکت جرم  $m$  به صورت زیر بیان می شود

$$\frac{d^2 x(t)}{dt^2} = \frac{1}{M} y(t) - \frac{K}{M} x(t) - \frac{D}{M} \frac{dx(t)}{dt} \quad (I)$$

۶-۱-۲) مدار شبیه سازی شده معادله دیفرانسیل (I) را نشان می دهد.  
اول این مدار عمل جمع و انتگرال گیری با هم انجام می شود.

$$V_2(t) = \int \frac{d^2 x(t)}{dt^2} dt = \frac{dx}{dt} = \frac{-1}{R_1 C} \int (-y(t) + D \frac{dx}{dt} + K x(t)) dt$$

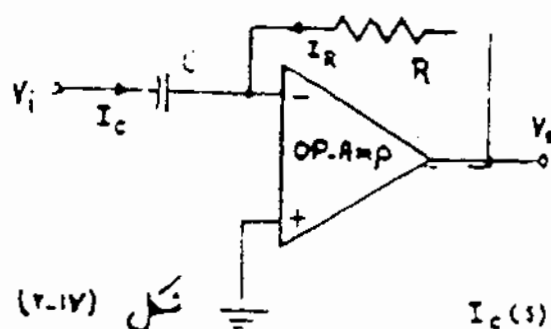
$$\frac{1}{R_1 C} = \frac{1}{M} \Rightarrow \underline{R_1 C = M}$$

$$\frac{-1}{R_2 C} = -1 \Rightarrow \underline{R_2 C = 1}$$

۶-۱-۳) معادلات دیفرانسیل زیر را از طریق کامپیوتر آنا لیز حل نمائید.

$$1) \quad 3 \frac{dx}{dt} + 5x = 5 \sin 100\pi t$$

$$2) \quad \frac{d^3 x}{dt^3} + 3 \frac{d^2 x}{dt^2} + 3 \frac{dx}{dt} + x = 4 \cos 4t$$



نکته (۶-۱۷)

$$I_C(s) = -I_R(s)$$

$$I_C(s) = V_i(s)CS \quad I_R(s) = \frac{V_o(s)}{R}$$

$$\Rightarrow V_o(s) = -RCS V_i(s) \Rightarrow V_o(t) = -RC \frac{dV_i(t)}{dt}$$

۶-۱-۴) شبیه سازی مدار یک  
انتگرال را نشان دهد  
۶-۱-۵) مدار تبدیل لاپلاس:

چون دامنه سیگنال ورودی مشتق گیر به فرکانس سیگنال ورودی بستگی دارد. با این تئور در دین این نکته را بیشتر از سیگنال ورودی تقویت می کنند، لذا در طراحی مدارها سعی می شود که از مشتق گیر کمتر استفاده شود.

تشریح:

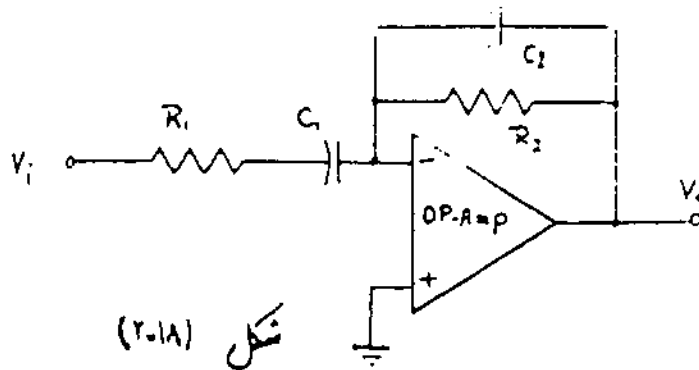
مدار شکل (۲-۱۸) را در نظر بگیرید.

الف: تابع تبدیل  $H(s) = \frac{V_o(s)}{V_i(s)}$  را بدست آورید.

ب: در صورتیکه  $R_1 C_1 = R_2 C_2$  باشد در چه محدوده فرکانسی مدار به صورت یک مشتق گیر عمل می کند.

ج: تابع تبدیل  $H(s)$  را برای  $C_1 \rightarrow \infty$  بدست آورده و محدوده فرکانسی که در آن مدار به صورت فیلتر پایین گذر عمل می کند را مشخص نمایید.

د: تابع تبدیل  $H(s)$  را برای حالت  $C_2 \rightarrow \infty$  بدست آورده و محدوده فرکانسی که در آن مدار به صورت یک فیلتر بالا گذر عمل می نماید را مشخص کنید.



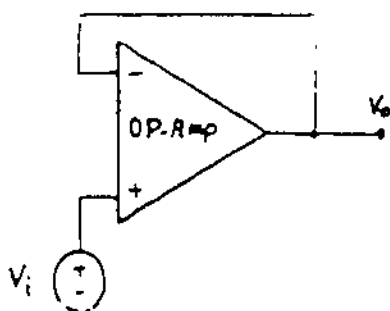
۲-۸) تبدیل ابعادش

اگر در مدار تقویت کننده معکوس

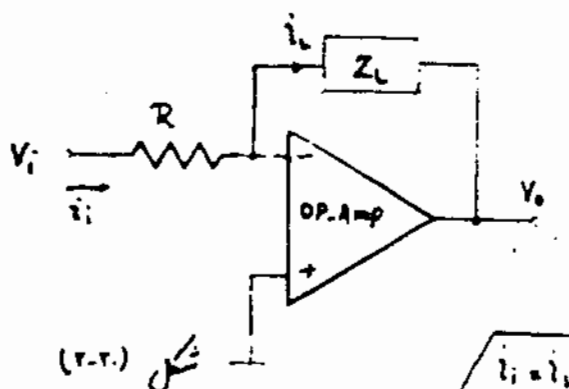
نکته که  $V_o = (1 + \frac{R_2}{R_1}) V_i$  می باشد  $R_2 \rightarrow \infty$

در نظر گرفته شود در نتیجه

$V_o = V_i$  می شود. [شکل (۲-۱۶)]



چون امپدانس ورودی این مدار خیلی بزرگ دامپدانس فرقی آن بسیار کوچک است به این مدار، مبدل امپدانس می گویند همچنین برای  $V_o = V_i$  به این مدار "Voltage follower" نیز گفته می شود. یکی از موارد استاد این مدار، در طبقه ورودی و نوساز می باشد.



(۲-۹) مبدل ولتاژ به جریان

شکل (۲-۲۰) یک مبدل ولتاژ

به جریان را نشان می دهد

یا جریان ورودی از بار  $Z_L$  است که به

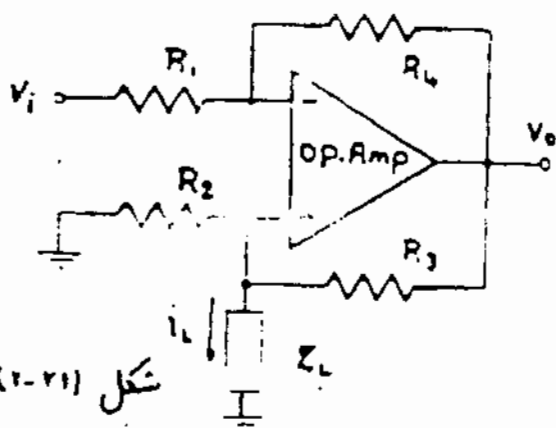
خود بار  $Z_L$  بکشی ندارد.

با بار  $Z_L$  را به یک منبع جریان متصل کردیم.

اگر بخواهیم یک ظرف بار را

به زمین متصل کنیم، می توانیم از مدار

شکل (۲-۲۱) استفاده کنیم.

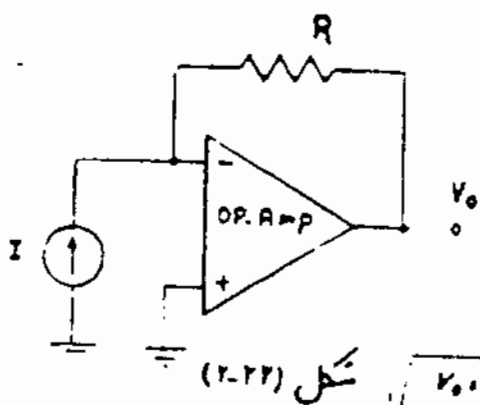


تمرین:

مدار شکل (۲-۲۱) را در نظر بگیرید.

ثابت کنید که اگر  $\frac{R_2}{R_1} \ll \frac{R_3}{R_1}$  باشد آنگاه:

$$i_L = -V_i / R_2$$



(۲-۱۰) مبدل جریان به ولتاژ

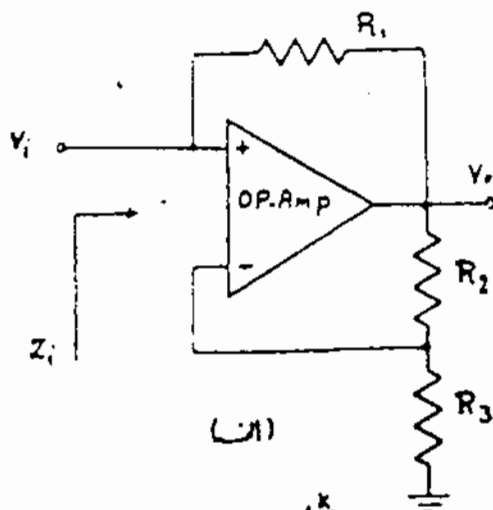
جریان که توسط ترانزیستور به در سر بار آن

در می شود متصل از بار است. یک منبع جریان

که به آن ولتاژ می رسد یک مدار جریان به ولتاژ این

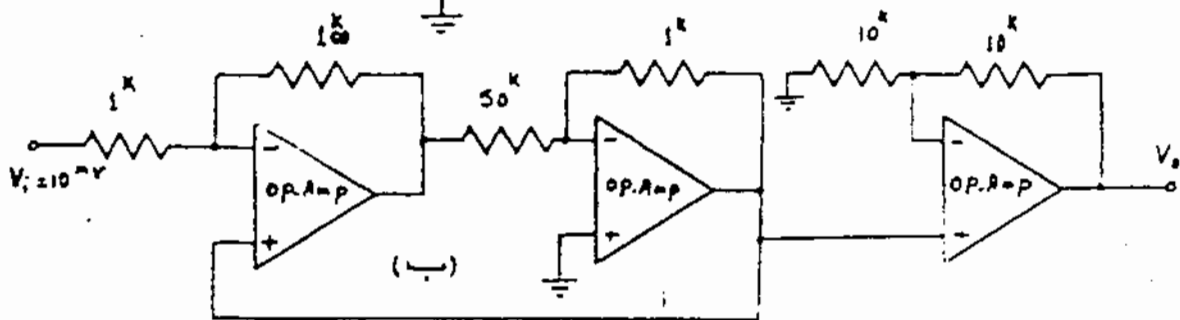
جریان را به ولتاژ تبدیل کرد. (ممكن (۲-۲۱)

### شماره های مختلف



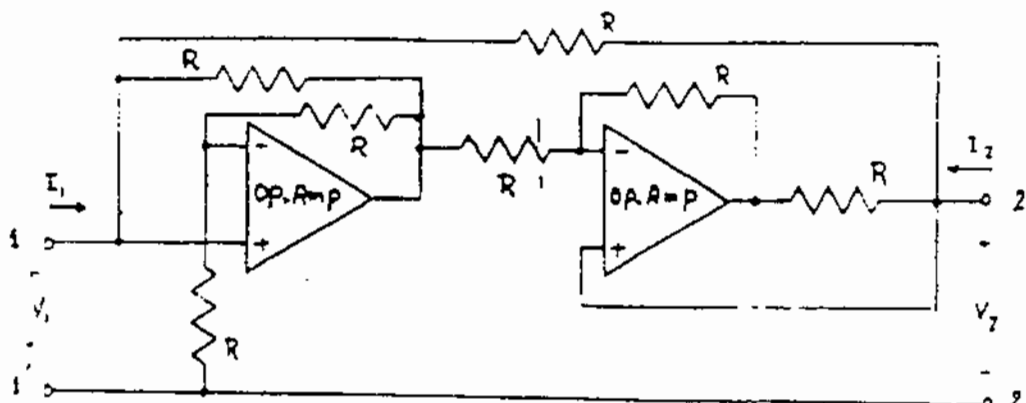
(الف)

۱. مطلوب است محاسبه  $Z_i$  برای  
شکل (۲-۲۳) و  $Z_o$  برای  
شکل (۲-۲۴).



شکل (۲-۲۳)

۲. پارامترهای مانرین  $Z_i$  را برای مدار شکل (۲-۲۴) بدست آورید. سپس  
 $Z_{in} = V_i / I_i$  را وقتی که مدار با تقریب  $C$  در درجه قرار دهیم بدست  
آورید. این امپدانس به چه مرتبه است؟ (این مدار Gyrator نامیده می شود)



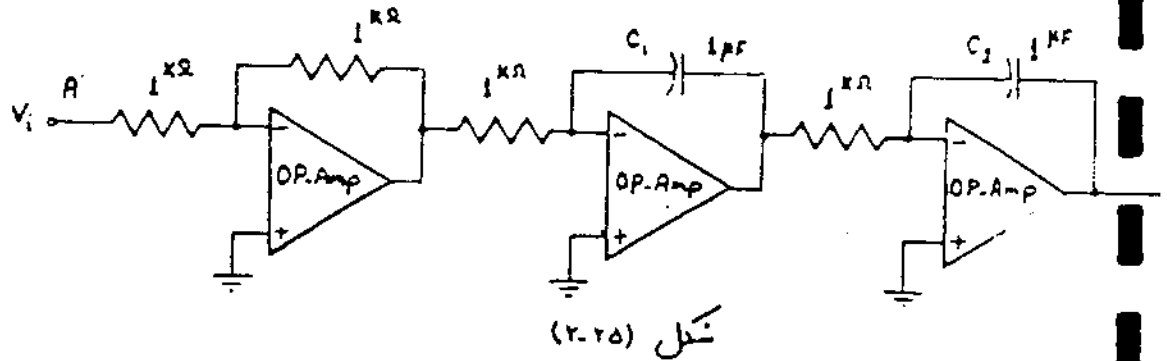
شکل (۲-۲۴)

۳. مدار شکل (۲-۲۵) را در نظر بگیرید.

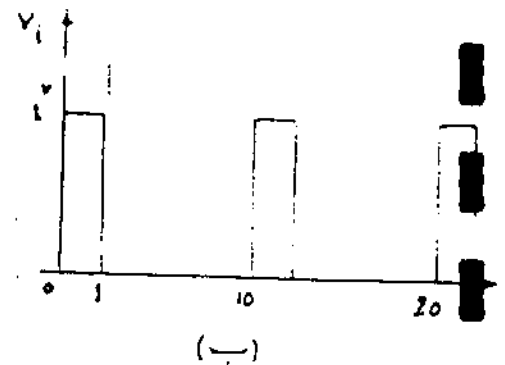
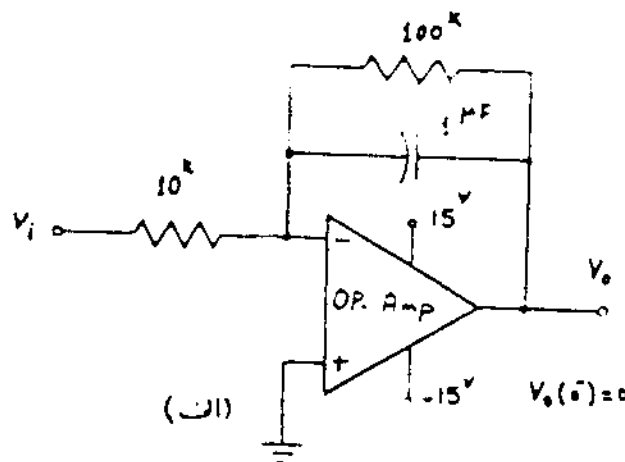
الف. مطلوب است  $A_v = \frac{V_o}{V_i}$

ب. اگر نقطه B را به نقطه A اتصال کوتاه کرده و نشان این مدار

به دو سر حازن  $C_2$  اعمال کنیم و سپس ولتاژ را برداریم. مطلوبیت  $V_o(t)$  در  $t > 0$  (در  $t = 0$  ولتاژ لحاظی ولتاژ اعمال شده است)



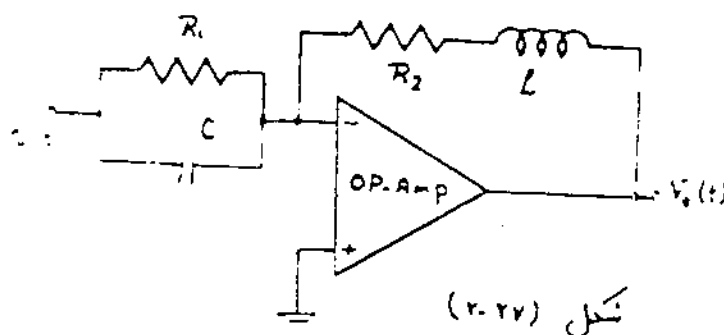
۴- ولتاژ خروجی مدار شکل (۲.۲۶-الف) را برای ورودی شکل (۲.۲۶-ب) درید. پس از چه مدت نویزت کننده انبساط می شود.



شکل (۲.۲۶)

برای مدار شکل (۲.۲۷) دهید که:

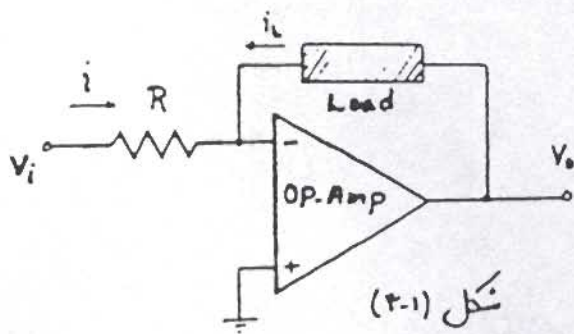
$$-V_o = \frac{R_2}{R_1} V + \left( R_2 C + \frac{L}{R_1} \right) \frac{dV}{dt} + LC \frac{d^2 V}{dt^2}$$





### ۳- کاربردهای غیر خطی OP.AMP :

OP.AMP در کاربردهای غیر خطی به دردمت مورد استفاده قرار می گیرند.



ا- OP.AMP در ناحیه خطی

باشد، روی عناصر بکار نرفته غیر خطی باشند.

شکل (۳-۱) یک نمونه از این حالت را

نشان می دهد.

$$i = \frac{V_i}{R} \quad i_- = i_L \quad v_L = f(i_L)$$

$$v_o = v_L = f(i_L) = f(-V_i/R)$$

ب- OP.AMP بصورت غیر خطی عمل کند. در این حالت OP.AMP دارد

ناحیه اشباع خود را می خورد.

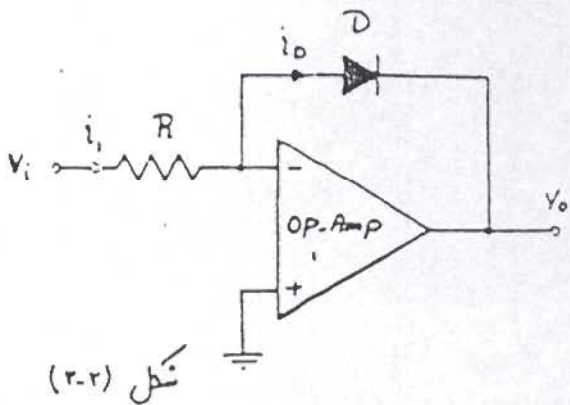
(۳-۱) تقویت کننده لگاریتمی :

اگر در تقویت کننده معکوس

کننده بجای مقاومت  $R_2$  یک دیود قرار

دهیم. تقویت کننده لگاریتمی بدست

می آید. [شکل (۳-۲)]



$$i_1 = i_0 \quad i_1 = V_i/R$$

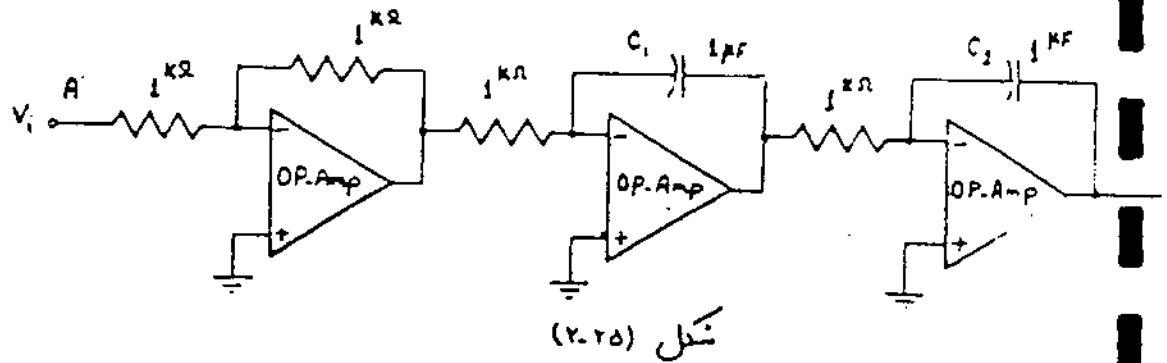
$$i_0 = I_s e^{-\frac{V_o}{V_T}} \Rightarrow \frac{V_i}{R} = I_s e^{-\frac{V_o}{V_T}} \Rightarrow V_o = -V_T \ln \frac{V_i}{RI_s}$$

$$\Rightarrow V_o = K_1 \ln K_2 V_i$$

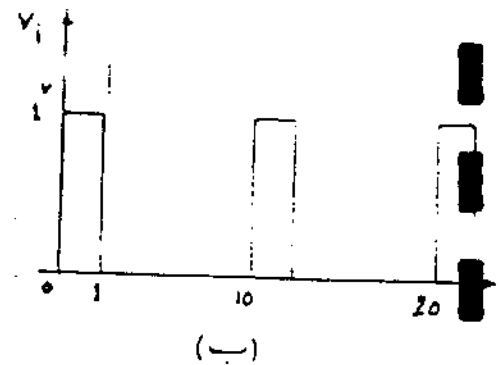
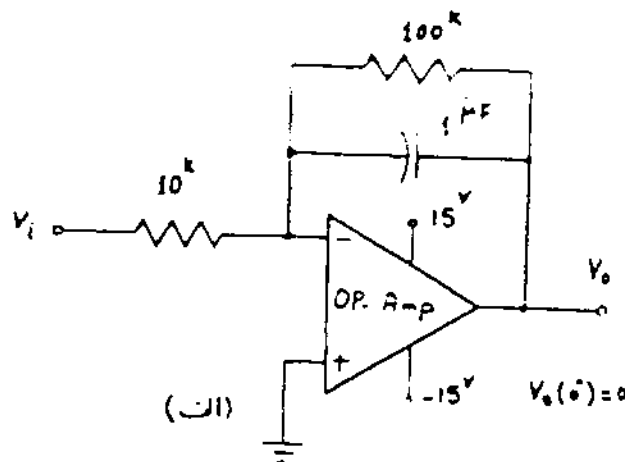
در بعضی از موارد بجای دیود

از یک ترانزیستور مطابق شکل (۳-۳)

ی به در سریازان  $C_1$  اعمال کنیم و سپس ولتاژ را برداریم. مطلوبیت  $V_o(t)$  در  $t > 0$  (در  $t = 0$  ولتاژ اعمال شده است)



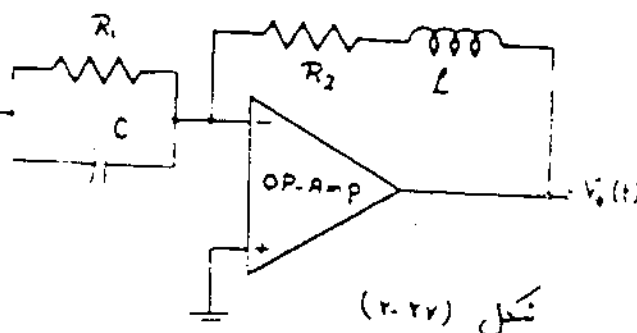
۴- ولتاژ خروجی مدار شکل (۲.۲۶-الف) را برای ورودی شکل (۲.۲۶-ب) درید. پس از چه مدت نویزت کننده اشباع می شود.

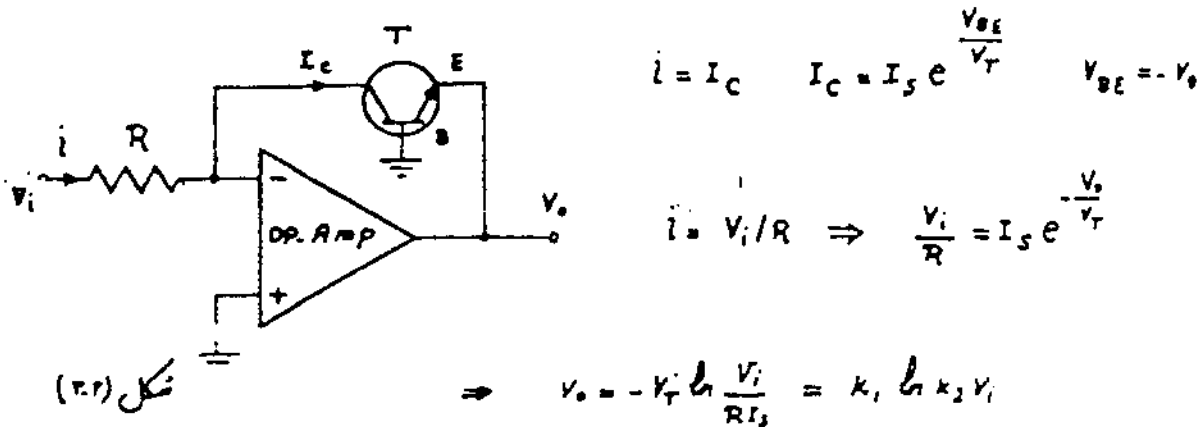


شکل (۲.۲۶)

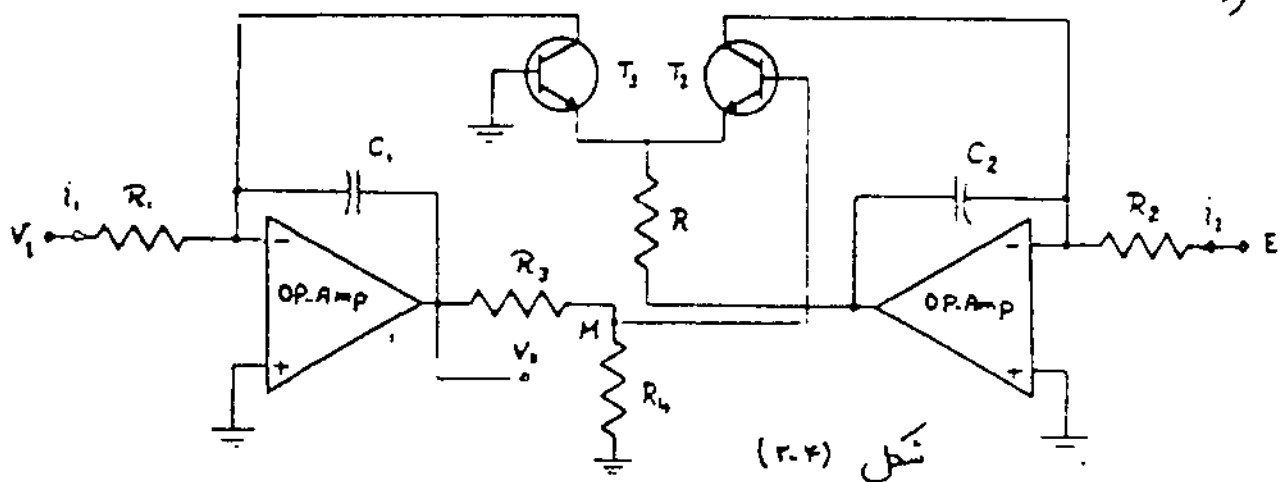
برای مدار شکل (۲.۲۷) دهید که:

$$-v_o = \frac{R_2}{R_1} v + \left(R_2 C + \frac{L}{R_1}\right) \frac{dv}{dt} + LC \frac{d^2 v}{dt^2}$$





در تئریت کننده های لگاریتمی چون  $V_o$  به  $V_T$  و  $I_s$  بستگی دارد و خود این پارامترها نیز با درجه حرارت تغییر می کنند در نتیجه این تئریت کننده نسبت به تغییرات درجه حرارت حساس می باشد. برای رفع این اشکال می توان از مدار شکل (۳-۳) استفاده کرد.



خازنهای  $C_1$  و  $C_2$  جهت پایداری AC مدار بکار رفته است.

$$i_1 = \frac{V_i}{R_1} = I_s e^{\frac{V_{BE1}}{V_T}} \quad (I) \quad i_2 = \frac{E}{R_2} = I_s e^{\frac{V_{BE2}}{V_T}} \quad (II)$$

از رابطه (I) را بر (II) تقسیم می کنیم:

$$\frac{V_i}{E} \cdot \frac{R_2}{R_1} = e^{\frac{V_{BE1}}{V_T}} / e^{\frac{V_{BE2}}{V_T}} \Rightarrow V_{BE1} - V_{BE2} = V_T \ln \left( \frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

$$V_{BE1} = -V_{BE2} \Rightarrow V_{BE2} = -V_T \ln \left( \frac{R_2}{R_1} \cdot \frac{V_i}{E} \right)$$

اگر جریان بس زار سنسور  $T_2$  صرطر ما بنم. آنگاه ارنسیم دناژ در کمر.  $H$ :

$$V_{B2} = \frac{R_4}{R_4 + R_3} V_o \Rightarrow V_o = -\frac{R_3 \cdot R_4}{R_4} V_T \ln\left(\frac{R_3}{R_1} \cdot \frac{V_i}{E}\right)$$

اگر  $R_3$  مت  $R_4$  را

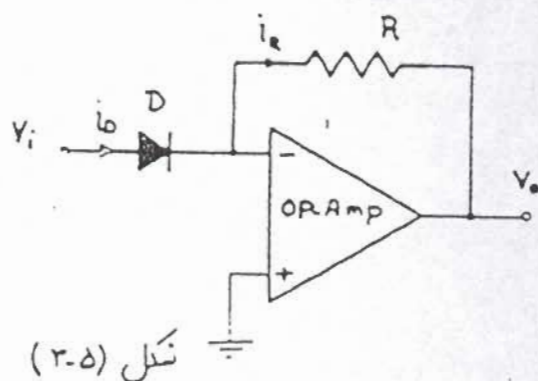
$$V_o = -\frac{R_3}{R_4} V_T \ln\left(\frac{R}{R_1 E} V_i\right)$$

جای مقاومت  $R_4$  از یک

$$\frac{\Delta R_4}{\Delta T} = \frac{\Delta V_T}{\Delta T} = \frac{\alpha}{q}$$

تر سنسور استفاده می کنیم در نتیجه:

بدین ترتیب یک تقویت کننده لگاریتمی که نسبت به تغییرات درجه حرارت نیز پایدار است، بدست می آید.



نکته (۳-۵)

تقویت کننده آنتی لگاریتمی:

اگر جای مقاومت و دیود را در تقویت کننده لگاریتمی عوض کنیم یک تقویت کننده آنتی لگاریتمی بدست می آید. [شکل (۳-۵)]

در این مدار:

$$i_D = I_s e^{\frac{V_D}{V_T}} = I_s e^{\frac{V_i}{V_T}} \quad i_R = \frac{-V_o}{R}$$

$$\Rightarrow \frac{-V_o}{R} = I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = -R I_s e^{\frac{V_i}{V_T}} \Rightarrow V_o = k_1 e^{k_2 V_i}$$

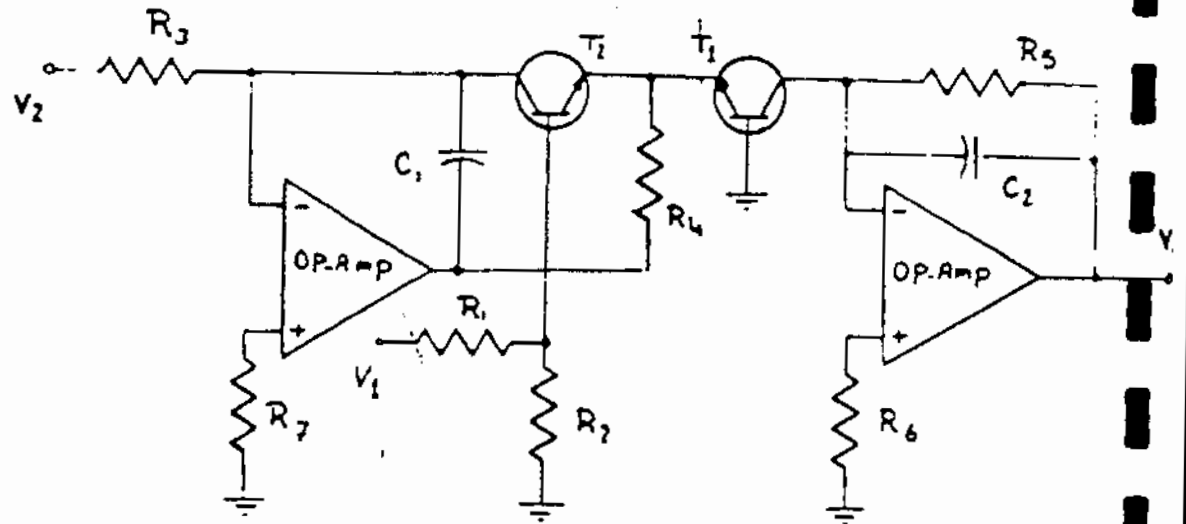
تشریح:

در مدار شکل (۳-۶) رابطی که خروجی  $V_o$  را به ورودی  $V_i$  و  $V_2$  مربوط می کند، بدست آورید و نشان دهید، در صورتیکه  $V_2$  مقدار ثابتی اعتبار گردد این مدار یک تقویت کننده آنتی لگاریتمی است و همچنین با انتخاب مناسب  $R_2$  به اندازه ای مناسب و از جنس PTC می توان درجه حرارت درونی

(۱۷)

کننده را از بین برد.

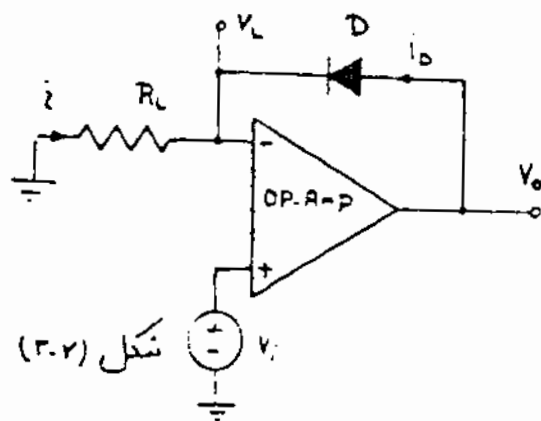
در صورتیکه  $V_2 = 15$  ،  $R_1 = 15.7^k$  ،  $R_2 = 1^k$  ،  $R_3, R_7 = 30^k$  ،  $R_4 = 2^k$  ،  $R_5 = R_6$  انتخاب گردد، معنی  $V_0$  بر حسب  $V_1$  را رسم کنید.



شکل (۳-۶)

- Rectifiers:

یکسو سازها:



شکل (۳-۷)  $V_1$

شکل (۳-۷) یک نمونه از مدار

برای موج را نشان می دهد.

نشان است که هدایت دیود D را

مرتبه تقویت OP.Amp را A فرض

کنیم. اگر دیود روشن باشد (D: on)

$$\begin{cases} -A(V_L - V_1) = V_0 \\ V_0 = V_1 + V_L \end{cases} \Rightarrow V_1 = (1 + \frac{1}{A}) V_L \cdot \frac{V_1}{A} = V_L$$

پس برای نیم موج توسط دیود

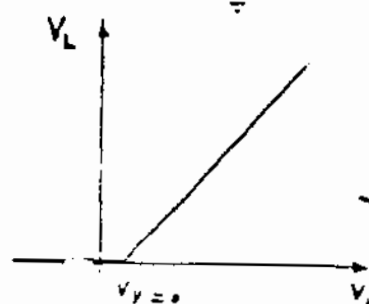
برای آنرا اعمال شده. کنتراز  $V_1$  باشد دیود از دو طرف

در عمل می تواند ... می توانیم نگوییم داشت

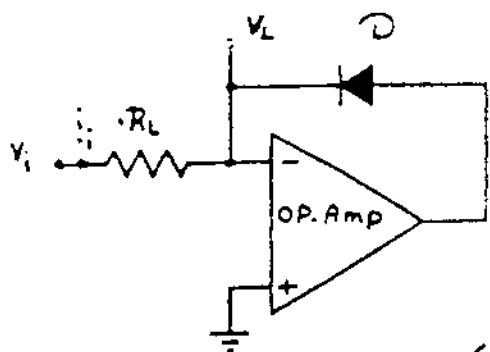
این مدار رفتار است مانند هدایت برابر

$$V_1 = V_0 / A = 0$$

بنابراین یک یکسو ساز برای موج ابراهام داریم داشت. [شکل (۳-۸)]



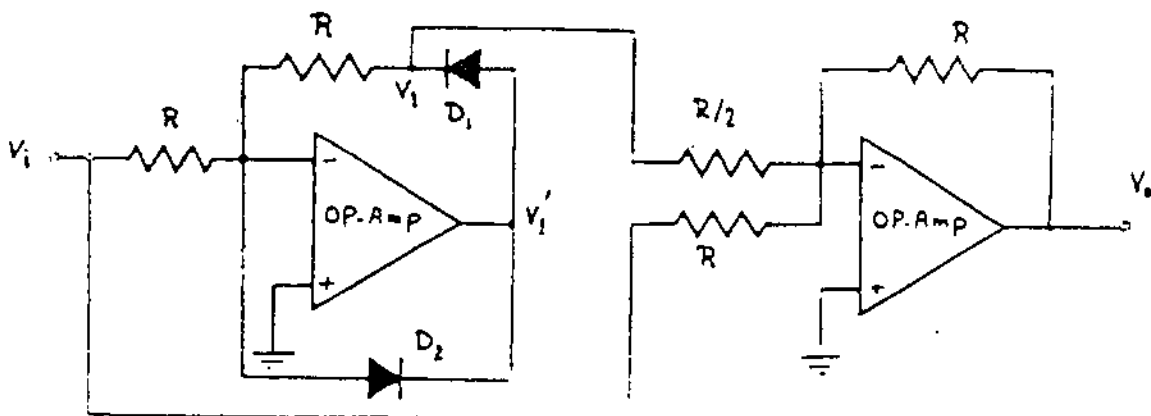
شکل (۳-۸)



شکل (۳-۹)

تقریباً  
مدار شکل (۳-۹) را بطور کلی بررسی  
کنید و مشخصه  $V_L$  و  $V_i$  آنرا بدست  
آوردید.

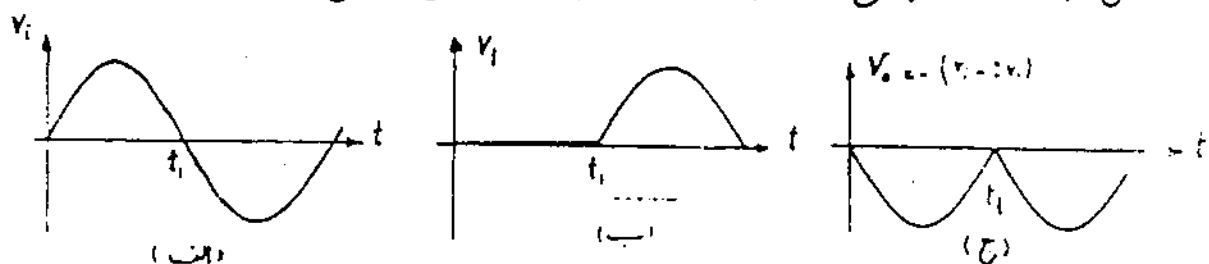
در یکساز تمام موج با استفاده از پیل دیود، در اشکال الفاسی زیر وجود داشت  
الف: بردن زمین مشترک بین دیتاز سینوسی و دیتاز یکساز شده.  
ب: لنت دیتاز ۲۷۵ رددی دیود  
این اشکالات را می توان با استفاده از مدار شکل (۳-۱۰) برطرف کرد.



شکل (۳-۱۰)

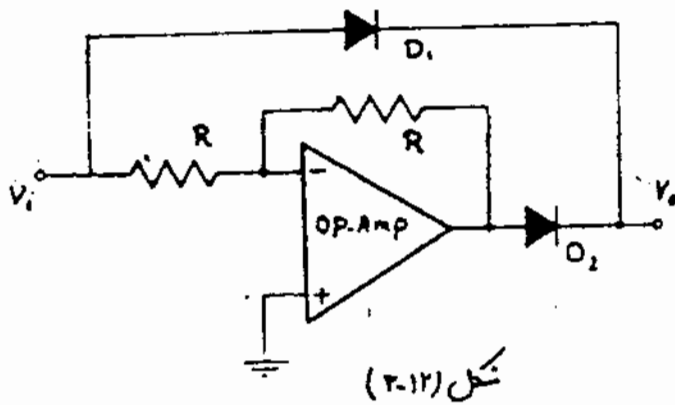
$$V_o = -(V_i + 2V_1') \quad \begin{array}{ll} V_i < 0 & D_2: \text{off} \quad D_1: \text{on} \\ V_i > 0 & D_2: \text{on} \quad D_1: \text{off} \end{array} \quad \frac{V_1'}{R} = -\frac{V_i}{R} \Rightarrow V_1' = -V_i$$

شکل (۳-۱۱) دیتازهای  $V_i$ ،  $V_1'$  و  $V_o$  را نسبت به زمان نشان می دهد.



شکل (۳-۱۱)

۱۳۳



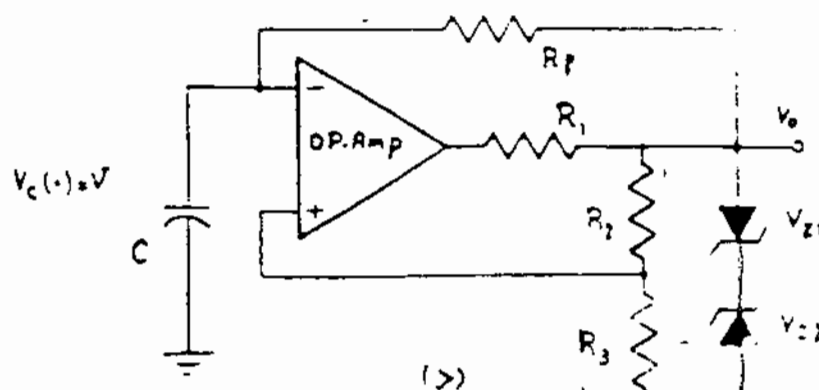
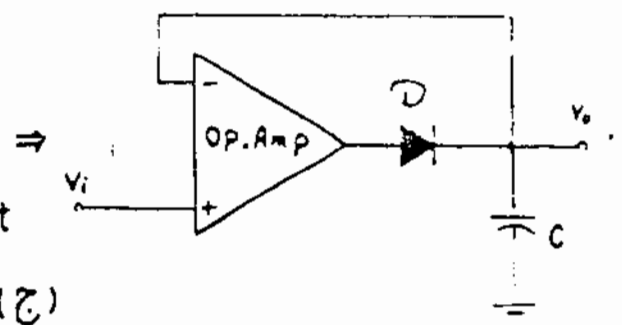
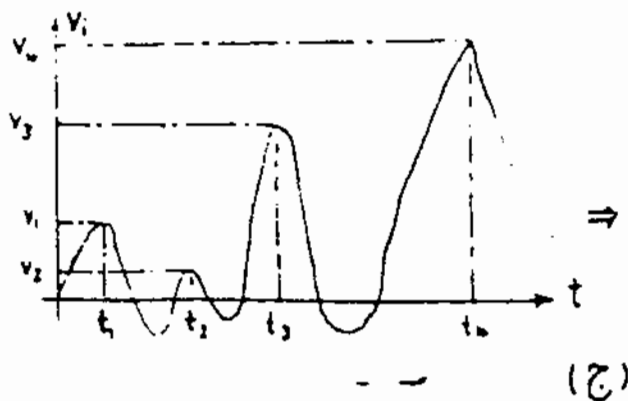
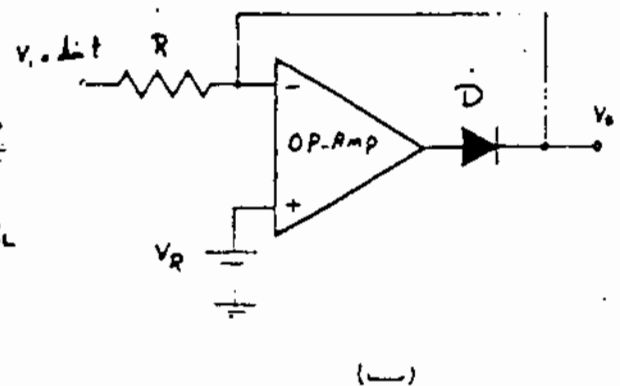
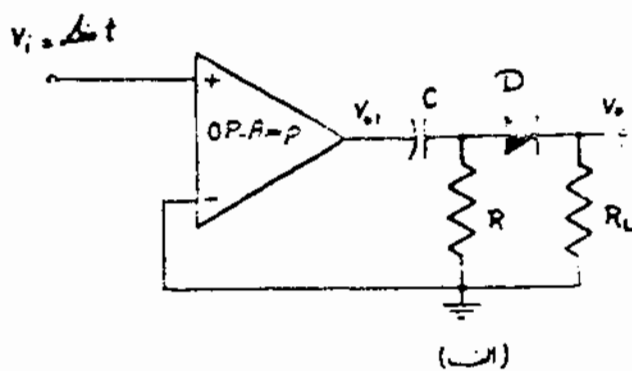
تقریب:

مشخصه: مدار \$V\_o-V\_i\$  
شکل (۳-۱۲) را بدست آورید.

تقریب:

« چند کاربرد دیگر OP.AMP »

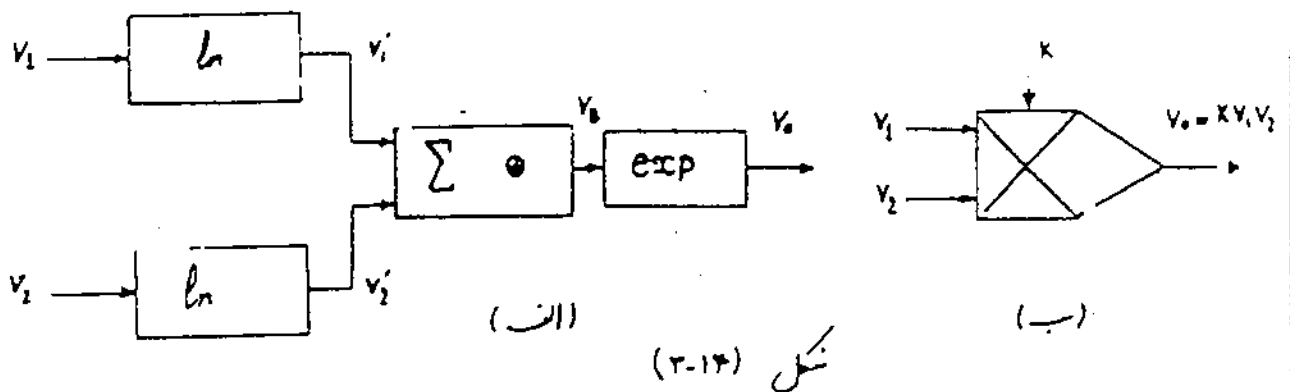
\$V\_o(t)\$ را برای هر یک از شکلهای (۳-۱۳) بدست آورده سپس کاربرد هر کدام از مدارها را شرح دهید.



شکل (۳-۱۳)

(۳.۴) ضرب کننده آنالوگ:

شکل (۳-۱۳) مراحل مختلف یک ضرب کننده آنالوگ در شکل (۳-۱۴) (ب) مدل نمائیش را نمایش می دهد.



$$\begin{cases} V_1' = k_1 k_2 V_1 \\ V_2' = k_1 k_2 V_2 \end{cases} \Rightarrow V_8 = k_3 (V_1' + V_2') = k_3 (k_1 k_2 V_1 + k_1 k_2 V_2) = k_1 k_2 k_3 V_1 V_2$$

$$V_o = k_5 \exp k_4 V_8 = k_5 \exp [k_4 k_1 k_2 k_3 V_1 V_2]$$

حال اگر  $k_4 k_1 k_2 k_3 = 1$  بگیریم:

$$\Rightarrow V_o = K V_1 V_2$$

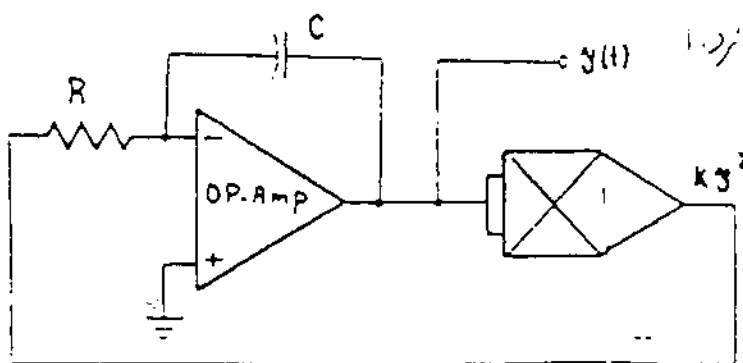
(مثال) با استفاده از بلوکهای انگرال کسبه و ضرب کننده، تابع  $y(t) = \frac{1}{1+t}$  برای زمانهای  $t \geq 0$  بدست آورید.

$$y(t) = \frac{1}{1+t} \Rightarrow \frac{dy}{dt} = \frac{-1}{(1+t)^2} = -y^2(t) \quad (I)$$

حل:

معادله دیفراسیل (I) را می توان

سرریز شکل (۳-۱۵) شبیه سازی کرد.



$$\frac{1}{RC} = \frac{1}{K} \Rightarrow RC = K$$

در نتیجه  $y(0) = 1$

$$y_c(0) = 1$$

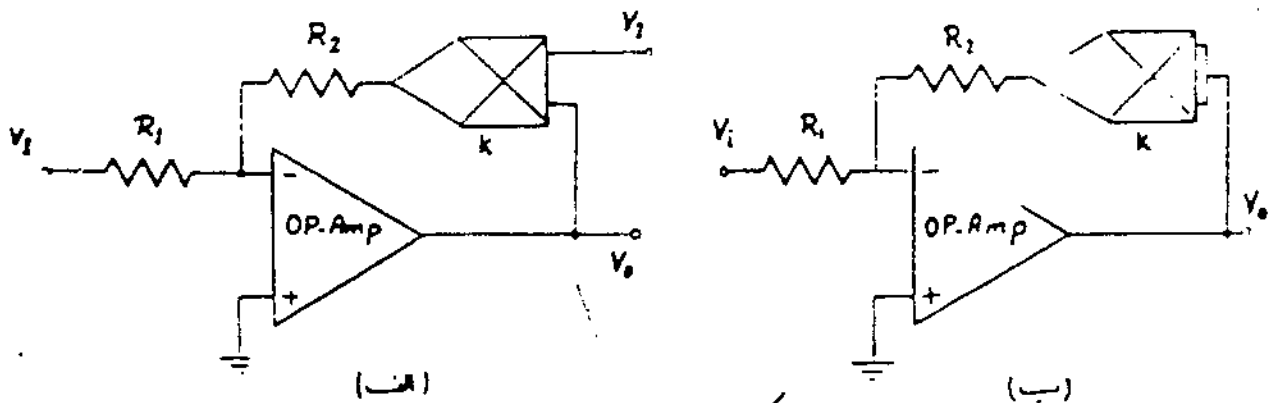
مدلر کامپیوتری شود.

شکل (۳-۱۵)



تشرین :

۱. مدارهای شکل (۳-۱۶) را در نظر بگیرید. فردی  $V_o$  را بر حسب  $V_i$  به دست آورده و کاربرد هر کدام را بیان کنید.



شکل (۳-۱۶)

۲. یک رنمز RMS سح را طراعی کنید.

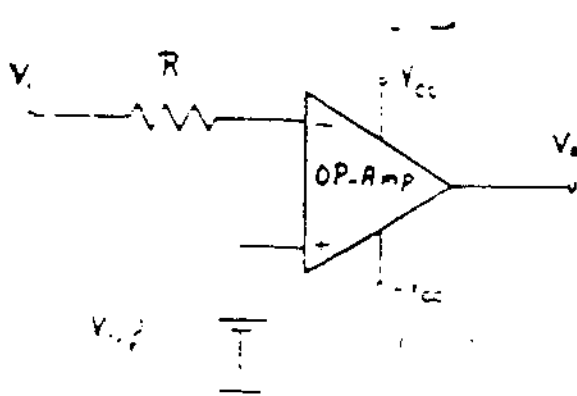
$$V_o = \sqrt{\frac{1}{T} \int_0^T V_i(t)^2 dt}$$

در کاربردهای غیر خطی که تاکنون بیان کردیم OP.Amp بهریت خطی و بعضی از الیهای کار رفته بهریت غیر خطی رفتار می کردند. حال همه کاربردهای غیر خطی را که خود OP.Amp بهریت غیر خطی عمل می کند بیان می کنیم.

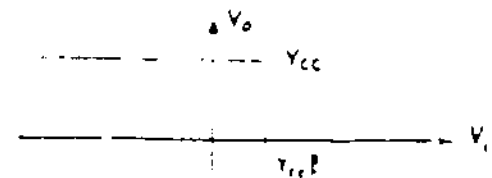
Comparator:

مقایسه کننده: (۳-۵)

شکل (۳-۱۷) یک مدار مقایسه کننده و شکل (۳-۱۸) شرف  $V_o$  را نشان می دهد.



شکل (۳-۱۷)



$$V_i < V_{ref} \Rightarrow V_o = V_{cc}$$

$$V_i > V_{ref} \Rightarrow V_o = -V_{cc}$$

مشاهده می شود که بدلیل نداشتن فیدبک مستقیم

OP.Amp وارد ناحیه اشباع می شود.

یکی از کاربردهای مهم نمایش کننده دیتا در سیستم های مبدل آنالوگ به دیجیتال.

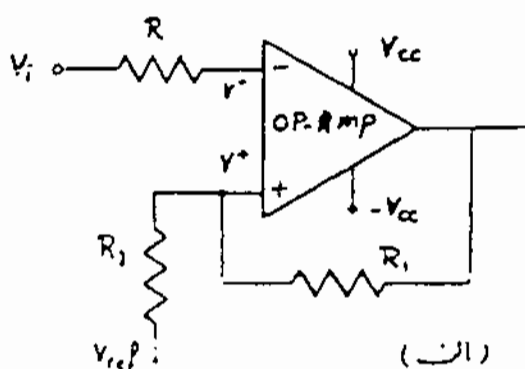
می باشد.

Schmitt Trigger :

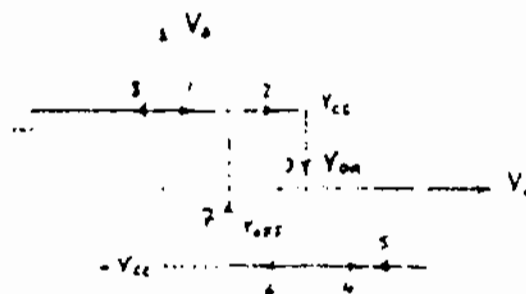
ترانزیستور اشعیت :

یکی دیگر از کاربردهای OP.Amp در حالت غیر خطی، استفاده از آن در انبساط

ترانزیستور است. شکل (۳-۱۸-الف) مدار یک انبساط ترانزیستور و شکل (۳-۱۸-ب) مشخصه  $V_o-V_i$  آنرا نشان می دهد.



(الف)



(ب)

شکل (۳-۱۸)

$$V_i < V^* \Rightarrow V_o = V_{cc} \quad , \quad V_i > V^* \Rightarrow V_o = -V_{cc}$$

$$V^* = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_o$$

$$V_{on} = \frac{R_1}{R_1 + R_2} V_{ref} + \frac{R_2}{R_1 + R_2} V_{cc}$$

$$V_{off} = \frac{R_1}{R_1 + R_2} V_{ref} - \frac{R_2}{R_1 + R_2} V_{cc}$$

بدلیل اینکه  $V_o$  دارای دو مقدار

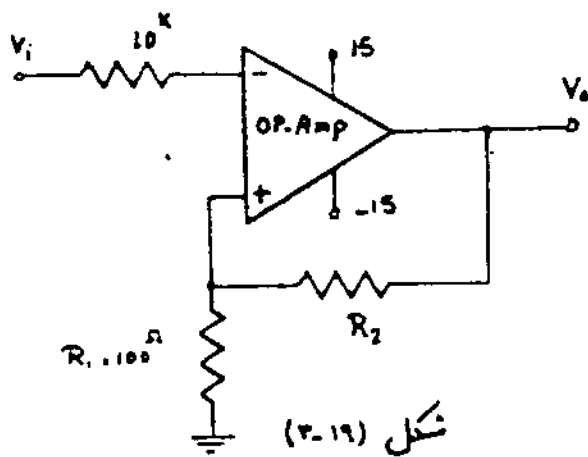
$\pm V_{cc}$  است در نتیجه  $V^*$  نیز دارای

دو مقدار  $V_{on}$  و  $V_{off}$  شده و بسبب

اینکه در خروجی  $V_o$  هysteresis وجود دارد.

یکی از کاربردهای مهم انبساط ترانزیستور

در اسیلوسکوپهای آنالوگ کاتدن است.



تقریباً

۱- مطلوب است مشتق  $V_o - V_i$

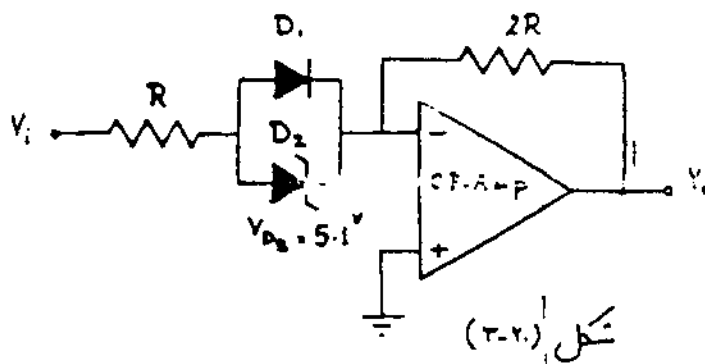
مدار شکل (۳-۱۹) در حالتان

الف.  $R_2 \rightarrow \infty$

ب.  $R_2 = 1 \text{ M}\Omega$

۲- با فرض ایده‌آل بودن دیودهای  $D_1$  و  $D_2$  در مدار شکل (۳-۲۰) مشتق  $V_o - V_i$

را برای این مدار بدست آورید.

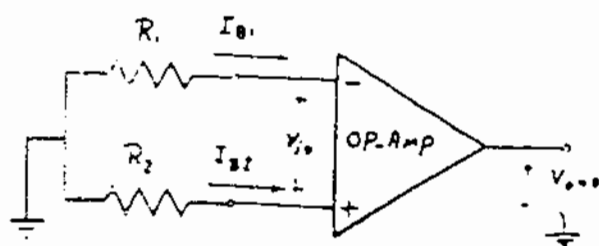


## ۲- مشخصات یک OP.AMP واقعی :

گفتیم که OP.AMP پس از آنکه کاملاً در حالت تعادل هستند، یعنی هنگامی که  $V_o = 0$  است  $V_o = 0$  می باشد. در صورتیکه یک OP.AMP واقعی به علت بکس بودن فرکانس پهنای ورودی در حالت تعادل نیست. این عدم تطبیق باعث مرور جریانهای بایاس متفاوت از ورودی های آن می شود. بنابراین برای به تعادل رسانیدن خروجی تعویض کننده، احتیاج به اعمال دناژین بین ورودی های آن می باشد. علاوه بر این مشخصات، محدودیهایی نیز برای یک OP.AMP واقعی وجود دارد که برای طراحی سیستمهای عملی دارای اهمیت خاص است. این مشخصات توسط کارخانه سازنده در اعتبار مصرف کننده قرار می گیرد. در اینجا ما چند مشخصه مهم OP.AMP را بیان می کنیم.

۱. جریان بایاس ورودی (INPUT BIAS CURRENT) :

تلف مجموع جریانهای ورودی یک OP.AMP را در حالت  $V_o = 0$  : جریان بایاس ورودی می نامند.



$$I_B = \frac{I_{B1} + I_{B2}}{2} \quad V_o = 0$$

شکل (۲-۱) جریانهای

شکل (۲-۱)

بایاس را در حالت تعادل

۲. جریان آفست ورودی (INPUT OFFSET CURRENT) :

تفاضل جریان های وارد شونده به ترانزیستورهای ورودی یک OP.AMP در حالت تعادل  $(V_o = 0)$  را جریان آفست ورودی می نامند.

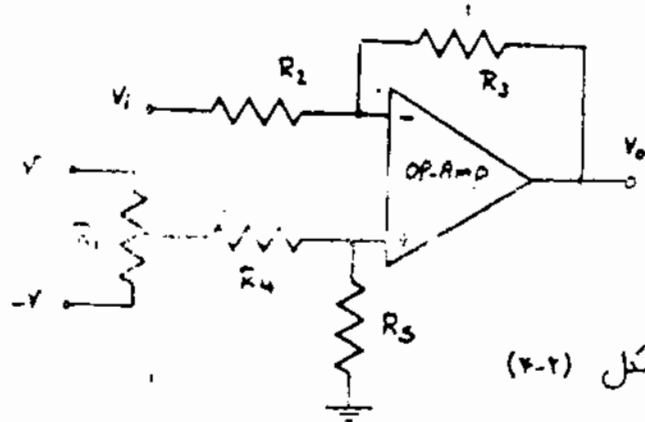
$$I_{io} = I_{B1} - I_{B2} \quad V_o = 0$$

نشان جریان آفست ورودی (INPUT OFFSET CURRENT DRIFT):

تغییرات جریان آفست ورودی به تغییرات درجه حرارت را، رانش جریان ورودی  $(\frac{\Delta I_o}{\Delta T})$  می نامند.

رنش آفست ورودی (INPUT OFFSET VOLTAGE):

رنش آفست ورودی، رنشی است که باید بین ترمینالهای ورودی نزد  $(V_{io})$  تا خروجی OP.AMP در حالت تعادل  $(V_{o=0})$  باشد [شکل (۴-۱)]  
 طبق، هنگام استفاده از OP.AMP باید رنش آفست را برای تنظیم کردن ورودی های آن اعمل کنیم. شکل (۴-۲) یک نمونه از مدارهای تنظیم OP.AMP



شکل (۴-۲)

رانش رنش آفست ورودی (INPUT OFFSET VOLTAGE DRIFT):

رنش تغییرات رنش آفست ورودی به تغییرات درجه حرارت را، رانش آفست ورودی  $(\frac{\Delta V_{io}}{\Delta T})$  می نامند.

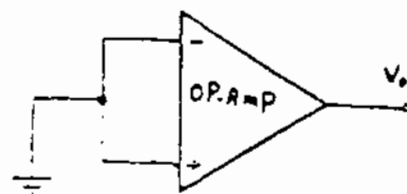
رنش آفست خروجی (OUTPUT OFFSET VOLTAGE):

اندازه رنش آفست خروجی در

ورودی های OP.AMP زمین

نامند رانش آفست خروجی

[شکل (۴-۳)]



شکل (۴-۳)

۷- محدوده رانازای مشترک ورودی (INPUT COMMON MODE RANGE):  
محدوده رانازای مشترک ورودی که طبقه دیفرانسیل ورودی OP.AMP بهریت  
خطی عمل می‌کند.

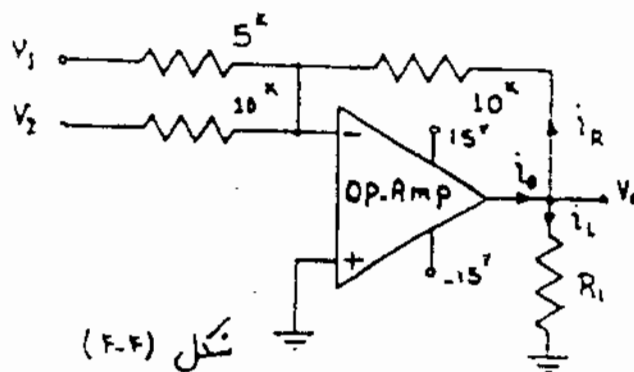
۸- محدوده رانازای ورودی دیفرانسیل (INPUT DIFFERENTIAL MODE RANGE):  
محدوده رانازای ورودی دیفرانسیل که به رانازای آن محدود OP.AMP بهریت  
خطی عمل می‌کند.

۹- محدوده دامنه خروجی (OUTPUT VOLTAGE RANGE):  
حد اکثر دامنه راناز خروجی که می‌توان بدون اسوجاج در یافت نمود. ( $V_{omax}$ )

مثال ۱ مدار شکل (۴-۴) را در نظر بگیرید. در صورتیکه راناز و جریان ماکزیم بار خروجی  
OP.Amp  $V_{omax} = \pm 10$  و  $I_{omax} = \pm 15^{mA}$  باشد مطلوب است:

الف: حد اعلی بار  $R_L$  وقتی راناز خروجی حد اکثر مقدار خود را داشته باشد.  
ب: نسبت الف را تکرار کنید در صورتیکه یکس بار  $R_L$  بجای آنکه زمین

شود به  $-15^V$  وصل شود.



$$i_o = i_R + i_L$$

$$i_o < i_{max}$$

حل الف:

$$\Rightarrow \frac{V_{omax}}{10^k} + \frac{V_{omax}}{R_L} < i_{omax} = 15^{mA} \Rightarrow \boxed{R_L \geq 714 \Omega}$$

حل ب:

$$\frac{V_o - (-V_{cc})}{R_L} + \frac{V_o}{10^k} < i_{omax} \quad V_o = V_{omax} \Rightarrow \frac{-10 + 15}{R_L} + \frac{10}{10^k} < 15^{mA} \Rightarrow \boxed{R_L \geq 18 k\Omega}$$

۱- پهنای باند توان بر ( FULL POWER BANDWIDTH ) :

محداکثر فرکانس موج سینوسی خروجی با دامنه ماکزیم مجاز را پهنای باند توان بر می نامند.

۱۱- سرعت چرخش ( SLEW RATE ) :

ماکزیم تغییرات زمانی ولتاژ خروجی op-amp را سرعت چرخش می نامند و بهررت - SR نشان می دهند.

برای سیگنالهای سینوسی با دامنه  $V_m$  داریم:

$$\left( \frac{dv_o}{dt} \right)_{max} = V_m \omega = SR$$

مثال ۲) در صورتیکه حداقل سرعت چرخش یک نوع ترانزیستور کننده عملیاتی  $SR = 25 \text{ V}/\mu\text{s}$  و ماکزیم ولتاژ خروجی کار آن  $V_{omax} = \pm 10$  باشد. مطلوبیت حداقل پهنای باند نام قدرت این نوع ترانزیستور کننده.

حل:

$$i.e. = V_m \sin \omega t \quad V_{omax} = \pm 10 \text{ V} \Rightarrow V_m = 10 \text{ V}$$

$$\frac{dv_o}{dt} = V_m \omega \cos \omega t \quad SR = \omega V_m \Rightarrow f = \frac{SR}{2\pi V_m} = \frac{25 \text{ V}/\mu\text{s}}{2\pi \times 10} \Rightarrow f = 400 \text{ kHz}$$

تقریر:

در صورتیکه برای یک نوع ترانزیستور کننده عملیاتی  $SR = 1 \text{ V}/\mu\text{s}$  ،  $V_{omax} = \pm 10 \text{ V}$  ،  $V_{cc} = \pm 15 \text{ V}$  باشد مطلوبیت ماکزیم دامنه یک ولتاژ سینوسی بدون اعوجاج خروجی برای فرکانسهای  $1 \text{ kHz}$  ،  $10 \text{ kHz}$  ،  $100 \text{ kHz}$  - - -

۱۲- ضرب عدد سیگنال مشترک ( CMRR )

۱۳- فرکانس قطع حلقه باز ( OPEN LOOP CUTOFF FREQUENCY )

۱۴- بهای باندن که فریب نویز پذیر واحد است (UNITY GAIN BANDWIDTH)

همچنین علاوه بر مشخصات گفته شده، ممکن است مشخصات دیگری نیز توسط کارخانه سازنده OPAMP داده شود.

جدول (۴-۱) پارامترهای یک نمونه از OPAMP را در دمای  $25^{\circ}\text{C}$  بیان می‌کند.

$100^{\mu\text{A}}$	جریان بایاس ورودی ( $I_B$ )
$20^{\mu\text{A}}$	جریان آفست ورودی ( $I_{io}$ )
$0.1^{\mu\text{A}/^{\circ}\text{C}}$	رانش جریان آفست ورودی ( $\frac{\Delta I_{io}}{\Delta T}$ )
$5^{\text{mV}}$	ولتاژ آفست ورودی ( $V_{io}$ )
$5^{\mu\text{V}/^{\circ}\text{C}}$	رانش ولتاژ آفست ورودی ( $\frac{\Delta V_{io}}{\Delta T}$ )
$100^{\text{dB}}$	CMRR
$2^{\text{V}/\mu\text{s}}$	سرعت جرمش (SR)
$1^{\text{MHz}}$	فرکانس فریب نویز واحد
$50^{\text{kHz}}$	بهای باند توان بر
$100000$	فریب نویز طبقه باز (A)
$100^{\Omega}$	امپدانس خروجی طبقه باز ( $R_o$ )
$1^{\text{MR}}$	امپدانس ورودی طبقه باز ( $R_i$ )
$10^{12}\Omega$	امپدانس ورودی با طبقه FET

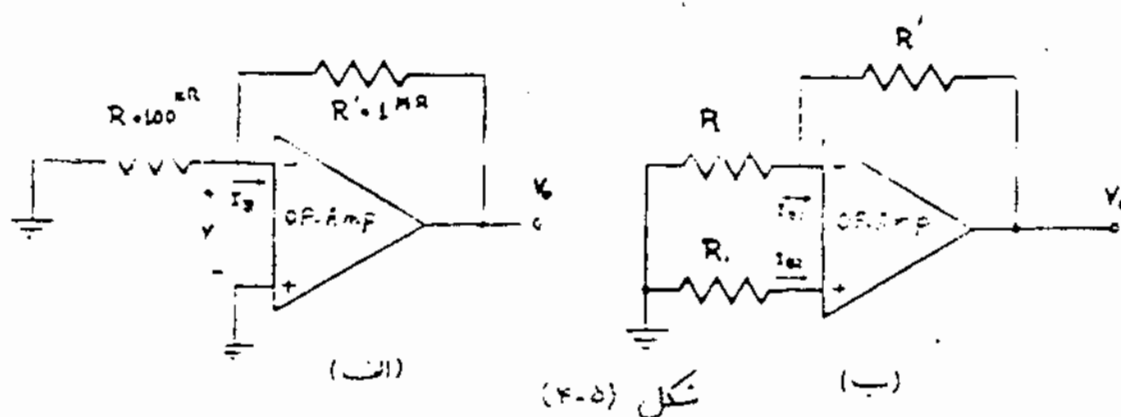
جدول (۴-۱)

مثال: انتخاب فریب نویز و نویز کنتراست نسبت OPAMP هنگامیکه دارای



بسیار دردی باشد دارای شکل یکسان نشان داده شده در شکل (۴-۵-الف) می باشد.  
 با هر نظر کردن از دست راست آفت دردی، دست از dc فردی  $V_o$  را که برابری جریان  
 بایاس دردی ایجاد می شود، را به دست آورید. (فرض شود که  $I_B = I_{B1} = I_{B2}$  و از  
 معادیر جدول (۴-۱) استفاده کنید)

ب: چگونه می توان از جریان بایاس را از بین برد، طوری که  $V_o = 0$  باشد.  
 ج: بازجه به مدار اصلاح شده در قسمت (ب) دست از فردی  $V_o$  را در  
 حالتیکه  $I_{O1} - I_{O2} \neq 0$  باشد به دست آورید.  
 د: اگر  $I_{B1} = 0$  باشد، مقدار  $V_o$  بایاس مقدار غیر صفر  $V_o$  چند خواهد بود؟  
 ه: در حالتیکه  $I_{B1} \neq 0$  و  $V_o \neq 0$  باشد  $V_o$  را به دست آورید.



علی: الف: می خورید خنده شد. اگر فرض کنیم (الف)  $I_B = 100 \mu A$  می رود که باشد  
 آنگاه. الف دست از بین دردی های آن بسیار ناچیز می شود. (ب)  $V_o = 0$  با این هیچ  
 جریانی در مقاومت  $R$  برقرار می شود. و جریان  $I_B$  باید از مقاومت  $R'$  عبور کند  
 در نتیجه  $V_o = R' I_B$  می گردد.

$$V_o = 100 \times 10^{-6} \times 10^6 = 0.1 V = 100 mV$$

ب: مطابق شکل (۴-۵-ب) یک مقاومت  $R$  بین دردی منت دز می  
 امده می گیم. اگر  $V_o = 0$  باشد در این صورت  $R$  و  $R'$  موازی هم قرار گرفته و دست از  
 بین می رود و برابر  $I_B (R \parallel R')$  خواهد شد. چنان دست از بین

$$-I_{B1}R = -I_{B2}(R \parallel R')$$

در دسی های op-amp تا بجز است باین:

$$I_{B1} = I_{B2} \quad \text{در این حالت}$$

$$R_1 = R \parallel R' = \frac{100 \times 11000}{11100} = 99.9 \text{ k}\Omega$$

ج. در شکل (ب-۴-۵) از  $I_{B2} = I_{B1} = I_{B0}$

استاد می‌گیریم. در قسمت (ب) نشان داده شد که به علت ورود  $I_{B1}$  به دو ورودی مثبت و منفی، ولتاژ خروجی  $V_o$  صفر می‌شود حال اگر مدار را غلطی در نظر گرفته و از اصل جمع آثار استاد بگیریم. در قسمت اول جریان ورودی متنی را  $I_{B1}$  در نظر می‌گیریم که خروجی در این حالت  $V_{o1}$  می‌شود در قسمت دوم جریان متنی را  $I_{B0}$  در جریان ورودی مثبت را صفر در نظر می‌گیریم. چونکه انت ولتاژ روی مقاومت  $R$  تقریباً صفر است در نتیجه جریان  $I_{B0}$  از داخل مقاومت  $R'$  عبور می‌کند. باین:

$$V_{o2} = -I_{B0}R' \quad V_o = V_{o1} + V_{o2} = -20 \times 10^{-9} \times 10^6 = -20 \text{ mV}$$

علامت  $V_o$  منفی نیست زیرا  $I_{B0}$  می‌تواند مقدار مثبت ریاضی داشته باشد.  
د. اگر  $I_{B0} = I_{B1}$  باشد در این صورت  $I_{B1} = I_{B2}$  خواهد شد و ولتاژی که در خروجی ناشی از  $I_{B0}$  بود، صفر خواهد بود. باین اگر  $V_{o1}$  باشد می‌توان فرض کرد که در شکل (ب-۴-۵) جریانهای بایاس صفر بود. ولتاژ  $V_{i0}$  بین دو دسی های op-amp صفر می‌باشد. بازجه به این فرض انت ولتاژ روی مقاومت  $R_1$  صفر بود. (برای  $I_{B1} = 0$ ) ولتاژ  $V_{i0}$  که در در سر مقاومت  $R$  قرار می‌گیرد باعث ایجاد جریان  $V_{i0}/R$  در این مقاومت می‌شود. این جریان در مقاومت  $R'$  نیز برقرار شده (چون  $I_{B2} = 0$ ) در اینجا خواهیم داشت:

$$V_o = \frac{V_{i0}}{R} (R + R') = V_{i0} \left(1 + \frac{R'}{R}\right) = 5 (1 + 10) = 55 \text{ V}$$

د. اگر  $V_{i0}$  و  $I_{B0}$  هر دو حالت صفر باشند بازجه به اصل جمع آثار، خواهیم داشت:

$$V_o = -I_{B0}R' + V_{o1} \left(1 + \frac{R'}{R}\right)$$

جایگاه مناسب

## بخش ۶

### تقویت کننده های فیدبک دار

بطور کلی منظور از فیدبک، برگشت دادن قسمتی از سیگنال خروجی (جریان و ولتاژ) تقویت کننده به ورودی آن است. شبکه های فیدبکی که در طراحی مدارهای الکترونیکی بکار گرفته می شوند به دو دسته زیر تقسیم بندی می شوند.

۱. فیدبک مثبت
  ۲. فیدبک منفی
- فیدبک مثبت در عمل برای ساختن نوسان سازها و مدارهای غیر خطی (تریاتر) مورد استفاده قرار می گیرد که در این بخش فقط به چند نمونه از آنها را مورد بررسی قرار می دهیم. فیدبک منفی دارای خواص پس بوده و بطور گسترده ای در طراحی تقویت کننده های بکار می رود. و بطور کلی می توان مزایا و معایب آنرا به شرح زیر بیان کرد.

• مزایا •

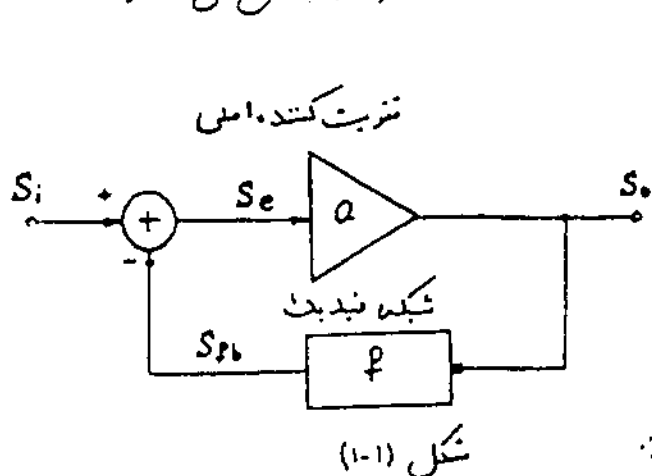
۱. ثبات بهره تقویت کننده.
۲. افزایش نسبت سیگنال به نویز در خروجی.
۳. کاهش اغوجاج
۴. افزایش پهنای باند
۵. تغییر امپدانس ای ورودی و خروجی بنا به مورد استفاده.

• معایب •

۱. کاهش بهره تقویت کننده.
۲. امکان ایجاد نوسانات در تقویت کننده.

## ۱- بررسی خواص فیدبک منفی

شکل (۱-۱) مدل نمایی یک تقویت کننده فیدبک دار را نمایش می دهد. که



$S_i$  و  $S_o$  به ترتیب سیگنالهای ورودی

و خروجی هستند که می توانند

از نوع ولتاژ و یا جریان باشند.

شکله فیدبک که ورودی آن سیگنال

$S_o$  است، دارای تابع تبدیل  $p$

بوده و خروجی آن سیگنال  $S_{pb}$  می باشد.

در قسمت ورودی مدار سیگنال

$S_{pb}$  از  $S_i$  کم می شود و سیگنال  $S_e$  (Error Signal) را بوجود می آورد که این

سیگنال ورودی تقویت کننده اصلی می باشد.

با توجه به شکل (۱-۱) خواهیم داشت:

$$\Rightarrow S_o = \frac{a}{1 - ap} S_i = \frac{a}{1 + T} S_i \quad (I) \quad \text{که } T = ap \text{ را ضریب تقویت}$$

حلقه باز (Loop Gain) می نامند.

که اگر  $T > 0$  فیدبک منفی و  $T < 0$  باشد فیدبک مثبت می شود.

در تقویت کننده های فیدبک ولری که مورد بحث قرار خواهیم داد، شکله

فیدبک آنها را در اکثر موارد غیر فعال و متاد منی مد نظر می گیریم.

(۱-۱) نسبت بهره تقویت کننده:

در بخش اول، قبل از دیدیم که مشخصات یک تقویت کننده، مثلا ضریب

تقویت آن، بستگی زیادی به مشخصات ترانزیستور و الاینها و اکثر تشکیل دهنده مدار

دارد و بدلیل اینکه پارامترهای این الیها نسبت به شرایط کار و درجه حرارت تغییر می کنند. لذا ضریب تقویت الیگونه مدارها نیز ثابت نمی باشد. با توجه به رابطه (۱) اگر  $\alpha \gg 1$  باشد.

$$A_v = \frac{S_o}{S_i} = \frac{a}{1 + \alpha \beta} \Rightarrow A_v = \frac{a}{\alpha \beta} = \frac{1}{\beta} \quad \text{در نتیجه}$$

مشاهده می شود که در این حالت ضریب تقویت کل مدار، به  $\beta$  بستگی نداشته و فقط به  $\beta$  بستگی دارد. و در صورتیکه شبکه فیدبک مشکل از یک مجموعه مقادیر اهمی باشد، به سادگی می توان مقادیر آنها را از جنس های مخصوصی تهیه نمود که در اثر تغییر عوامل نظیر درجه حرارت، رطوبت، ... دارای مقادیر تقریباً ثابتی باشند. بنابراین ضریب انتقال شبکه فیدبک ( $\beta$ )، در نتیجه ضریب تقویت کل مدار ( $A = 1/\beta$ ) تقریباً ثابت خواهند بود.

برای بدست آوردن تغییرات نسبی  $A$  از طریق رابطه (۱) دیفرانسیل می گیریم:

$$A = \frac{a}{1 + \alpha \beta} \quad \delta A = \frac{(1 + \alpha \beta) - \alpha \beta}{(1 + \alpha \beta)^2} \delta a = \frac{1}{(1 + \alpha \beta)^2} \delta a$$

$$\Rightarrow \frac{\delta A}{A} = \left[ \frac{1}{(1 + \alpha \beta)^2} \delta a \right] / \left[ \frac{a}{1 + \alpha \beta} \right] = \frac{1}{1 + \alpha \beta} \frac{\delta a}{a} \quad (۲)$$

مشاهده می شود که تغییرات نسبی ضریب تقویت کل مدار نسبت به ضریب تقویت، تقویت کننده اصلی ( $1 + \alpha \beta$ ) برابر کاهش یافته است. (نسبت ضریب تقویت مدار)

(۱-۲) کاهش نویز و یا افزایش سیگنال به نویز:

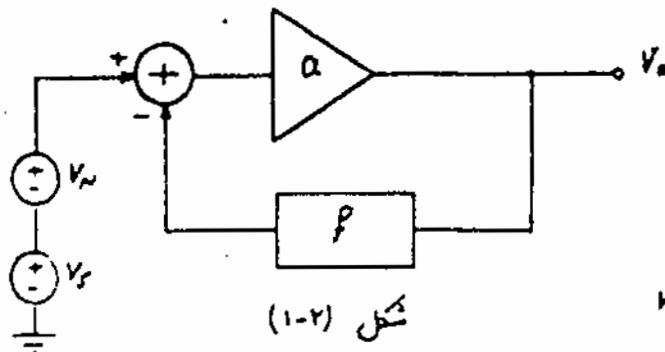
در تقویت کننده ها، علاوه بر سیگنال ورودی مطلوب، سیگنالهای رบกวนی با مطلوب دیگر نیز وجود دارند که تعدادی از آنها را می توانند که بطور کلی به این

عوامل، اغتشاش و بانویزی می‌گیرند. و بعنوان مثال می‌توان راجل منبع تغذیه، نویز حرارتی مقاومتها و نویز ایجاد شده در آلامنهایی اکتیو را نام برد. برای بررسی این موضوع در مدل ریاضی بکارگرفته شده  $V_N$  را شاغلر نویز  $V_S$  را شاغلر سیگنال در نظر می‌گیریم.

اگر نویز مستقیماً به ورودی

سیستم وارد شود (مثل شکل ۱-۲)

آنگاه طبق اصل جمع آثار می‌توان نوشت:



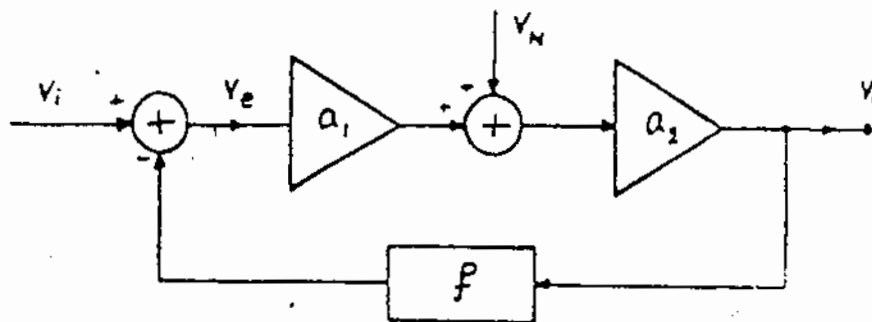
$$V_o = \frac{a}{1+af} V_N + \frac{a}{1+af} V_S \Rightarrow \frac{S}{N} = \frac{V_S}{V_N}$$

مشاهده می‌شود که در این حالت نسبت سیگنال به نویز تغییری نکرد. یعنی

مدار بین سیگنال و نویز هیچ فرقی قائل نمی‌شود.

حال اگر یک نویز بکنند. بانویز کم (Low Noise Amplifier) را

ضریب نویز  $a_1$  را به ابتدای مدار اضافه کنیم و منبع نویز را بعد از آن در نظر بگیریم. [شکل (۱-۳)]



آنگاه خواهیم داشت:

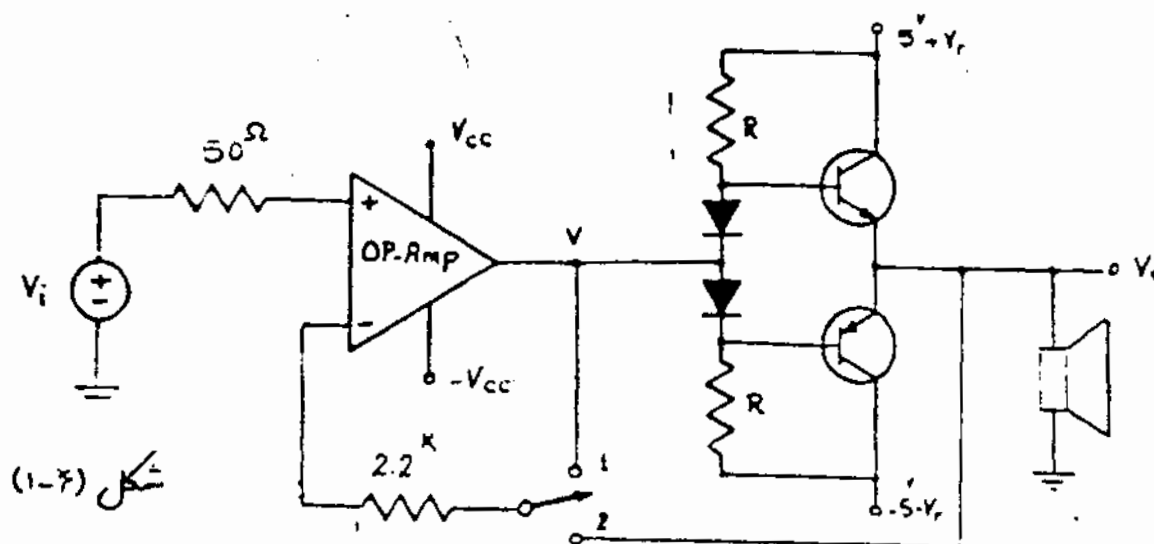
$$V_o = a_2 (a_1 V_e + V_N) \quad V_e = V_i - f V_o$$

$$\Rightarrow V_o = \frac{a_1 a_2}{1 + a_1 a_2 f} V_i + \frac{a_2}{1 + a_1 a_2 f} V_N \Rightarrow \boxed{\frac{S}{N} = a_1 \frac{V_i}{V_N}}$$

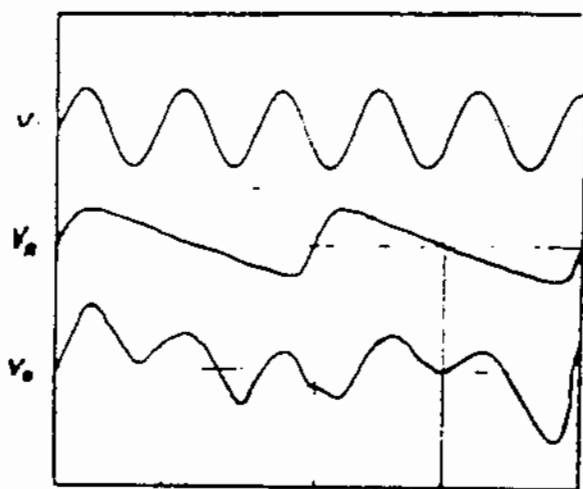
مشاهده می‌شود

که در هر دو نویز بکنند. نسبت سیگنال به نویز برابر نویز  $V_N$  نویز شده است.

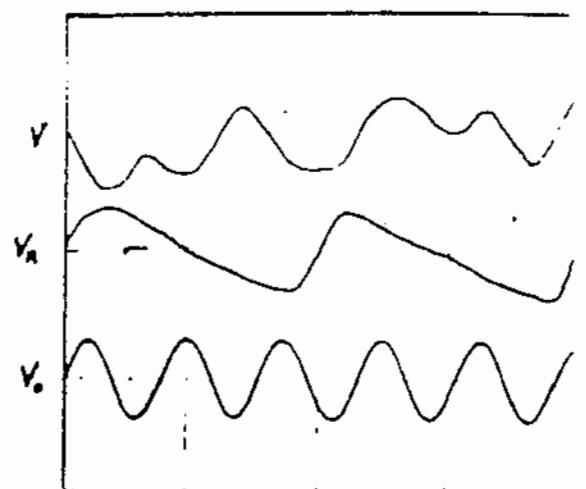
به دلیل بزرگ بودن جریان منبع تغذیه در طبقه های مافت فیلترهای که بتوانند  
جریان موجود آمده را حذف نمایند، بسیار گران قیمت می شود. در صورتیکه در طبقه های  
اول آن، جفت ایکه تقویت کننده در سیکنالهای جریان کو بکتری کار می کنند لذا از این  
رد به دلیل منبع تغذیه آنها بسیار ساده و ارزان می باشد. شکل (۵-۴) یک تقویت  
کننده قدرت و یک مدار  $op\ Amp$  بعنوان تقویت کننده باوایز کم را نشان می دهد.



معنی تشنگی انتر ریبیل در فرد جی مدار می نمود



(الف) بدون فیدبک

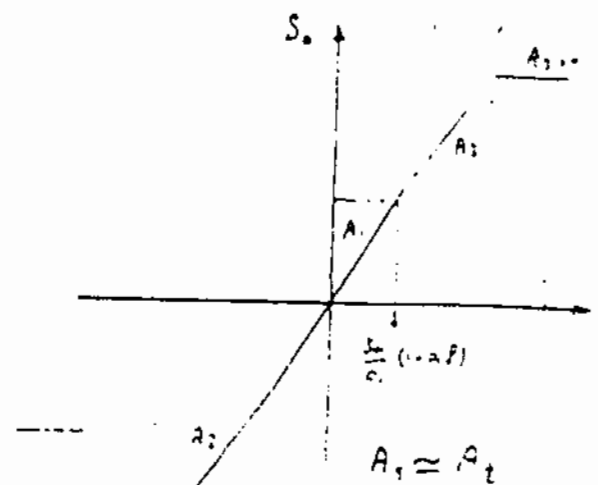
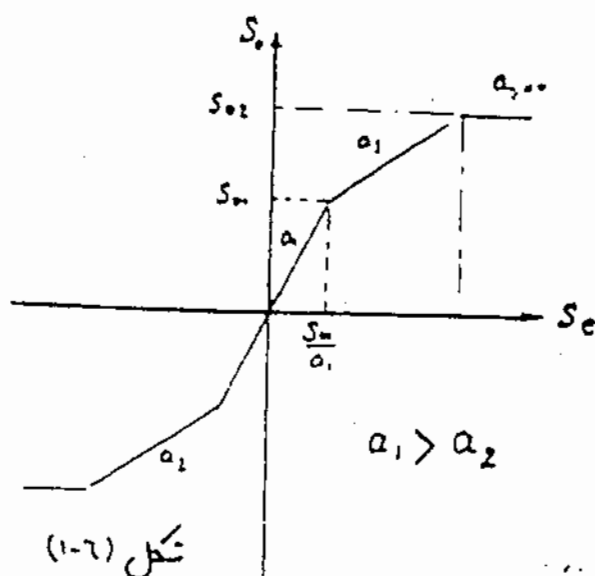


(ب) مدار با فیدبک شکل (۱-۵)

### (۱-۲) کاهش امواج:

بطور اینکه الیاسی بکار رفته در تقویت کننده کاملاً حلقه نباشد لذا  
فرب تقویت آنها نیز نسبت به دشار در ددی ثابت بوده و در فردی مدار تولید  
عوجا می نمایند.

دیم که رابط (I) بانگر این مطلب است که اگر فرب تقویت مدار اصلی  
باشد فرب تقویت کل مدار (A)، فرباً ثابت بوده و به بستی ندارد این موضوع  
نشانگر این است که می توان از فیدبک برای کاهش امواج اسناد کرد. زیرا امواج  
تقویت کننده ناشی از فرب فرب تقویت آنهاست.



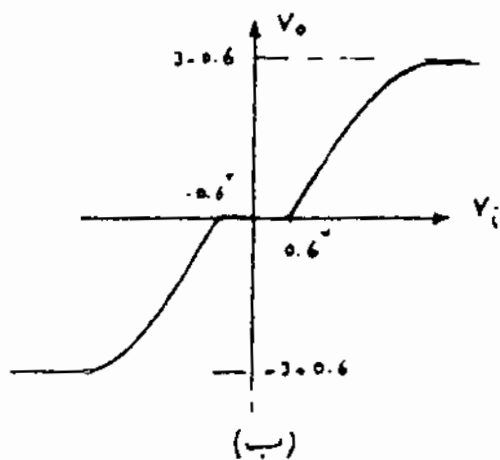
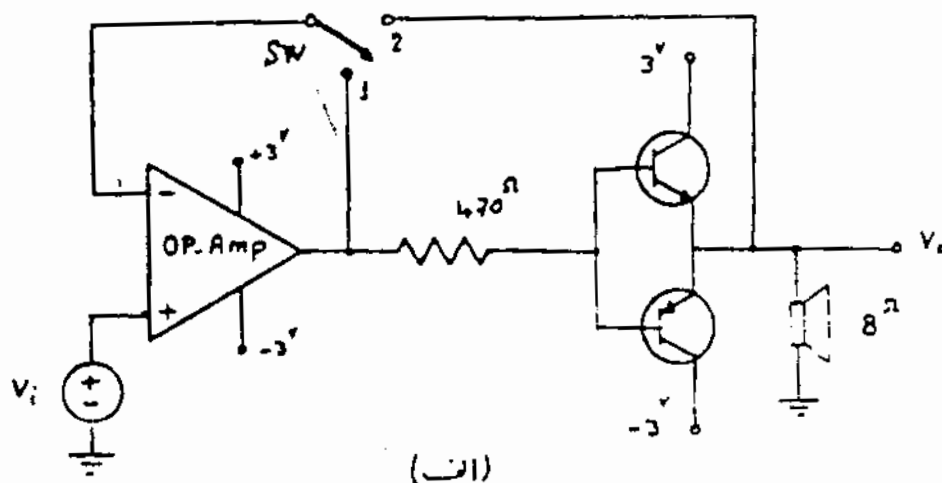


شکل (۱-۶) متصفه غیر خطی تثبیت کننده  $\alpha$  راغایش می دهد اگر در هر ناحیه خطی رابطه (I) را بکار ببریم:

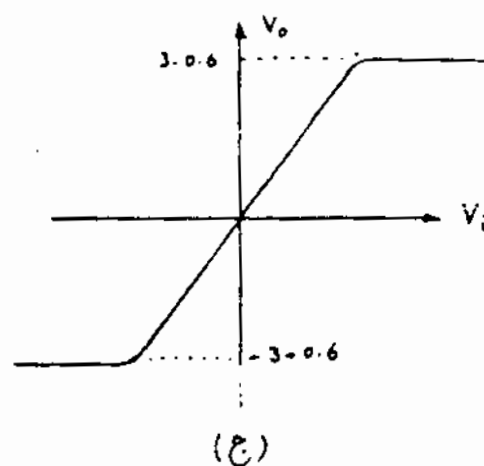
$$A_1 = \frac{a_1}{1+a_1} \approx \frac{1}{f} \quad A_2 = \frac{a_2}{1+a_2} \approx \frac{1}{f}$$

دیده می شود که در ناحیه های که تثبیت کننده اتباع شده است

خاصیت غیر خطی برسد نیکو بطور قابل ملاحظه ای کاهش می یابد. [شکل (۱-۷)]  
شکل (۱-۸) یک تثبیت کننده صوت راغایش می دهد.



(ب)



(ج)

شکل (۱-۸)

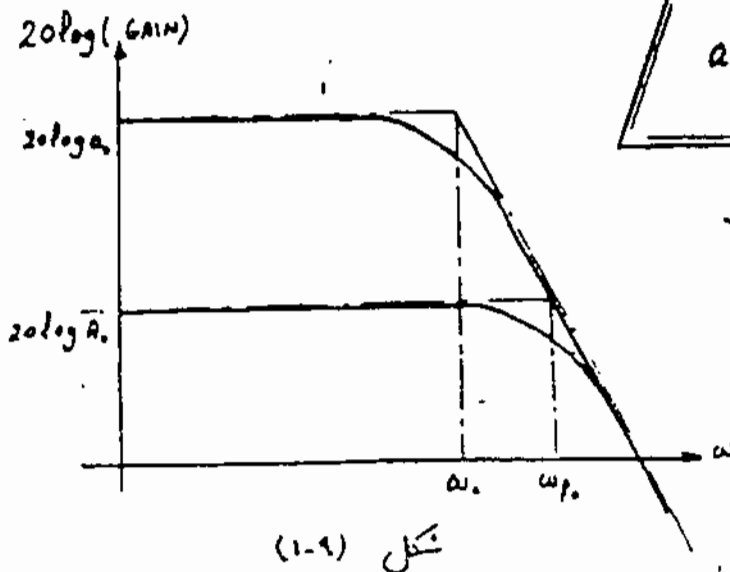
آرکلیه در وضعیت (۱) باشد ما بطوریکه نتوانیم بعلت تاباس فردن ترازیستور

مدار دارای امواج \* قواعد بود. [شکل (۱-۸) ب] حال آرکلیه رادر وضعیت (۲) قرار

دیم در حاح توسط میکرو OP.AMP تقریباً از بین می رود در نتیجه  $V_{0.0.7}$  می گردد. [شکل (۱-۸) ج]

افزایش بهمنای باند:

دسیم که سوراخ فرب بهر تثبیت کننده با فرکانس تغییر می کند بطوریکه می توان برای هر تثبیت کننده یک بهمنای باند تعریف نمود [بخش ۲]. در اینجا برای سادگی محاسبات تثبیت کننده را که دارای یک قطب مستند در نظر می گیریم.



$$a(\omega) = \frac{a_0}{1 + j \frac{\omega}{\omega_c}}$$

که  $\omega_c$  فرکانس قطع 3dB تثبیت کننده می باشد [شکل (۱-۹)]  
حال اگر برای این تثبیت کننده از مدار فیدبک با فرب انتقال ثابت  $f$  استفاده کنیم. آنگاه:

$$A(\omega) = \frac{a(\omega)}{1 + a(\omega)f} = \left[ \frac{a_0}{1 + j \omega/\omega_c} \right] / \left[ 1 + \frac{a_0}{1 + j \omega/\omega_c} f \right]$$

$$\Rightarrow A(\omega) = \left[ \frac{a_0}{1 + a_0 f} \right] / \left[ 1 + j \frac{\omega}{(1 + a_0 f) \omega_c} \right] = \frac{A_0}{1 + j \omega/\omega_p}$$

بنابر این فرکانس قطع 3dB برای این حالت برابر است با:  $\omega_p = (1 + a_0 f) \omega_c$  که این مطلب در شکل (۱-۹) نشان داده شده است.  
هر چه بهمنای باند افزایش می یابد فرب تثبیت ( $A$ ) کاهش می یابد بطوریکه:

$$A_0 \times \omega_p = \frac{a_0}{1 + a_0 f} \times (1 + a_0 f) \omega_c = a_0 \omega_c = \text{Constant}$$

مشاهد می نمود که حاصل فرب بهره دستاثر ماگزیم در بهمنای باند همواره مقدار ثابتی است.

## ۲- انواع فیدبک ها:

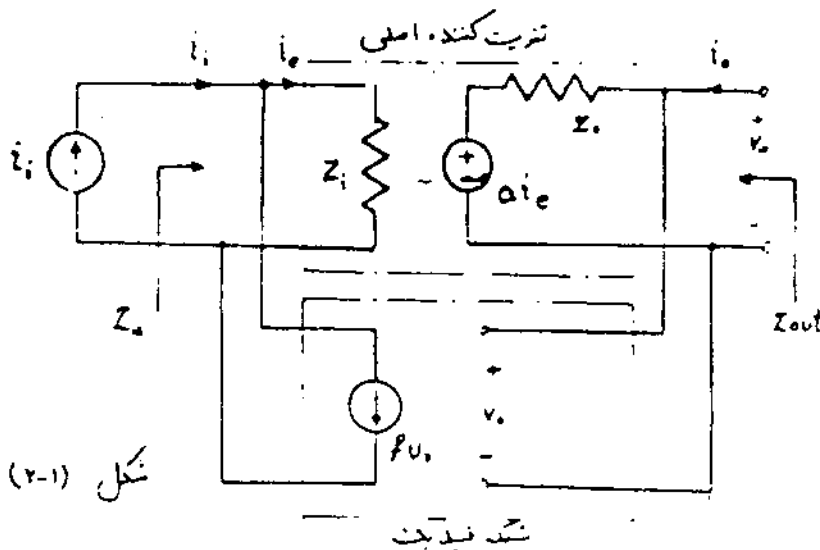
هالطوریکه دیدیم، منظور از فیدبک برگشت دادن قسمتی از سیگنال خروجی به ورودی آن است. در رانج شبکه فیدبک از سیگنال خروجی نمونه برداری می‌کنند و آنرا با سیگنال ورودی مقایسه می‌نمایند. با توجه به اینکه نمونه برداری و مقایسه، هر کدام می‌توانند بصورت ولتاژ یا جریان باشد. بنابراین فیدبک را به چهار نوع زیر تقسیم بندی نمود:

۱. شنت - شنت ( $\text{Shunt - Shunt}$ )۲. سری - سری ( $\text{Series - Series}$ )۳. سری - شنت ( $\text{Series - Shunt}$ )۴. شنت - سری ( $\text{Shunt - Series}$ )

همان بدست آوردن بارها می‌توان این نوع تقویت کننده را ابتدا برای مدالک محاسبات شبکه های فیدبک را بصورت ایده آل در نظر می‌گیریم.

## Shunt - Shunt Feedback

۲-۱) فیدبک شنت - شنت



شکل (۲-۱) مدار یک تقویت کننده اصلی با فیدبک شنت - شنت مثال می‌دهد. در این شکل، شبکه فیدبک را در ولتاژ خروجی نمونه برداری کرده...

\* در موقع ترسیم و رسم فیدبک، باید به این نکته توجه داشت که در ورودی ها و خروجی ها...

و با جریان ورودی معایه می‌کنند (جریان  $i_i$  تا داخل جریان  $i_i$  و  $Pv_o$  می‌باشد)  
در نتیجه تابع تبدیل را  $\frac{v_o}{i_i}$  انتخاب می‌کنیم.

- ضرب تقویت  $A_z = \frac{v_o}{i_i}$

از KCL در ورودی:  $v_o = a i_e = a(i_i - P v_o)$   $i_i = i_e + P v_o$

$$\Rightarrow A_z = \frac{v_o}{i_i} = \frac{a}{1 + aP}$$

$$aP \gg 1 \Rightarrow A_z = \frac{v_o}{i_i} = \frac{1}{P}$$

- امپدانس ورودی:

$$Z_{in} = \left. \frac{v_i}{i_i} \right|_{i_o=0} = \frac{v_i}{i_e + P v_o} = \frac{v_i}{i_e + P a i_e} = \frac{v_i}{i_e} \cdot \frac{1}{1 + aP}$$

معادله می‌نویسد که

$$\Rightarrow Z_{in} = \frac{Z_i}{1 + aP}$$

امپدانس ورودی  $(1 + aP)$  برابر کاهش

یافته است.

$$Z_{out} = \left. \frac{v_o}{i_o} \right|_{i_i=0} = \frac{Z_o i_o + a i_e}{i_o} = \frac{Z_o i_o + a(-P v_o)}{i_o}$$

- امپدانس خروجی:

$$\Rightarrow Z_{out} = Z_o - aP Z_{in} \Rightarrow$$

$$Z_{out} = \frac{Z_o}{1 + aP}$$

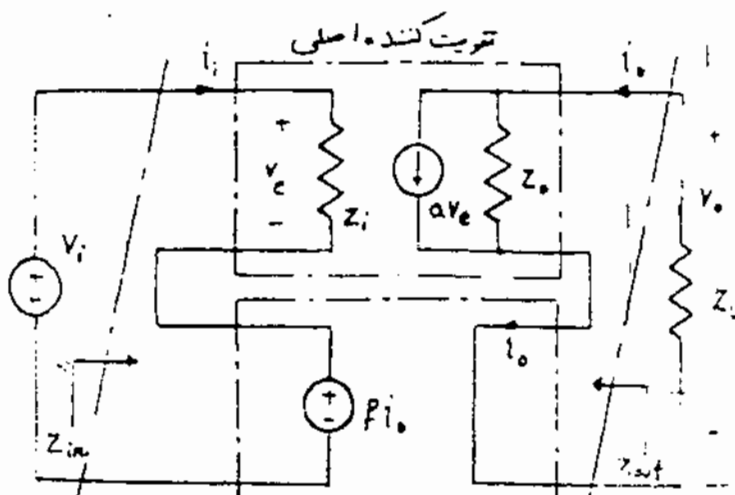
امپدانس خروجی

نیز به اندازه  $(1 + aP)$

کاهش یافته است.

Series-Series Feedback

②-۲-۲ فیدبک سری-سری:



شکل (۲-۲) مدار گیر  
تقویت کننده اصلی را با نمیدگر  
سری-سری تاخیر می‌دهد  
در این شکل شبکه می‌تواند  
از جریان خروجی تاخیر برداری و

(۱۹۵)

بارش از ورودی منابع می‌کنند بنابراین تابع انتقال ما  
- ضریب تقویت  $A_v = \frac{i_o}{v_i}$

$$v_i = v_e + \rho i_o$$

از  $k_v$  در ورودی:

اگر  $Z_o \gg Z_L$  باشد آنگاه  $i_o = \alpha v_e$  است

$$v_i = v_e + \rho \alpha v_e$$

در نتیجه

$$\Rightarrow A_v = \frac{i_o}{v_i} = \frac{\alpha v_e}{v_e(1 + \alpha \rho)} \Rightarrow \boxed{A_v = \frac{\alpha}{1 + \alpha \rho}} \quad \alpha \rho \gg 1 \Rightarrow A_v = \frac{1}{\rho}$$

$$Z_{in} = \frac{v_i}{i_i}$$

$$v_e = v_i - \rho i_o = v_i - \rho \alpha v_e$$

- امپدانس ورودی

$$\Rightarrow v_i = (1 + \alpha \rho) v_e = (1 + \alpha \rho) Z_i i_i \Rightarrow \boxed{Z_{in} = \frac{v_i}{i_i} = (1 + \alpha \rho) Z_i}$$

$$Z_{out} = \frac{v_o}{i_o} \Big|_{v_i=0}$$

$$i = \frac{v_o}{Z_o} = \alpha v_e = \frac{v_o}{Z_o} \Rightarrow v_o = \alpha v_e Z_o$$

$$Z_o = \frac{v_o}{i_o} = \frac{v_o}{\alpha v_e} = \frac{v_o}{\alpha v_e} \Rightarrow \boxed{Z_{out} = (1 + \alpha \rho) Z_o}$$

$$\Rightarrow \boxed{Z_{out} = (1 + \alpha \rho) Z_o}$$

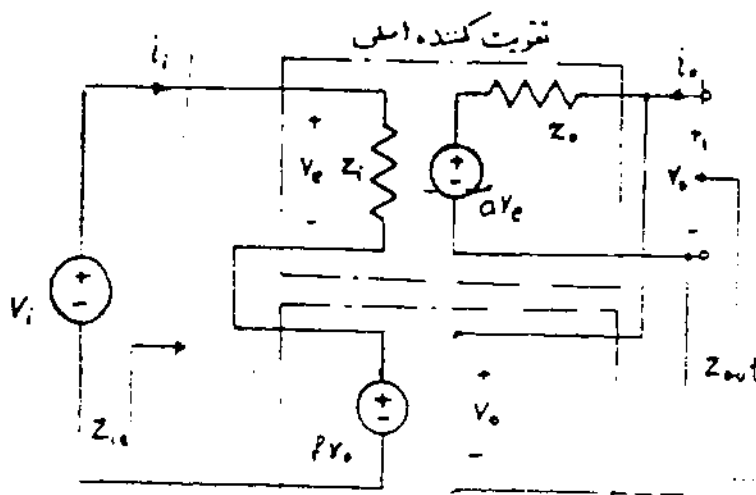
مشاهده می‌شود که

امپدانس خروجی و ورودی

$(1 + \alpha \rho)$  برابر بزرگتر شده‌اند.

Series-Shunt feedback:

۲.۳) فیدبک سری - شنت:



شکل (۲-۳)

شکل فیدبک

شکل (۲-۳) مدار یک  
تقویت کننده اصلی را با فیدبک  
سری - شنت نمایش می‌دهد.  
در این مدار شبکه می‌تواند  
از بارش از خروجی نمونه برداری  
و بارش از ورودی منابع می‌کنند.

با این تابع انتقال  $\frac{V_o}{V_i}$  می باشد.

- ضرب تقویت  $A_v = \frac{V_o}{V_i}$

از  $KVL$  در ورودی:  $V_i = V_e + fV_o$   $V_o = aV_e$

$$\Rightarrow \frac{V_o}{V_i} = \frac{aV_e}{V_e + afV_e} \Rightarrow \boxed{A_v = \frac{a}{1+af}} \quad af \gg 1 \Rightarrow A_v = \frac{V_o}{V_i} = \frac{1}{f}$$

- امپدانس ورودی:  $Z_{in} = \frac{V_i}{I_i} = \frac{V_e + fV_o}{I_i} = \frac{V_e + afV_e}{I_i} = \frac{V_e}{I_i} (1+af)$

$$\boxed{Z_{in} = (1+af) Z_i}$$

- امپدانس خروجی:

$$Z_{out} = \left. \frac{V_o}{I_o} \right|_{V_i=0} = \frac{Z_o I_o + aV_e}{I_o} = \frac{Z_o I_o - afV_o}{I_o} = Z_o - af Z_{out}$$

$$\Rightarrow \boxed{Z_{out} = \frac{Z_o}{1+af}}$$

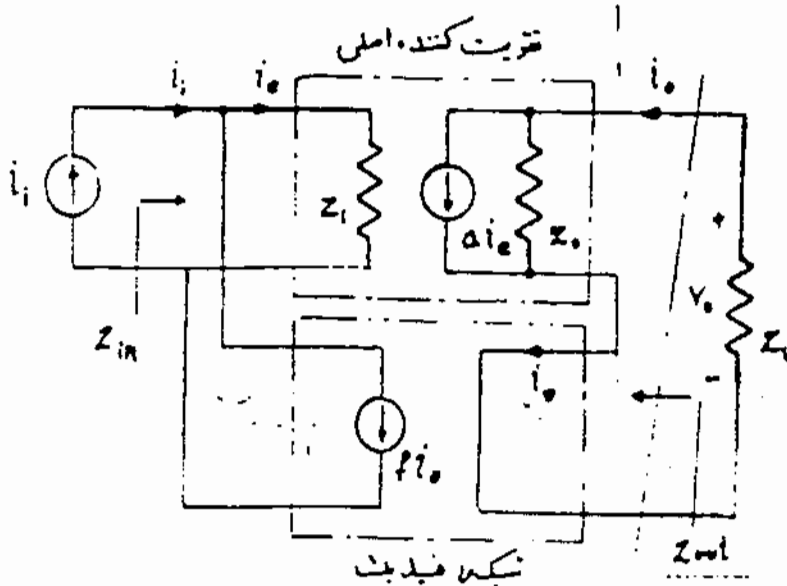
در این حالت امپدانس ورودی در

$(1+af)$  ضرب و امپدانس خروجی بر

$(1+af)$  تقسیم شده است.

Shunt-Series Feedback:

فیدبک شنت-سری (۲-۴)



شکل (۲-۴) مدار یک

تقویت کننده اصلی را با

فیدبک شنت-سری

تغییر می دهد.

مدار فیدبک از جریان

خروجی نمونه برداری

گرفته و با جریان ورودی مقایسه می کند.

شکل (۲-۴)

برای تابع انتقال  $A_i = \frac{i_o}{i_i}$  می باشد.

- فریب مثبت  $A_i = \frac{i_o}{i_i}$

$$i_i = i_e + \rho i_o$$

از KCL در ورودی

اگر  $Z_o \gg Z_L$  باشد در نتیجه  $i_o \approx a i_e$

$$A_i = \frac{i_o}{i_i} = \frac{a i_e}{i_e + \rho a i_e} = \frac{a}{1 + \rho a}$$

$$\rho a \gg 1 \Rightarrow A_i \approx \frac{1}{\rho}$$

- امپدانس ورودی

$$Z_{in} = \frac{V_i}{i_i} = \frac{Z_i i_e}{i_i} = \frac{Z_i i_e}{i_e + \rho a i_e} \Rightarrow Z_{in} = \frac{Z_i}{1 + \rho a}$$

- امپدانس خروجی

$$Z_{out} = \left. \frac{V_o}{i_o} \right|_{i_i=0}$$

$$i_o = \frac{V_o}{Z_o} + a i_e = \frac{V_o}{Z_o} - \rho a i_o$$

$$i_o = \frac{V_o}{1 + \rho a}$$

$$Z_{out} = (1 + \rho a) Z_o$$

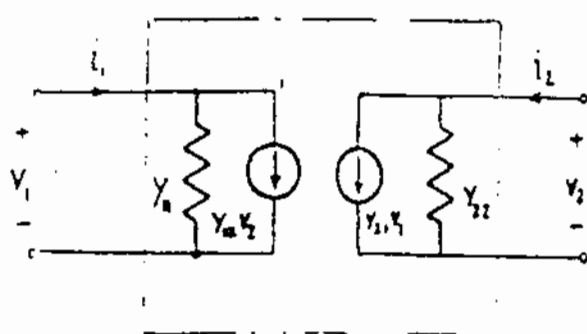
تاکنون دیدیم که نسبت در ورودی و خروجی سبب کاهش امپدانس به اندازه  $\frac{1}{1 + \rho a}$  برابر دسری در ورودی و خروجی سبب از یاد امپدانس به اندازه  $(1 + \rho a)$  برابر می شود. بنابراین توسط فیدبک می توان امپدانس ورودی و خروجی را تغییر داد.

### ۳- بررسی فیدبک های غیر ایده‌ال

شبکه های فیدبک - بکار رفته در مدار تقویت کننده های واقعی ، ایده‌ال نبوده و بررسی تقویت کننده اصلی اثر بارگذاری دارند. با مشغل کردن اثر بارگذاری شبکه فیدبک بررسی تقویت کننده اصلی ( Basic Amplifier ) می توان تقویت کننده جدیدی بدست آورد ( New Basic Amplifier ) که اثر بارگذاری شبکه فیدبک در آن منظور شده باشد و شبکه فیدبک جدید به صورت ایده‌ال ( بدون اثر بارگذاری ) به نظر گرفته شود. و برای محاسبه بارامترهای کل مدار می توان از روابط بدست آمده برای حالت فیدبک ایده‌ال استفاده نمود.

#### (۳-۱) فیدبک مثبت - مثبت غیر ایده‌ال:

تقویت کننده اصلی و شبکه فیدبک را می توان بر سید انواع دو قطبی یا مدل کرد برای این نوع فیدبک بهتر است که از دو قطبی با بارامترهای ادمیناس استفاده شود. شکل (۳-۱) یک مدار دو قطبی با بارامترهای ادمیناس را نشان می دهد که روابط زیر می باشد.



شکل (۳-۱)

$$\begin{cases} I_1 = Y_{11}V_1 + Y_{12}V_2 \\ I_2 = Y_{21}V_1 + Y_{22}V_2 \end{cases}$$

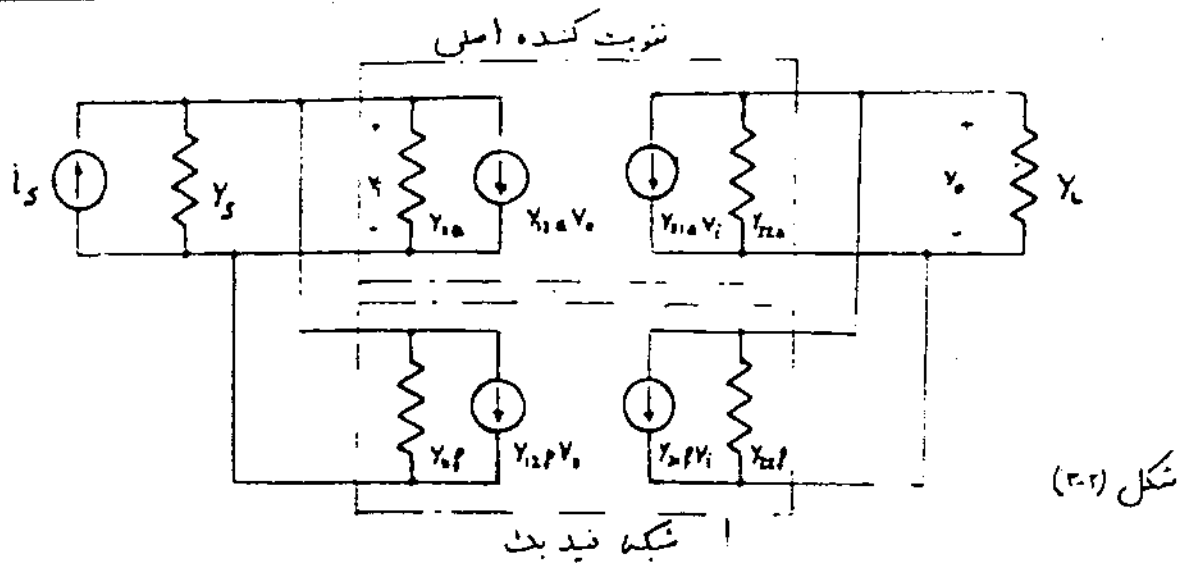
#### شکل (۳-۲) مدار تقویت کننده

اصلی با فیدبک مثبت - مثبت غیر ایده‌ال را نشان می دهد ابتدا تابع تبدیل  $\frac{V_2}{V_1}$  را بدست می آوریم.

$$I_2 = (Y_2 + Y_{12} + Y_{21})V_1 + (Y_{22} + Y_{12})V_2$$

از KCL در گره درونی





از KCL در گره ورودی:

اگر  $V_i$  و  $V_o$  را به صورت زیر تقریب کنیم:

$$\begin{cases} V_i = V_s + Y_{11a} + Y_{12p} \\ V_o = V_L + Y_{22a} + Y_{22p} \end{cases}$$

آنگاه:

$$V_i = \frac{-Y_o V_o}{Y_{11a} + Y_{12p}}$$

$$i_s = \frac{-Y_i Y_o V_o}{Y_{11a} + Y_{12p}} + (Y_{11a} + Y_{12p}) V_o$$

$$\frac{V_o}{i_s} = \frac{Y_{11a} + Y_{12p}}{(Y_{11a} + Y_{12p})(Y_{22a} + Y_{22p}) - Y_i Y_o}$$

اگر صورت را مخارج رار

$-Y_i Y_o$  تقسیم کنیم:

$$A_2 = \frac{V_o}{i_s} = \frac{-(Y_{11a} + Y_{12p}) / Y_i Y_o}{1 + \frac{-(Y_{11a} + Y_{12p})}{Y_i Y_o} (Y_{22a} + Y_{22p})}$$

اگر  $A_2 = \frac{-(Y_{11a} + Y_{12p})}{Y_i Y_o}$  و  $P = Y_{11a} + Y_{12p}$  در نظر بگیریم. مشاهده می شود که روابط فیدبک ایده آل بدست می آید.

چون فرکانس بسیار پایین تر از فرکانس فیدبک است

$$|Y_{11a}| \gg |Y_{12p}|$$

در شبکه

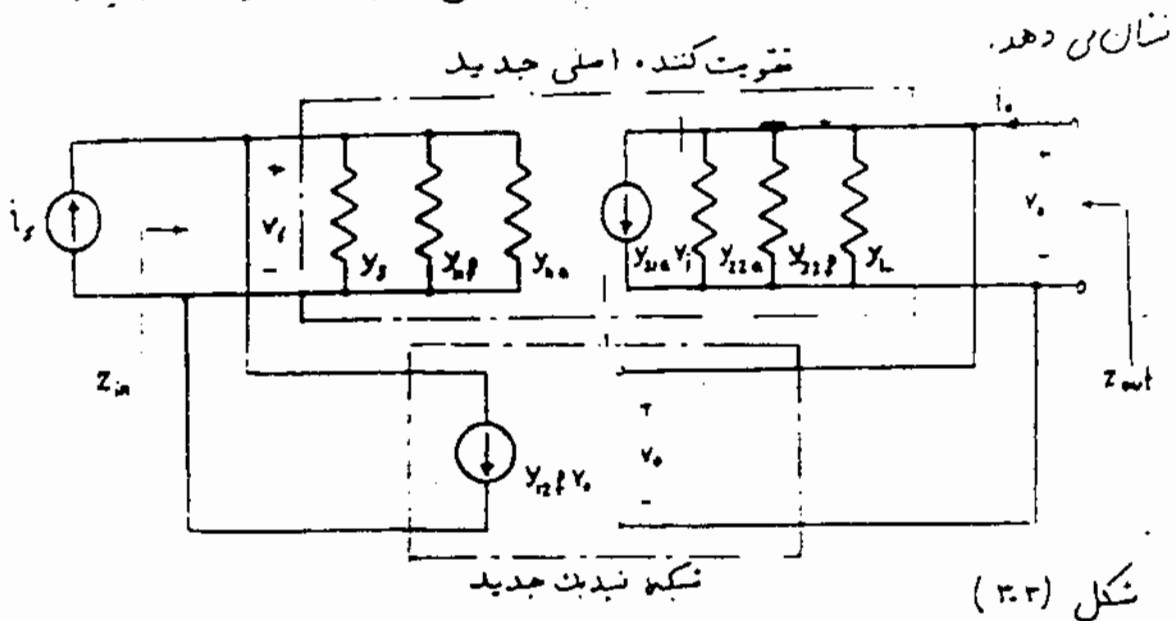
در مجرای فرکانس بسیار پایین تر از فرکانس فیدبک

$$|Y_{11a}| \gg |Y_{12p}|$$

اصلی است

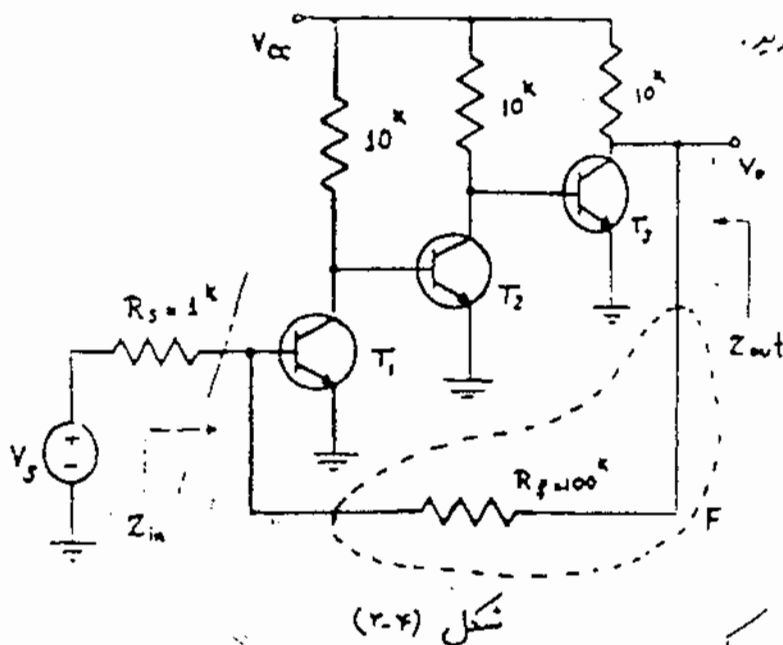
در فرکانس بسیار پایین تر از فرکانس فیدبک

تقویت کننده جدید  
شکل (۳-۳) مدار تقویت کننده اصلی جدید شبکه فیدبک جدید را



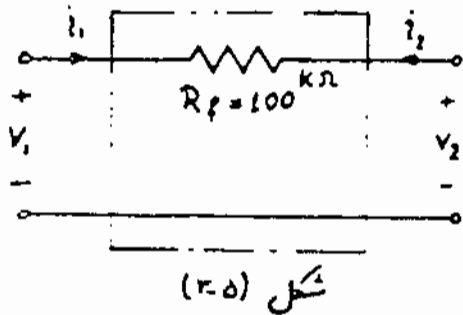
باید است آوردن تابع انتقال، امپدانس خروجی و ورودی تقویت کننده.  
جدید. می توان با استفاده از روابط لیدال همه پارامترهای تقویت کننده کل را  
محاسبه کرد.

مثال (۳-۴) در مدار تقویت کننده شکل (۳-۴) ترانزیستورهای بکار رفته مشابه بوده و  
دارای مشخصات  $h_{ie} = 10^4$  و  $\beta = 50$  می باشند.  $Z_{in}$  و  $Z_{out}$  و  $A_v = \frac{V_o}{V_i}$   
را برای این تقویت کننده بدست آورید.



حل: ابتدا باید شبکه فیدبک  
را پیدا کرد. نوع فیدبک را بدست  
آوردیم. اگر شبکه فیدبک را مانند  
نمایه خط جیس شکل (۳-۴)  
در نظر بگیریم. مشاهده می شود  
که این شبکه از رتاز خروجی  
نمونه برداری و با جریان ورودی مقایسه می کند.

در نتیجه نوع فیدبک مثبت نیست و تابع انتقال ما  $\frac{V_o}{i_s}$  می باشد.  
 شکل (۲-۵) شبکه فیدبک را نشان می دهد.



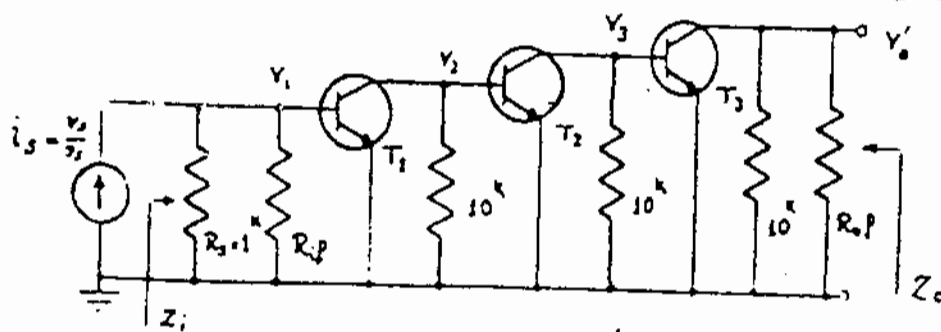
شکل (۲-۵)

$$\frac{1}{R_{if}} = y_{11} = \left. \frac{i_1}{V_1} \right|_{V_2=0} = \frac{1}{R_f} = \frac{1}{100^k}$$

$$\frac{1}{R_{of}} = y_{22} = \left. \frac{i_2}{V_2} \right|_{V_1=0} = \frac{1}{R_f} = \frac{1}{100^k}$$

$$f = y_{12} = \left. \frac{i_1}{V_2} \right|_{V_1=0} = \frac{-1}{R_f} = \frac{-1}{100^k}$$

چونکه در این مدل نموده خود می با  
 جریان ورودی متایسه می شود بنابراین  
 $V_s$  و مقاومت داخلی آن ( $R_s$ ) معادل نودن آخر را از روی دهیم. شکل (۲-۶) مدار  
 تقریب کننده جدید را نشان می دهد.



شکل (۲-۶)

برای این  
 تقریب کننده

$$a = \frac{V_o}{i_s} = \frac{V_o}{V_i / (R_s \parallel R_{if} \parallel h_{ie})} = (R_s \parallel R_{if} \parallel h_{ie}) \frac{V_o}{V_i} = (1 \parallel 100 \parallel 10^k) \cdot \frac{V_o}{V_s} \cdot \frac{V_s}{V_i} \cdot \frac{V_i}{V_o}$$

$$a = 0.9 \times \frac{-\beta_3 (10 \parallel R_{of})}{h_{ie3}} \times \frac{-\beta_2 (10 \parallel h_{ie2})}{h_{ie2}} \times \frac{-A_1 (10 \parallel h_{ie1})}{h_{ie1}} = -68.2$$

$$Z_i = R_s \parallel R_{if} \parallel h_{ie1} = 900^{\Omega}$$

$$Z_o = R_{of} \parallel 10^k = 9.1^k \Omega$$

در نتیجه مدار را می توانیم

$$\frac{V_o}{i_s} = \frac{a}{1 + a f} \quad Z_{in} = \frac{Z_i}{1 + a f} \quad Z_{out} = \frac{Z_o}{1 + a f}$$

یادداشتن این کیات می توان بار امپدانس درگاه. مثبت کننده کلی را بدست آورد.

- ضریب تقویت ولتاژ:

$$1 \approx \beta = 1 + (-25568)(-0.01) = 256.7$$

$$\frac{V_o}{I_s} = \frac{-25568}{256.7} = -99.6 \text{ k}\Omega \quad A_v = \frac{V_o}{V_s} = \frac{V_o}{R_s I_s} = \frac{1}{1 \text{ k}} \cdot \frac{V_o}{I_s} = \boxed{-99.6}$$

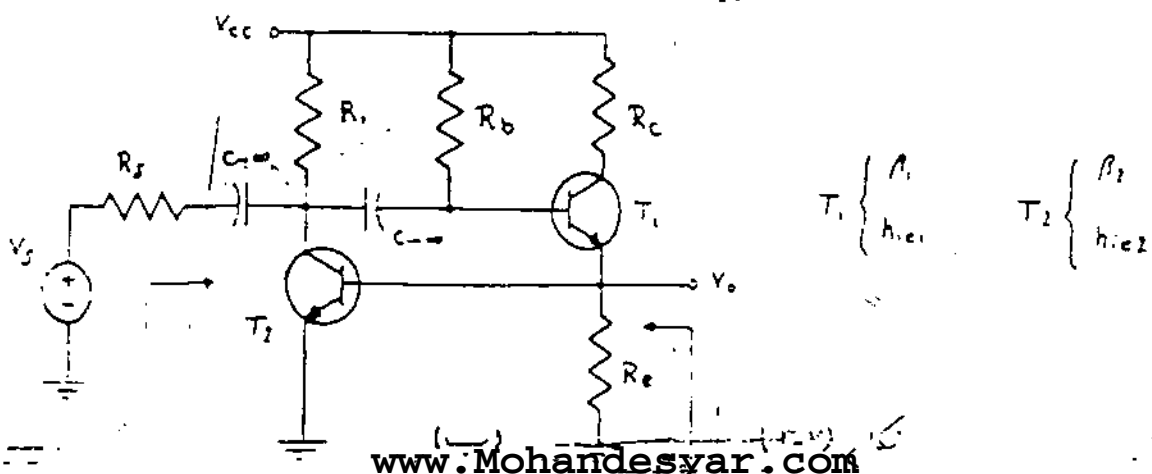
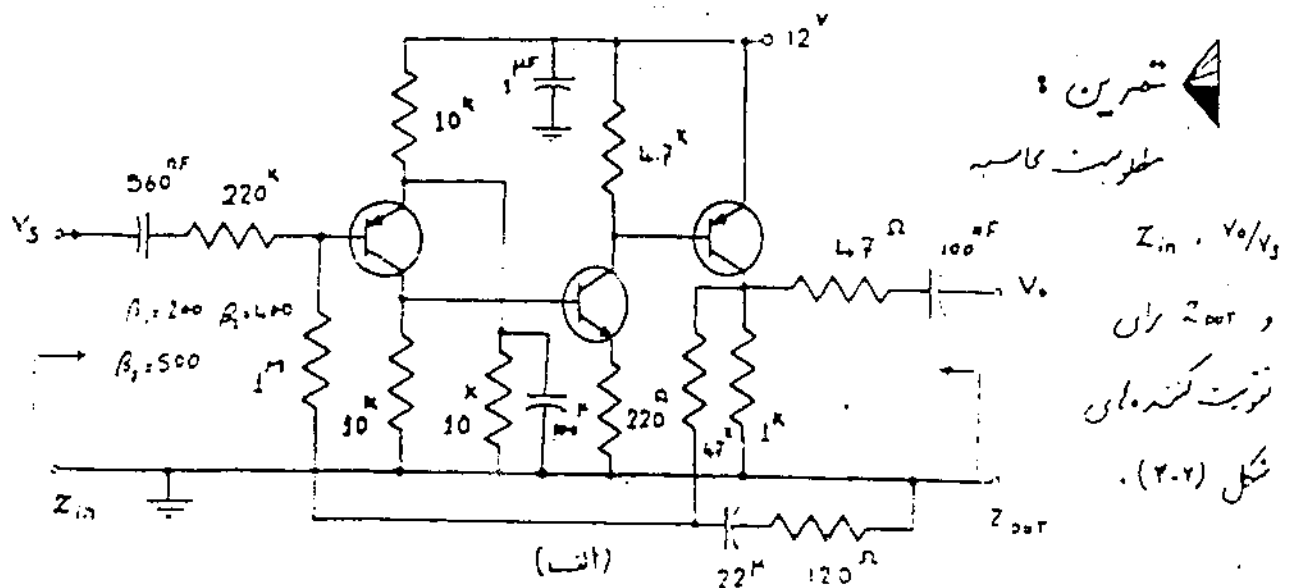
- امپدانس ورودی:

$$Z'_{in} = \frac{900}{256.7} = 3.5 \Omega \quad Z'_{in} = R_s \parallel Z_{in}$$

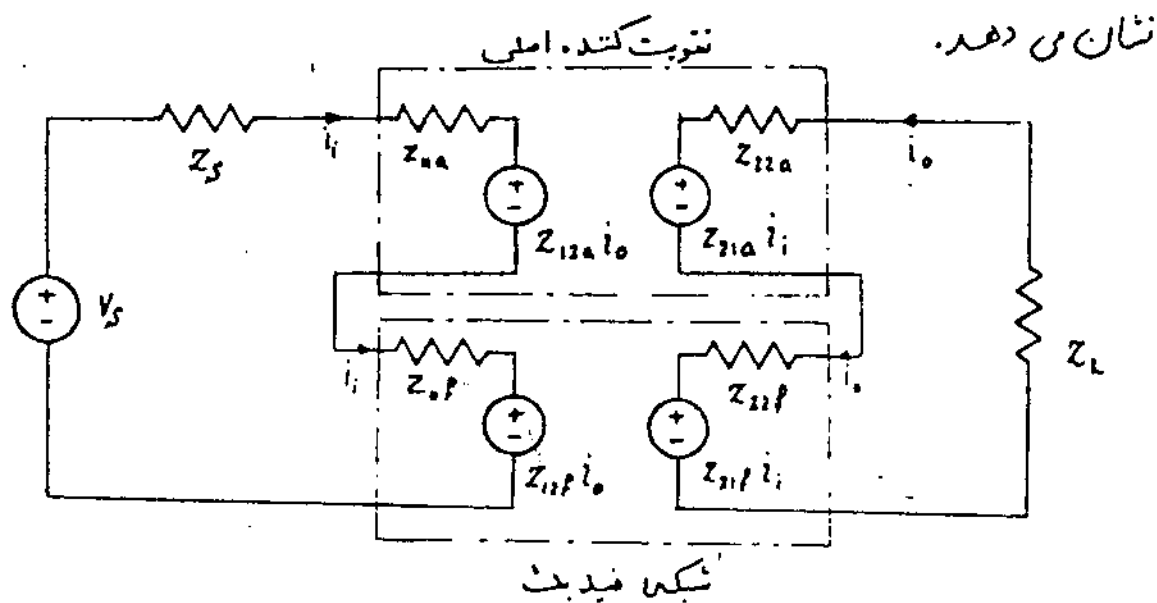
$$\Rightarrow \frac{1}{Z_{in}} = \frac{1}{Z'_{in}} - \frac{1}{R_s} = \frac{1}{3.5} - \frac{1}{1000} \Rightarrow \boxed{Z_{in} = 3.51 \Omega}$$

- امپدانس خروجی:

$$Z_{out} = \frac{91 \text{ k}}{256.7} = 35.5 \Omega$$

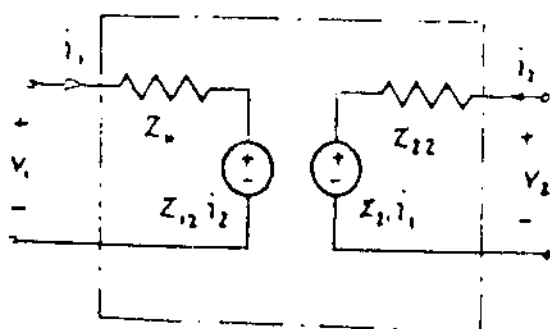


(۲.۲) فییدبک سری-سری غیرایده‌ال:  
 شکل (۲.۸) مدار یک تقویت کننده با فیدبک سری-سری را



شکل (۲.۸)

برای سادگی نسبت از پارامترهای امپدانس (۲) برای تقویت کننده اصلی  
 در شبکه فیدبک استفاده می کنیم.



شکل (۲.۹)

شکل (۲.۹) مدل یک دو قطبی با

پارامترهای امپدانس را نشان می دهد.

که روابط بین ولتاژها و جریانهای ورودی

آن به صورت زیر می باشند.

$$\begin{cases} V_1 = Z_o i_1 + Z_{12} i_2 \\ V_2 = Z_{11} i_1 + Z_{12} i_2 \end{cases}$$

- ضرب تقویت  $\frac{i_o}{V_s}$ :

$$V_s = (Z_s + Z_{sa} + Z_{sf}) i_i + (Z_{12a} + Z_{12f}) i_o$$

از KVL در ورودی

$$0 = (Z_{11a} + Z_{11f}) i_i + (Z_L + Z_{12a} + Z_{12f}) i_o$$

از KVL در خروجی

اگر  $Z_i$  و  $Z_o$  را به صورت زیر

$$\begin{cases} Z_i = Z_s + Z_{sa} + Z_{sf} \\ Z_o = Z_L + Z_{12a} + Z_{12f} \end{cases}$$

تعریف می کنیم.

بنابراین از روابط گفته شده خواهیم داشت:

$$\frac{i_o}{V_s} = \frac{\frac{Z_{21a} + Z_{21f}}{-Z_i Z_o}}{1 + \frac{Z_{21a} + Z_{21f}}{-Z_i Z_o} (Z_{12a} + Z_{12f})}$$

اگر غریب تزیت سیم شبکه  
متدیگر را در مقابل تزیت گفته اعمال

در غریب تزیت معکوس تزیت گفته. اصل را در مقابل شبکه متدیگر مرقطر کنیم، داریم:

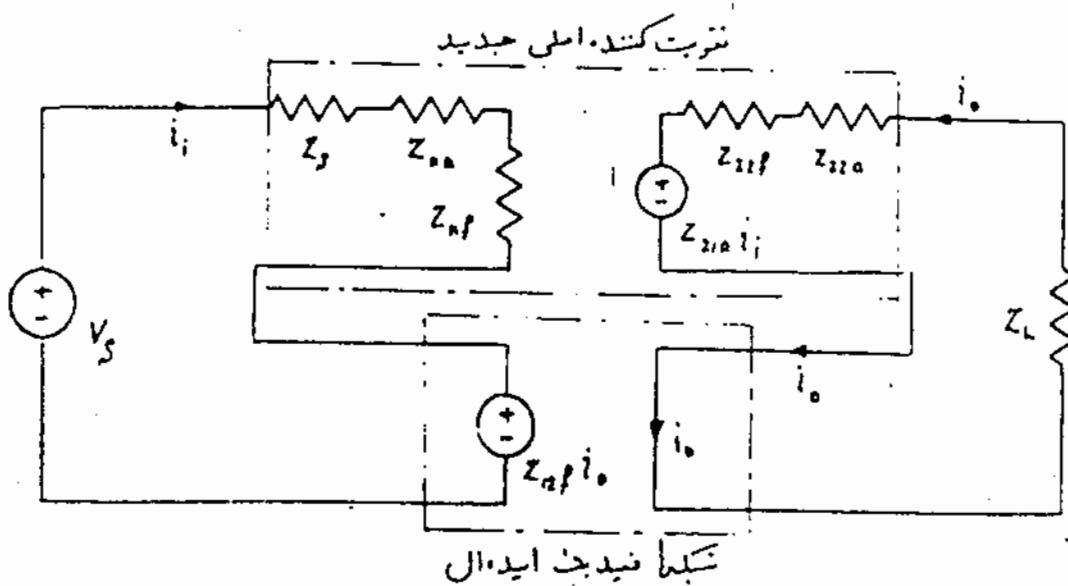
$$|Z_{21a}| \gg |Z_{21f}| \quad , \quad |Z_{12a}| \ll |Z_{12f}|$$

در نتیجه:

$$\frac{i_o}{V_s} = \frac{\frac{-Z_{21a}}{Z_i Z_o}}{1 + \left( \frac{-Z_{21a}}{Z_i Z_o} \right) Z_{12f}} = \frac{a}{1 + af} \Rightarrow a = \frac{-Z_{21a}}{Z_i Z_o} \quad , \quad f = Z_{12f}$$

بنابر این بازجه ۲ روابط بدست آمده می توان مدار تزیت گفته. شکل (۲-۸)

را بدست یک تزیت گفته. جدید با شبکه متدیگر ایده ال مدل کرد. [شکل (۲-۱۰)]

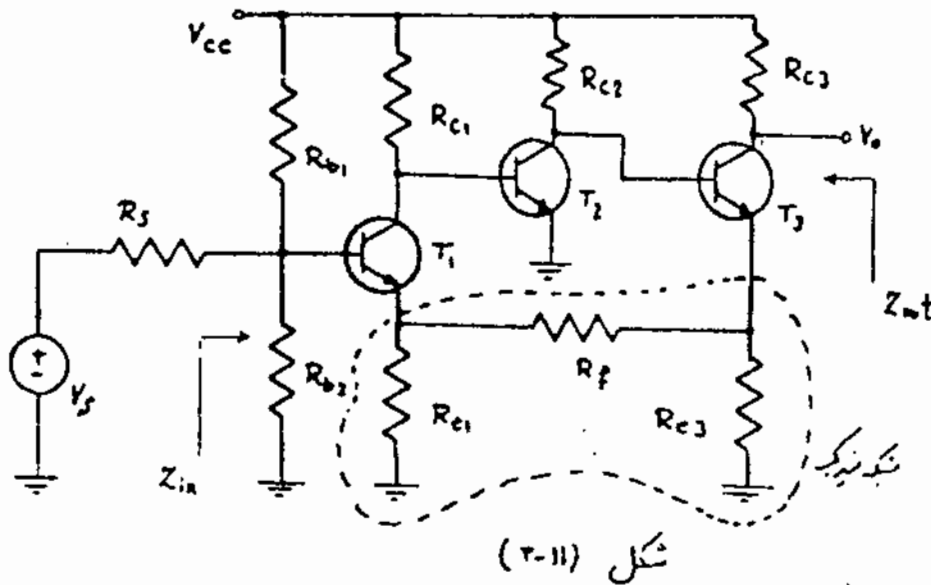


شکل (۲-۱۰)

باید است آوردن پارامترهای تزیت گفته. اصلی جدید می توان با روابط

بدست آمده. برای حالت ایده ال، پارامترهای کل مدار را محاسبه کرد.

مثال) مطلوبست محاسبه  $Z_{in}$  و  $Z_{out}$  و  $\frac{V_o}{V_s}$  برای مدار تقویت کننده شکل (۲-۱۱) از  $R_{b1}$  و  $R_{b2}$  هم بخاطر بزرگ بودنشان صرف نظر کنید.



حل: جریان گذرنده

از مقاومت  $R_{c3}$  را

جریان خروجی فرض

می کنیم. شبکه فیدبک

را مانند شکل (۲-۱۱)

انتخاب می کنیم

جریان وارد شده به

شکلهای دیگر  $\frac{\beta+1}{\beta}$  برابر جریان

خروجی است که با تقریب خوبی می توان آنرا برابر جریان خروجی در نظر گرفت.

شکلهای دیگر از جریان خروجی نمونه برداری و با ولتاژ ورودی مقایسه می کنند. بنابراین

فیدبک از نوع سری-سری می باشد. برای بدست آوردن  $R_{if}$  و  $R_{of}$  از  $R_f$

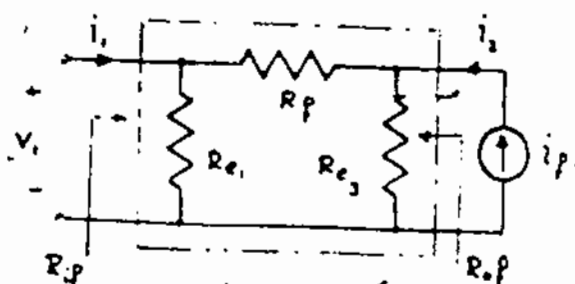
مدن در نظر گرفتن نوع دو قطبی می توان بهر دست زیر عمل کرد.

۱. چون شکلهای دیگر از جریان خروجی نمونه برداری می کنند یک منبع جریان

به خروجی قرار می دهیم (جریان بام دارد شکلهای دیگر شود) و چون با ولتاژ ورودی

تقریب کنند. مقایسه می کنند، در نتیجه ولتاژ قسمت ورودی شکلهای دیگر را اندازه گیری

می کنیم. [شکل (۲-۱۲)]



شکل (۲-۱۲)

$$f = \frac{V_i}{I_i} = R_{e1} \frac{I_{e1}}{I_i} = \frac{R_{e1} R_{e3}}{R_{e1} + R_f + R_{e3}}$$

$R_{of}$  و  $R_{if}$  برای بدست آوردن

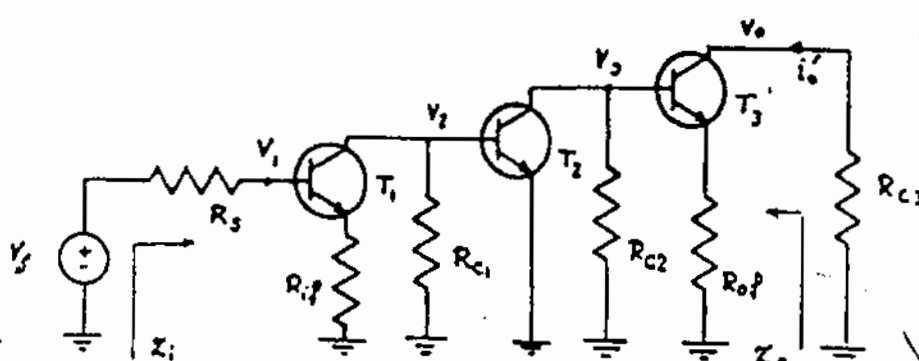
امپدانسهای خروجی و ورودی شکلهای دیگر می توان در منبع محاسبه هر کدام طرف دیگر

$$R_{if} = R_{e1} \parallel (R_f + R_{e3})$$

$$R_{of} = R_{e3} \parallel (R_f + R_{e1})$$

با اثر بارگذاری شبکه فیدبک روی تقویت کننده اصلی، تقویت کننده عبور مشکل

(۳-۱۳) جوہت می آئید۔



برای تقویت کننده .

۱۲-۲) علی جدید شکل

داریم :

$$A = \frac{V_o}{V_s} = \frac{-V_o/R_{C3}}{V_s} = \frac{-1}{R_{C3}} \frac{V_o}{V_s} = \frac{-1}{R_{C3}} \cdot \frac{V_o}{V_3} \cdot \frac{V_3}{V_2} \cdot \frac{V_2}{V_s}$$

$$\Rightarrow a = \frac{-1}{R_{C3}} \times \frac{-\beta_3 R_{C3}}{h_{ie3} + (1 + \beta_3) R_{E3}} \times \frac{-\beta_2 [R_{C2} \parallel (h_{ie2} + (1 + \beta_2) R_{E2})]}{h_{ie2}} \times \frac{-\beta_1 [R_{C1} \parallel h_{ie1}]}{R_{S1} + h_{ie1} + (1 + \beta_1) R_{E1}}$$

$$Z_i = R_s + h_{ie1} + (1 + \beta_1) R_{ip}$$

$$Z_0 \approx \infty$$

$$\frac{\dot{I}_o}{V_s} = \frac{a}{1 + a\beta}$$

$$\frac{V_o}{V_s} = -R_{C3} \frac{i_o}{V_s} = \frac{-R_{C3} a}{1 + \alpha f}$$

برای مدار کل :

$$Z'_{in} = (1 + af) Z_i$$

$$Z'_{in} = R_S + Z_{in} \Rightarrow Z_{in} = (1 + a\beta)(R_S + h_{ie1} + (1 + \beta_1)R_{i\beta}) - R_S$$

$$Z'_{out} = (1 + \beta) Z_o \approx \infty$$

$$Z_{out} = R_{C2} \parallel Z'_{out} = R_{C2}$$



تقریر :

مطلوبه است محاسبه  $A_v$ ،  $Z_{in}$  و  $Z_{out}$  برای شکل (۲-۱۱) در صورتیکه بار امترانی مدار به صورت زیر باشد. (از مقادیرهای  $R_{b1}$  و  $R_{b2}$  صرف نظر نکنید)

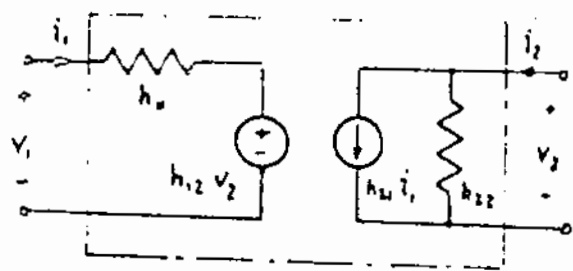
$$\beta_1 = \beta_2 = \beta_3 = 100 \quad R_{c3} = R_{c1} = 470 \Omega \quad R_f = 150 K \quad R_s = 1 K$$

$$R_{c1} = 1.2 K \quad R_{c2} = 1.8 K \quad R_{c3} = 3.3 K \quad h_{ie1} = h_{ie2} = h_{ie3} = 1.1 K$$

$$R_{b1} = 47 K \quad R_{b2} = 150 K$$

(۲-۲) فیدبک سری - شنت غیر ایده‌آل :

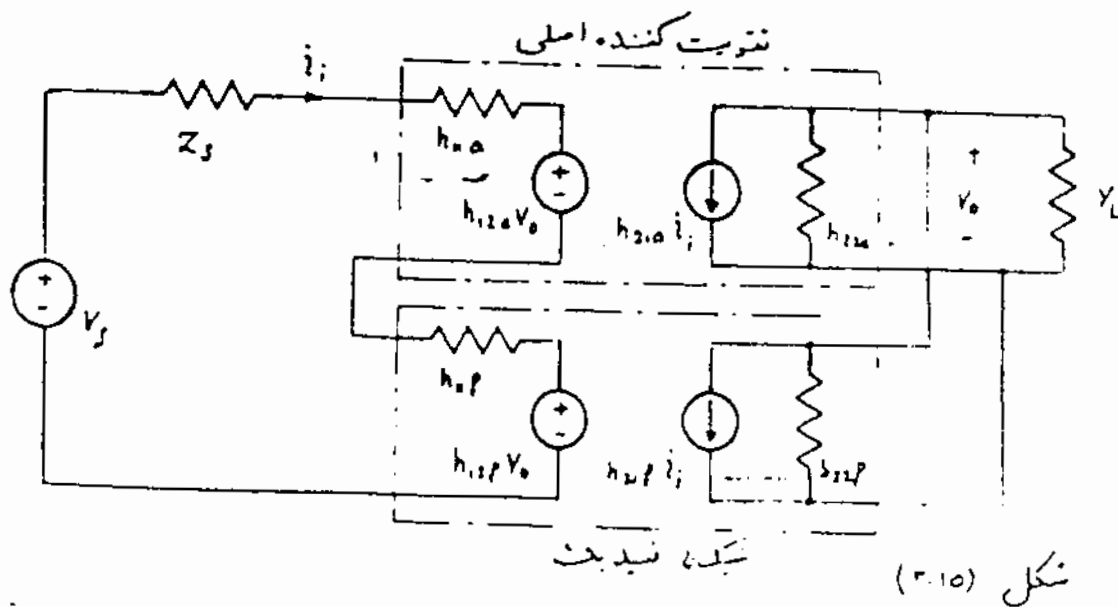
در این نوع فیدبک، جریان ورودی به درون از خودی ولتاژ فیدبک و تقویت کننده اصلی یکسان می باشد. بنابراین می توان از بار امترانی هابریه در قطبی ۱ برای مدل کردن تقویت کننده و شبکه فیدبک استفاده کرد. شکل (۲-۱۴) مدل نشانی یک در تقبی با بار امترانی هابریه را نشان می دهد.



شکل (۲-۱۴)

$$\begin{cases} V_1 = h_{11} i_1 + h_{12} V_2 \\ i_2 = h_{21} i_1 + h_{22} V_2 \end{cases}$$

شکل (۲-۱۵) مدار یک تقویت کننده با فیدبک سری - شنت را نشان می دهد.



شکل (۲-۱۵)

حال با استفاده از پارامترهای هایبرید در تقابل تاج انتقال  $\frac{V_o}{V_s}$  رابطه

می‌آوریم:

$$V_s = (Z_s + h_{ia} + h_{if}) i_i + (h_{12a} + h_{12f}) V_o \quad \text{از KVL در ورودی:}$$

$$0 = (h_{21a} + h_{21f}) i_i + (Y_L + h_{22a} + h_{22f}) V_o \quad \text{از KCL در خروجی:}$$

اگر  $Z_i$  و  $Y_o$  را به صورت زیر تعریف کنیم:

$$Z_i = Z_s + h_{ia} + h_{if}$$

$$Y_o = Y_L + h_{22a} + h_{22f}$$

از روابط بالا خواهیم داشت:

$$A_V = \frac{V_o}{V_s} = \frac{\frac{h_{21a} + h_{21f}}{-Z_i Y_o}}{1 + \frac{h_{21a} + h_{21f}}{-Z_i Y_o} (h_{12f} + h_{12a})}$$

و با توجه به خواص تقریب کننده اصل و شبکه فیدبک خواهیم داشت:

$$|h_{21a}| \gg |h_{21f}| \quad , \quad |h_{12a}| \ll |h_{12f}|$$

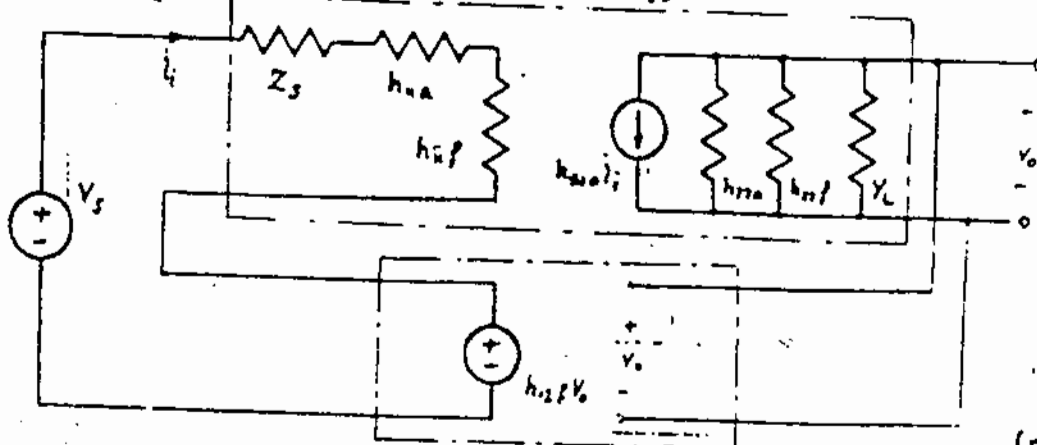
بنابراین داریم:

$$A_V = \frac{V_o}{V_s} = \frac{\frac{-h_{21a}}{Z_i Y_o}}{1 + \left(\frac{-h_{21a}}{Z_i Y_o}\right) h_{12f}} \frac{a}{1 + \theta f} \Rightarrow A = \frac{-h_{21a}}{Z_i Y_o} \quad , \quad f = h_{12f}$$

با توجه به روابط بدست آمده می‌توان مدار شکل (۲-۱۵) را به صورت یک تقریب کننده

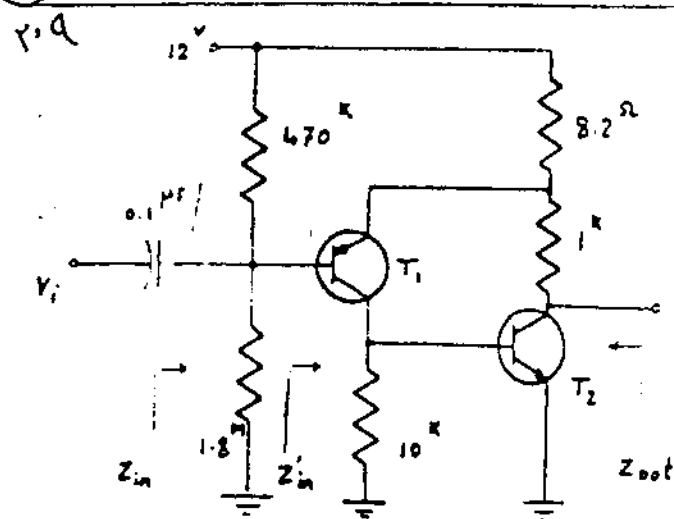
عمیق بانده فیدبک ایده‌آل مطابق مدار شکل (۲-۱۶) در نظر گرفت:

تقریب کننده اصلی جدید



شکل (۲-۱۶)

۲۰۹



شکل (۲-۱۷)

مثال مدار تقویت کننده.

شکل (۲-۱۷) را در نظر بگیرید

الف) نوع آمپد را مشخص نمایید.

ب) مشخصات

$$h_{ie1} = 66k \quad h_{ie2} = 1.4k$$

$$\beta_1 = 200 \quad \beta_2 = 400$$

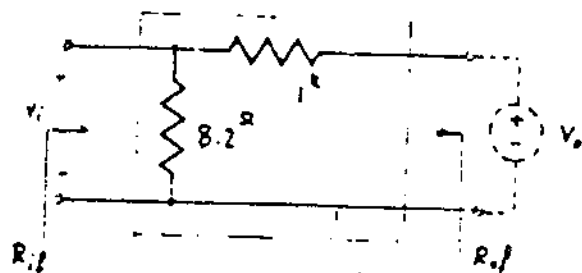
ج) ضریب تقویت ولتاژ  $\frac{V_o}{V_i}$  را بد

فرکانسهای میانی بدست آورید.

ح)  $Z_{in}$ ،  $Z_{in}'$  و  $Z_{out}$  را محاسبه نمایید.

حل: الف) آمپد از نوع سری-شنت می باشد.

ب) شکل (۲-۱۸) شبکه آمپد را نشان می دهد.



شکل (۲-۱۸)

برای بدست آوردن  $R_{ip}$  منبع ولتاژ

در خروجی قرار می دهیم و ولتاژ ورودی

را اندازه می گیریم.

$$\beta = \frac{V_o}{V_i} = \frac{8.2}{8.2 + 1000} = 8.13 \times 10^{-3}$$

برای بدست آوردن  $R_{ip}$  چون خروجی به صورت شنت است آنرا اتصال کوتاه.

$$R_{ip} = 8.2 \parallel 1k = 8.13k$$

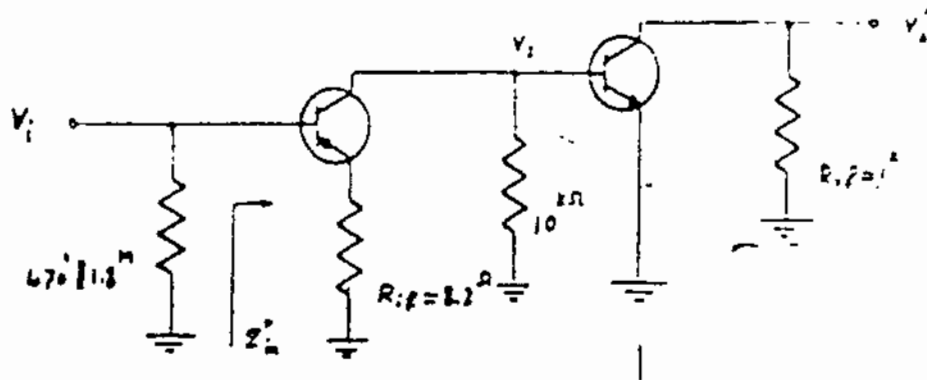
می یابیم.

و همین برای  $R_{op}$  ورودی را به صورت سری بودن اتصال باز در نظر می گیریم.

$$R_{op} = 1 \parallel 8.2k = 1008k$$

شکل (۲-۱۹) تقویت کننده اصلی مدیه را نشان می دهد برای این تقویت کننده.

$$a = \frac{V_o}{V_i} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_o} = \frac{-200(10^3 \parallel 1k)}{66k + 201(10^3 \parallel 1k)} \cdot \frac{-400(10^3 \parallel 1k)}{1.4k} = -0.775$$



شکل (۳-۱۹)

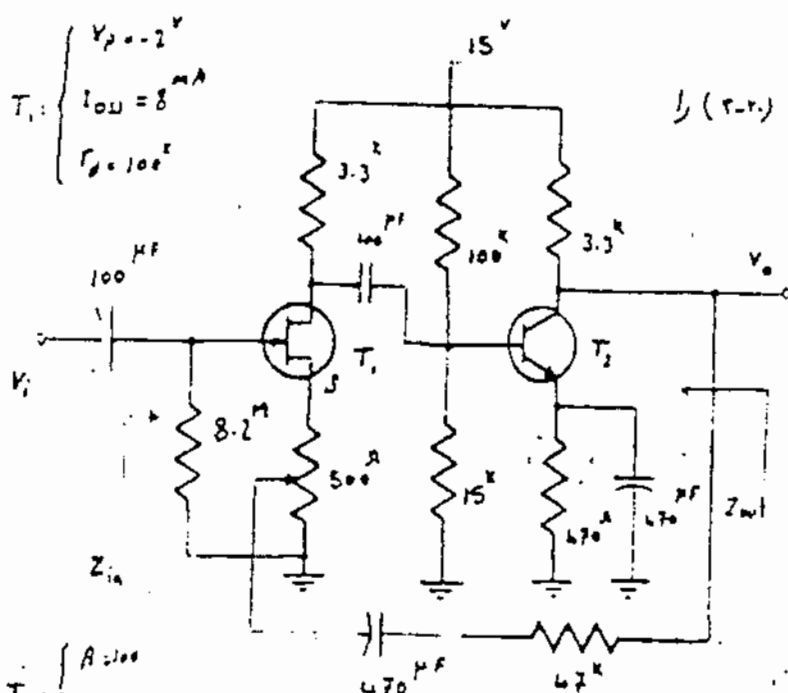
$$A_V = \frac{V_o}{V_i} = \frac{0}{1+0f} = \frac{1077.5}{1 + 1077.5 \times 8.13 \times 10^{-3}} \approx 110.4$$

$$Z_{in}' = 64 + 204 \times 8.13 = 66.6^k \quad Z_{in}' = (1+0f) Z_{in}' = 64^k \quad \text{ج}$$

$$Z_{in} = 470^k \parallel 1.8^M \parallel Z_{in}' = 235.6^k \quad Z_{out} = 1^k$$

$$Z_{out} = \frac{Z_{out}'}{1+0f} = \frac{1^k}{1 + 8.13 \times 10^{-3} \times 1077.5} = 102.5^k \quad \text{امپدانس خروجی}$$

$$T_1: \begin{cases} V_D = -2^V \\ I_{DQ} = 8^{mA} \\ r_D = 100^k \end{cases}$$



تقریب مدار تقویت کننده. شکل (۳-۲۰) را

در نظر بگیرید  
انت، نوع فیلد یک را بنویسید و بگویید  
در چه صورت، دو کپی می شود  
با جریانهای نقطه کار،  $I_{DQ}$  و  $I_{CQ}$   
را درست آورید.

ج، اگر بخواهیم ترانزیستور را در نقطه کار داشته

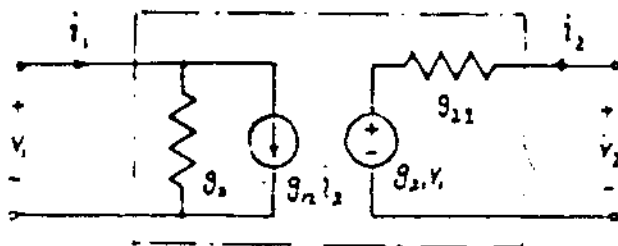
تقریب ترانزیستور و آن را در نقطه کار درست آورید.

$$T_2: \begin{cases} \beta = 100 \\ V_{BE} = 0.6 \end{cases}$$

شکل (۳-۲۰)

۳-۴) فیدبک مثبت - سری غیر ایده‌آل

در مدلهای مثبت - سری و دشار در درون تقویت کننده شبکه فیدبک و همچنین جریان خروجی آنها یکسان هستند. که در این حالت سازه سبزی مدل در قطب برای تناسبان مان. استفاده از پارامترهای (G) می باشد. شکل (۳-۲۱) مدل نمایی یک در قطب با پارامترهای G را نشان می دهد.

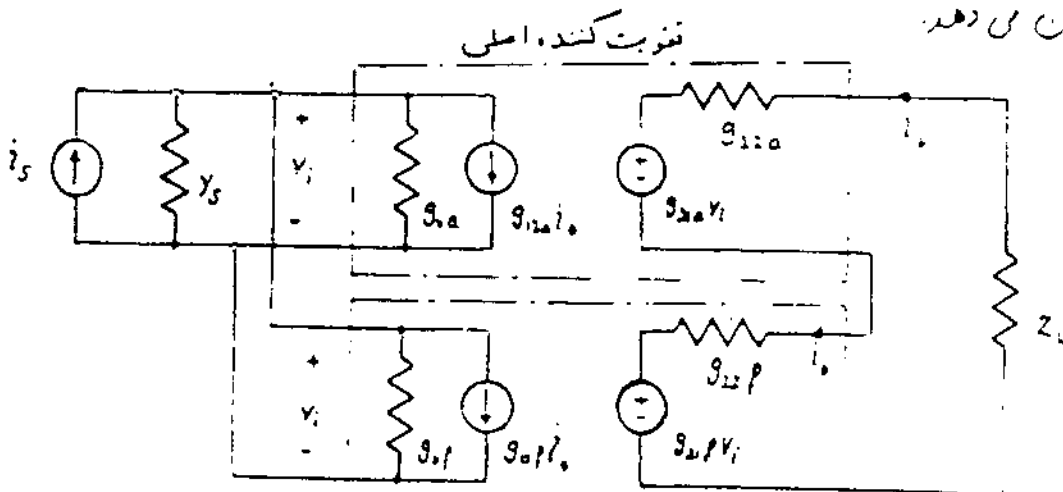


$$\begin{cases} i_1 = g_{11}V_1 + g_{12}i_2 \\ V_2 = g_{21}V_1 - g_{22}i_2 \end{cases}$$

شکل (۳-۲۱)

شکل (۳-۲۲) مدار یک تقویت کننده با فیدبک مثبت - سری را با استفاده از مدل

G نشان می دهد.



شکل فیدبک

شکل (۳-۲۲)

تقویت کننده

$$i_s = (g_s + g_{11} + g_{12})V_1 - (g_{12} + g_{22})i_o$$

$$0 = (g_{12} + g_{22})V_1 - (Z_L + g_{22} + g_{21})i_o$$

در خروجی

در خروجی

اگر  $y_i$  و  $z_o$  را عبارت زیر تعریف کنیم:

$$\begin{cases} y_i = y_s + g_{sa} + g_{sf} \\ z_o = z_L + g_{za} + g_{zf} \end{cases}$$

از روابط بالا نتیجه می شود که:

$$A_I = \frac{i_o}{i_s} = \frac{\frac{g_{sa} + g_{sf}}{-z_o y_i}}{1 + \frac{g_{sa} + g_{sf}}{-z_o y_i} (g_{za} + g_{zf})}$$

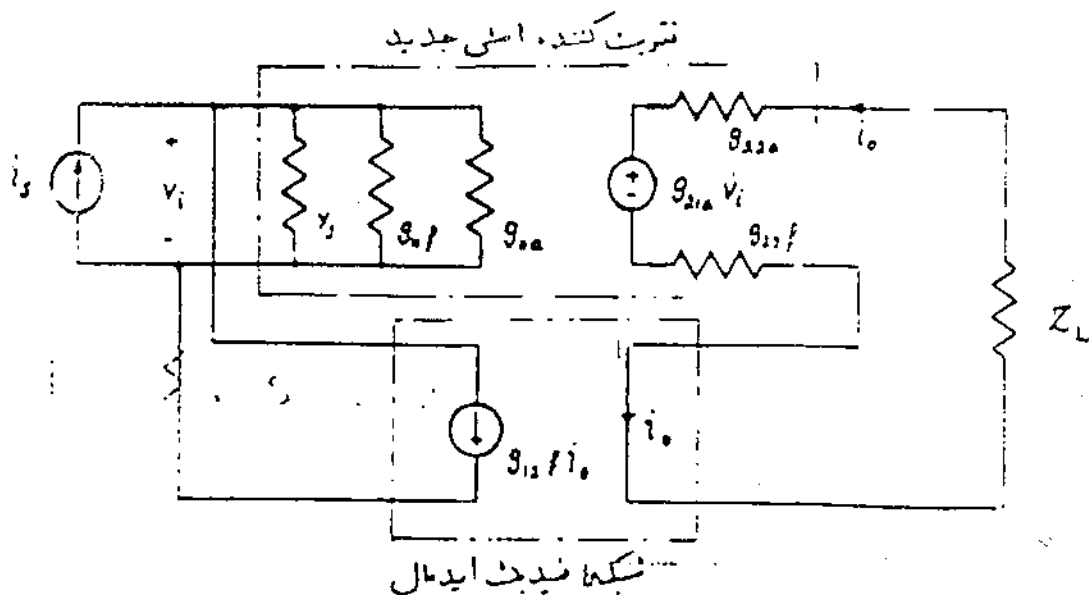
با توجه به خواص تقویت کننده، امپدانس فیدبک خواهیم داشت:

$$|g_{za}| \gg |g_{sf}| \quad , \quad |g_{za}| \ll |g_{zf}| \quad \text{بنابراین}$$

$$A_I = \frac{i_o}{i_s} = \frac{\frac{-g_{sa}}{y_i z_o}}{1 + \left( \frac{-g_{sa}}{y_i z_o} \right) g_{zf}} = \frac{a}{1 + a f} \Rightarrow a = \frac{-g_{sa}}{y_i z_o} \quad , \quad f = g_{zf}$$

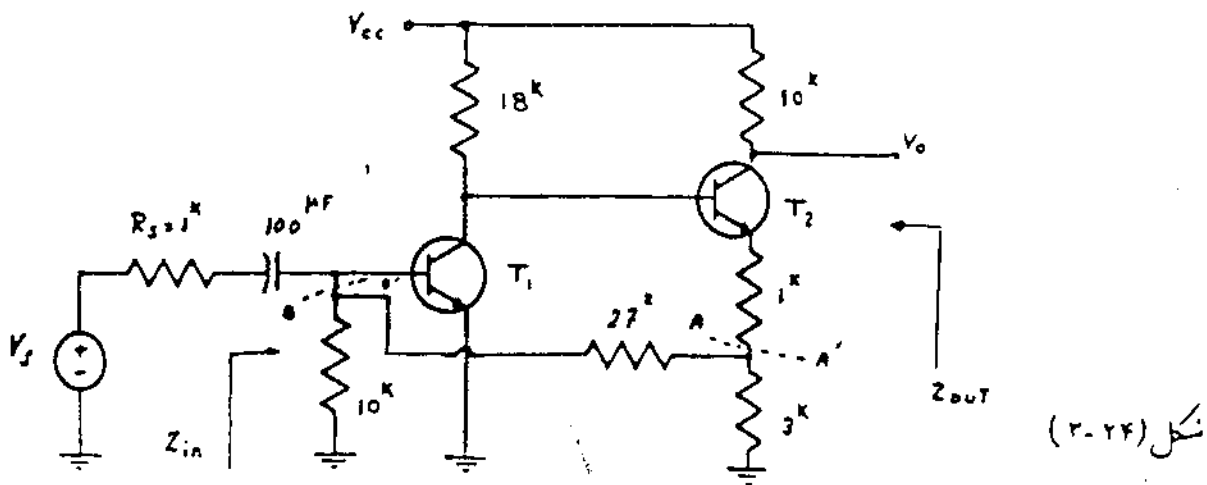
با توجه به روابط بدست آمده، مدار تقویت کننده، شکل (۲-۲۲) را می توان به دست

آید. یک تقویت کننده، مدبر با شبکه فیدبک ایده آل در نظر گرفت [شکل (۲-۲۳)]

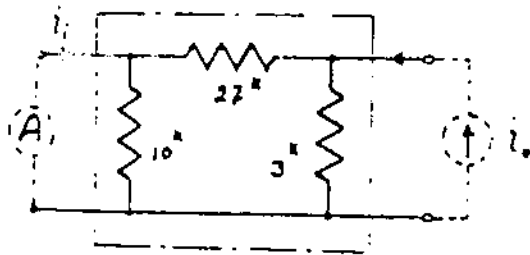


شکل (۲-۲۳)

مثال در مدار تقویت کننده شکل (۲-۲۴)  $A_v = \frac{V_o}{V_i}$  ،  $Z_{in}$  و  $Z_{out}$  را دست آورید. ( $\beta = 50$  ،  $r_n = 2^k$ )



حل: اگر سطابق برشهای  $AA'$  و  $BB'$  مدار فیدبک را جدا کنیم (حالتی داریم راسبه می توان در نظر گرفت) فیدبک از منبع شنت بر روی برده و تابع انتقال  $\frac{V_o}{V_i}$  می باشد شکل (۲-۲۵) شبکه فیدبک را نشان می دهد.



شکل (۲-۲۵)

پس برای بدست آوردن  $\beta$  یک منبع جریان در خروجی گذاشته و جریان اتصال کوتاه در خروجی را بدست می آوریم (در شکل (۲-۲۵) یک آمپر متر است)

$$\beta = \frac{I_o}{I_i} = -\frac{3}{3+27} = -0.1$$

$R_{if}$  در منبع بدست آوردن

$R_{if}$  تبدیل ایکه خروجی به صورت سری است در نتیجه اتصال باز در نظر گرفته می شود.

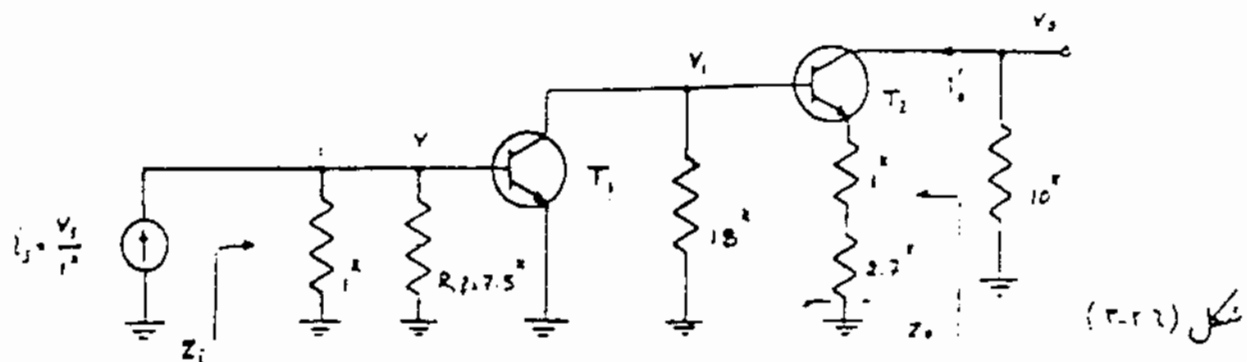
$$R_{if} = 10 \parallel (27+3) = 7.5^k \Omega$$

نویسه برای تناسب  $R_{of}$  در خروجی را به دلیل شنت بودن اتصال کوتاه در نظر می گیریم.

$$R_{of} = 3 \parallel 27 = 2.7^k \Omega$$

شکل (۲-۲۶) تقویت کننده اصلی را با در نظر گرفتن اثر بارگذاری شبکه فیدبک نشان می دهد.

توجه: مدار را باید در حالت بارگذاری در نظر گرفت.



ما پارامترهای تنبیت کننده جدید را

$$a = \frac{i_o'}{i_s} = \frac{1875 \parallel 2}{-10} \times \frac{V_o}{V_i} \times \frac{V_i}{V}$$

$$\Rightarrow a = \frac{-0.61}{10} \times \frac{-50 [18 \parallel (2 + 51 \times 3.7)]}{2^k} \times \frac{-50 \times 10}{2 + 51 \times 3.7} = -66$$

$$Z_i = 1 \parallel 7.5 \parallel 2 = 0.61$$

$$Z_o = \infty$$

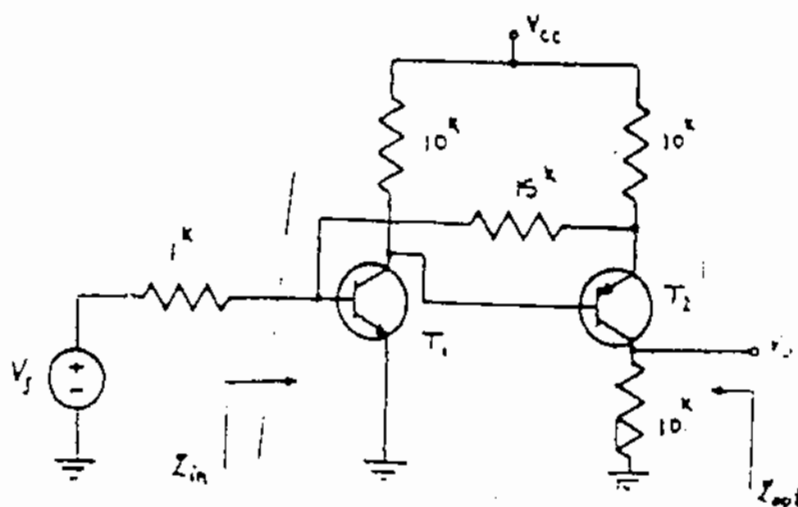
- پارامترهای مدارکی تنبیت کننده:

$$\frac{i_o}{i_s} = \frac{0}{1 + s f} = \frac{-66}{1 + (-0.1)(-66)} = -8.7$$

$$A_v = \frac{V_o}{V_s} = \frac{-70 \times 10}{7.6 \times 1^k} = 86.8$$

$$Z_{in}' = \frac{Z_i}{1 + s f} = \frac{0.61}{7.6} = 80.2^{\Omega}$$

$$Z_{in} = Z_{in}' \parallel R_s \Rightarrow \boxed{Z_{in} = 87.2^{\Omega}} \quad Z_{out}' = (1 + s f) Z_o = \infty \Rightarrow \boxed{Z_{out} = 10^k}$$



تشرین:

در مدار تنبیت کننده:

$$A_v = \frac{V_o}{V_s} \quad \text{شکل (۲-۲۳)}$$

$Z_{in}$  و  $Z_{out}$  را بدست

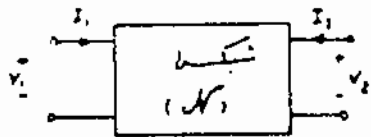
آوریم.  $(\mu = 50, r_n = 3^k)$

شکل (۲-۲۳)



خلاصه: (۳-۵)

مدل (۳-۱)، مطابق گفته شده در مورد انواع ضربه‌ها را بطور خلاصه بیان می‌کند.



در این جدول درونی دو قطبی راست جب  
در خروجی آثر درست راست در نظر می‌گیریم. [شکل (۳-۸)]

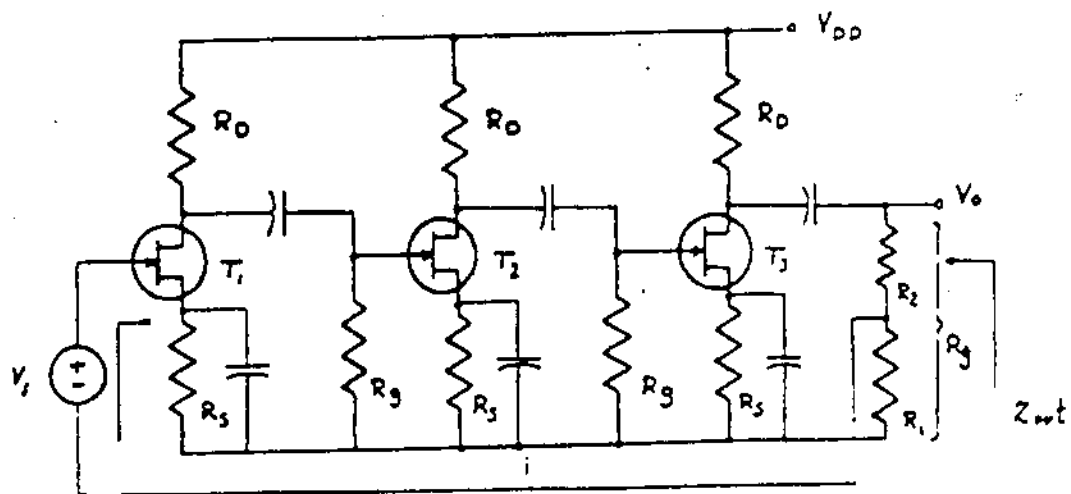
شکل (۳-۸)

نوع تبدیل	پارامتر در قطبی	متغیر خروجی	متغیر درودی	تابع انتقال	$R_o P$	$R_i P$	$f$
توان - توان	$y$	$V_o$	$I_o$	$\frac{V_o}{I_o}$	خروجی انتقال کوتاه	درودی انتقال کوتاه	مسح و شارژ در خروجی و اندازه‌گیری جریان انتقال کوتاه در درودی
سری - سری	$z$	$I_o$	$V_o$	$\frac{V_o}{I_o}$	خروجی انتقال باز	درودی انتقال باز	مسح جریان در خروجی و اندازه‌گیری ولتاژ در درودی
سری - توان	$h$	$V_o$	$I_o$	$\frac{V_o}{I_o}$	خروجی انتقال کوتاه	درودی انتقال باز	مسح و شارژ در خروجی و اندازه‌گیری ولتاژ در درودی
توان - سری	$G$	$I_o$	$-I_o$	$\frac{I_o}{-I_o}$	خروجی انتقال باز	درودی انتقال کوتاه	مسح جریان در خروجی و اندازه‌گیری ولتاژ در درودی

جدول (۳-۱)

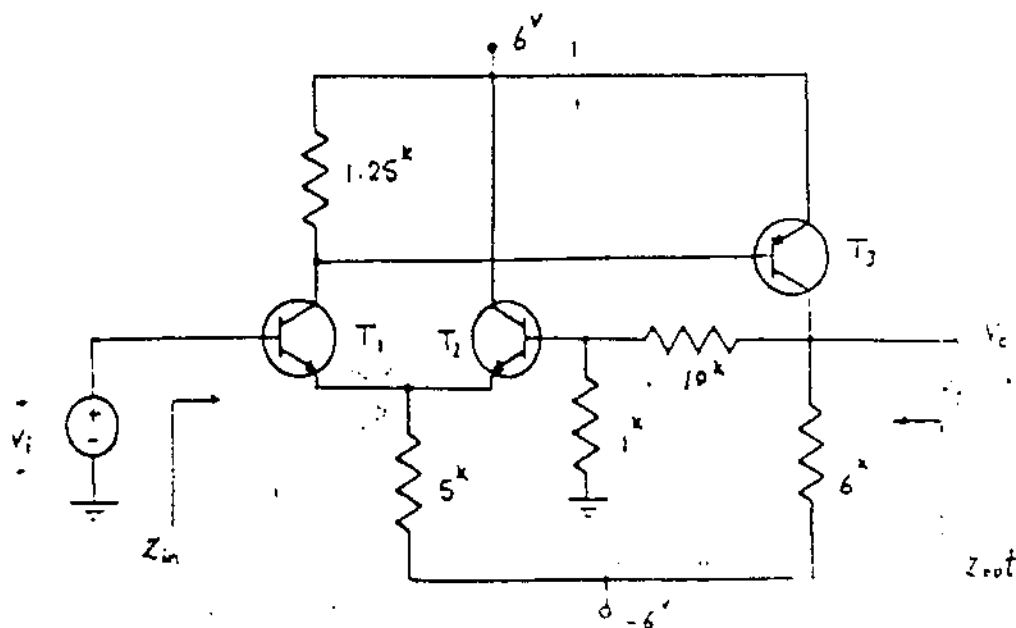
### شماره های مختلف:

۱. مطلوب است گایده  $Z_{out}$  و  $Z_{in}$  در مدار شکل (P-1)  $A_v = \frac{V_o}{V_i}$   
 در مرتبه:  $R_D = 50^k$ ،  $R_g = 1^M$ ،  $R_1 = 400^k$ ،  $g_m = 6^{-A/V}$ ،  $r_d = 10^k$



شکل (P-1)

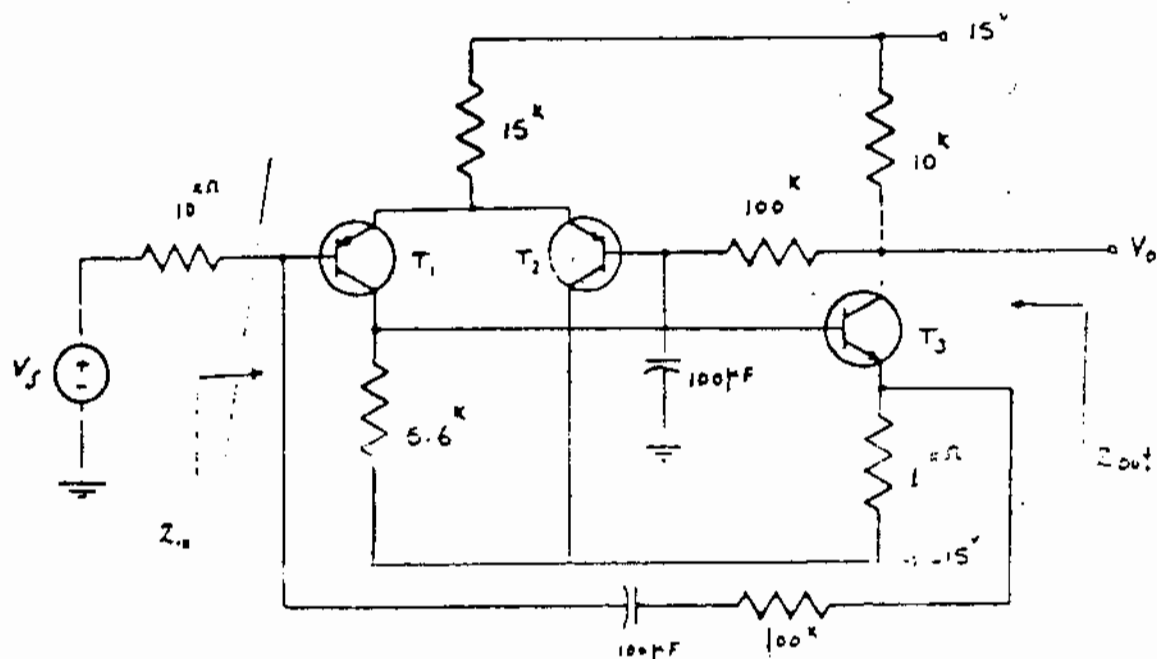
۲. ترتیب کننده فیدبک دار شکل (P-2) را در نظر بگیرید. در مرتبه  $\beta_{PNP} = 200$   
 $V_{BE} = 0.7^V$ ،  $V_A = \infty$  و مقدار DC ورودی صفر باشد. مطلوب است:  
 $A_v = \frac{V_o}{V_i}$ ، هر دو از حلقه باز (amp. Gain)، امپدانس ورودی و امپدانس خروجی.



(P-2)

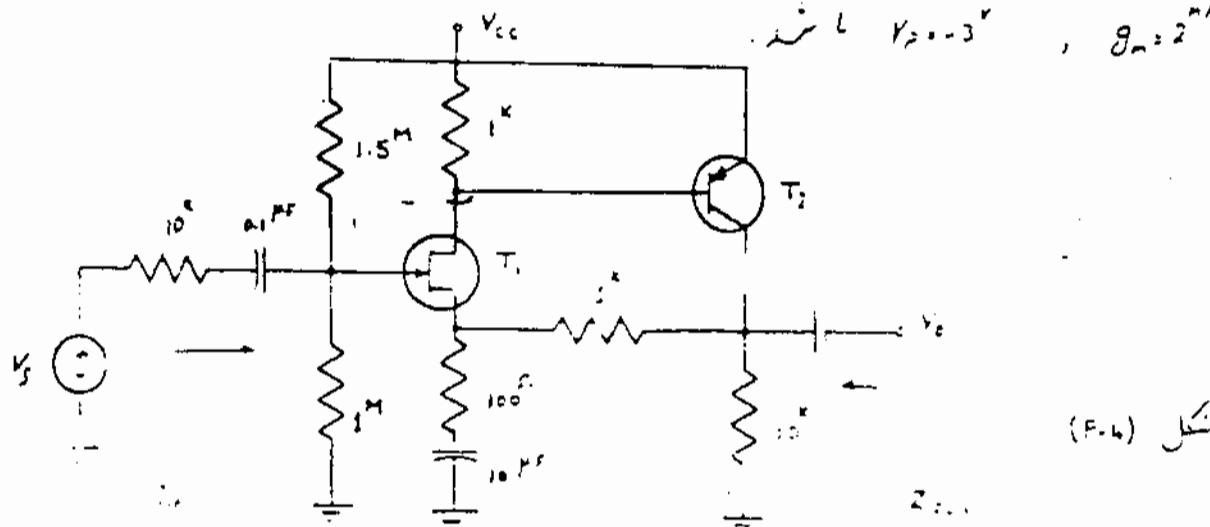
۳. مدار تقویت کننده شکل (P.3) را در نظر بگیرید. ما فرض ایکه  $\beta = 250$  ،  
 $(r_{e1} = r_{e2} = r_{e3})$   $V_{BE} = 0.6V$

الف. نوع فیدبک را مشخص کنید. ب. عبارتهای نقطه کار سه ترانزیستور را دست آورید.  
 ج. بهره تقویت کننده  $\frac{V_o}{V_s}$  را محاسبه کنید.  $Z_{in}$  و  $Z_{out}$  را محاسبه کنید.



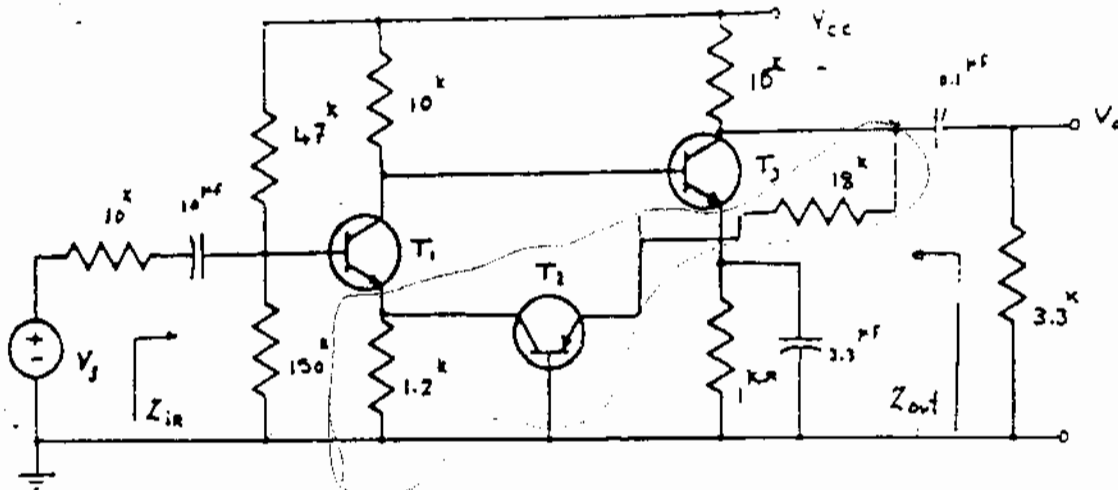
شکل (P.3)

۴. بارچه به مدار تقویت کننده شکل (P.4) مطلوبت محاسبه  $Z_{out}$  ،  $Z_{in}$  ،  
 $r_{e1} = 50\Omega$  ،  $\beta = 50$  ،  $I_{C1} = 1mA$  ،  $A_v = \frac{V_o}{V_s}$  در فرکانسهای میانی ما فرض ایکه ،  
 $f_{s1} = 50kHz$  ،  $f_{s2} = 2MHz$  ،  $V_{BE} = 0.7V$  باشد.



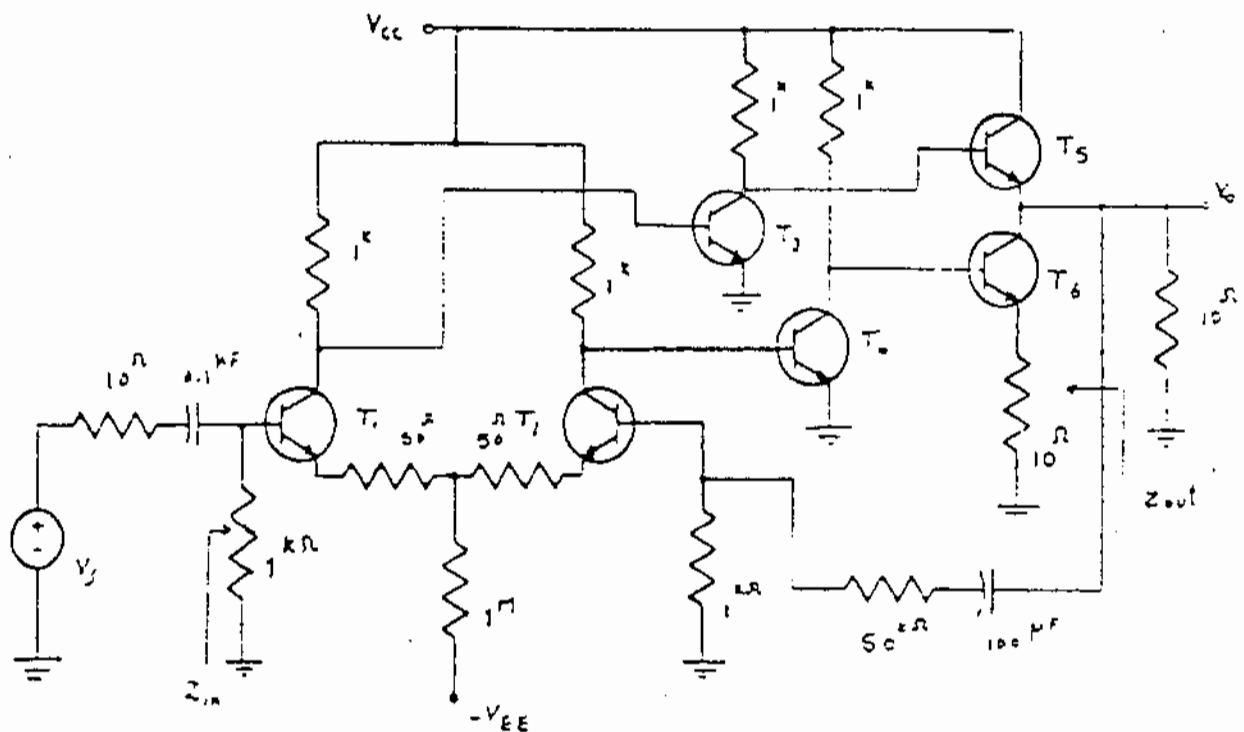
شکل (P.4)

۵- مدار تثبیت کننده شکل (P-5) را در نظر بگیرید.  
 مطلوبست  $A_v = \frac{V_o}{V_i}$  ،  $Z_{in}$  ،  $Z_{out}$  با فرض اینکه  $\beta = 100$  و  $h_{ie} = 2 \text{ k}\Omega$  باشد.



شکل (P-5)

۶- مطلوبست کاسه  $Z_{in}$  ،  $Z_{out}$  ،  $A_v = \frac{V_o}{V_i}$  برای مدار تثبیت کننده شکل (P-6) با فرض اینکه  $h_{ie} = 1.25 \text{ k}\Omega$  و  $\beta = 50$  باشد.



شکل (P-6)

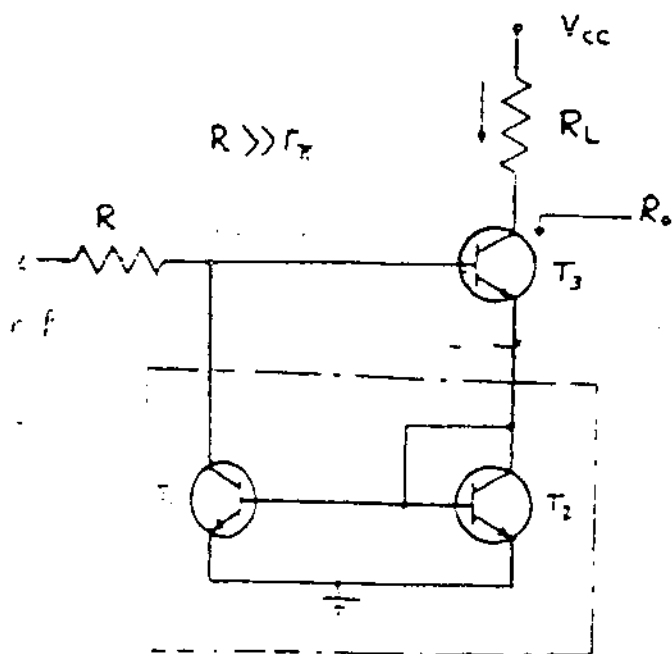
۷- منبع جریان شکل (P-7) را در نظر بگیرید.

می‌خواهیم امپدانس خروجی این منبع جریان را با در نظر گرفتن متعارف محاسبه کنیم. ترانزیستورهای بکار رفته مشابه هستند و دارای مشخصات زیر می‌باشند.

$$T_1, T_2, T_3 : \beta, r_o, r_{\pi}$$

الف: با استفاده از مدل میگنال‌های کوچک ترانزیستور، نوشتن معادلات مدار می‌امپدانس خروجی ( $R_o$ ) منبع جریان را محاسبه نمایید.

ب: برای آنکه عملیات محاسباتی آراکاهش دهیم، از خواص شبکه نیک در بدست آوردن امپدانس خروجی استفاده می‌کنیم ابتدا شبکه‌ای را که توسط خط چین مشخص شده را بعنوان شبکه نیک در نظر بگیریم. که این شبکه از جریان خروجی نمونه برداری و با جریان ورودی مقایسه می‌کند (فرض کنید  $V_{ceQ}$  بعنوان منبع دیتاز ورودی است) حال با استفاده از روش حل شبکه‌های نیک دار، امپدانس خروجی ( $R_o$ ) را بدست آوریم.



شکل (P-7)

ج: علت اختلاف بسیار زیاد نتایج نسبت به الف، در نظر گرفتن مدل بایز داریم.



بخش

## منابع تغذیه تثبیت شده

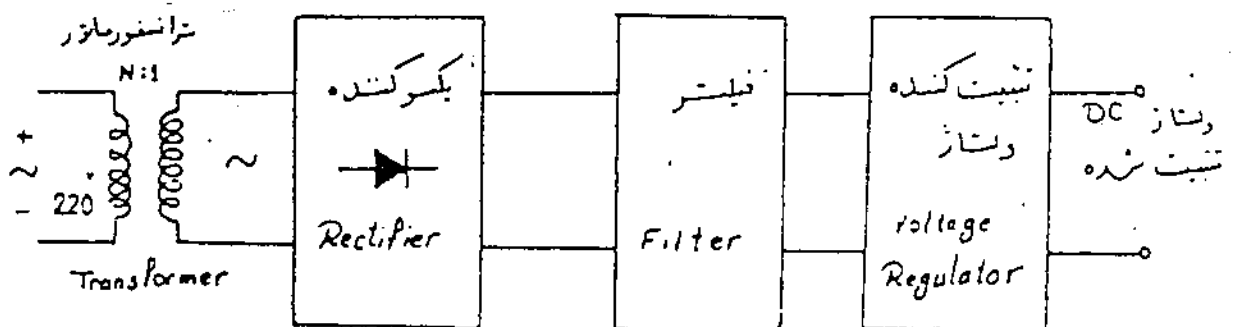
در اکثر مدارها و دستگاه‌های الکترونیکی برای تأمین قدرت خروجی می‌توان معرفی خودسینم احتیاج به منابع تغذیه می‌باشد، که این منابع می‌توانند از نوع دلتا یا جریان باشند. منابع جریان را بطور مختصر در بخش تثبیت کننده‌های دیفرانسیل بررسی کردیم. حال به بررسی منابع دلتا می‌پردازیم.

تثبیت کننده‌های دلتا یکی از مشهورترین مدارهای مستند که بهرست مدارهای مجتمع خطی (Linear ICs) ساخته می‌شوند. در این مدارها توسط یک دلتا  $dc$  که تقریباً ثابت است، تغذیه می‌شود و در خروجی دلتا یا باین تر از ورودی اولی تثبیت شده تحویل می‌دهند. همچنین این دلتا تثبیت شده باید در حوزه نسبتاً وسیعی از تغییرات جریان بار، تغییرات دلتا ورودی و تغییرات شرایط محیطی از قبیل درجه حرارت، تغییرات قابل ملاحظاتی نداشته باشند.

برای تولید دلتا  $dc$  با تغییرات نسبتاً کوچک می‌توان برق شهر را توسط ترانسفورماتور مناسب تغییر داده و خروجی آن را پس از

یکسوسازی، به یک فیلتر پایین گذر اعمال کرد. خروجی فیلتر یک ولتاژ dc می باشد که تغییرات نسبتاً کوچکی حول مقدار متوسط آن دارد. در این تغییرات ریبلی (Ripple) گفته می شود. مدارهای مجتمع تثبیت ولتاژ (IC voltage Regulators) بطور متوع در ولتاژهای مختلف و حداکثر جریان های مختلف ساخته می شوند. این IC ها برای ولتاژهای مثبت و منفی ساخته می شوند و در بعضی از آنها ولتاژ خروجی را می توان با تغییر یک مقاومت خارجی در حوزه مشخصی از ولتاژ کنترل کرد.

شکل (۱) بلوک دیاگرام کلی یک منبع تغذیه با ولتاژ تثبیت شده را نشان می دهد.



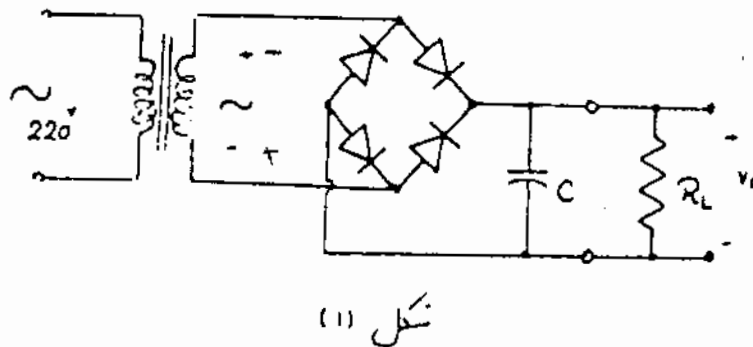
شکل (۱) شکل کلی یک منبع تغذیه با ولتاژ تثبیت شده.

در این بخش ابتدا قسمت های مختلف یک منبع تغذیه ولتاژ مورد بررسی قرار گرفته و سپس استفاده از نیدیک در این مدارها مورد مطالعه قرار می گیرد. در آخر ضمن معرفی اجمالی تثبیت کننده های ولتاژ که به صورت مدارهای مجتمع ساخته می شوند، محدودیت مدار یکپارچه استفاده از آنها بطور مختصر بررسی می گردد.

## ۱- منابع ولتاژ :

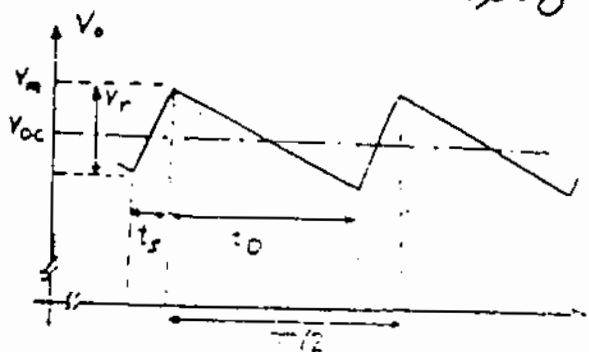
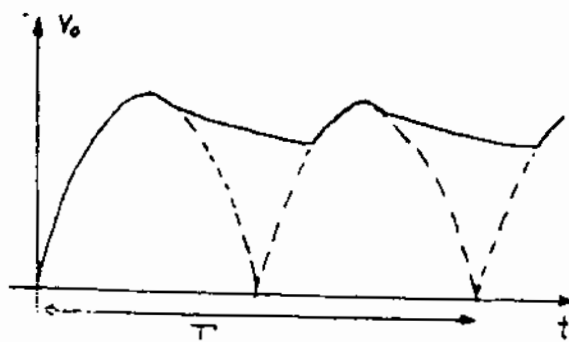
## (۱-۱) یکسو ساز پل :

در عمل با استفاده از ترانسفورماتور کاهشنده، ولتاژ برق شهر را به یک ولتاژ سینوسی با دامنه مورد نیاز تبدیل می کنند و توسط پل دیود و خازن  $C_0$  این ولتاژ متناوب به یک ولتاژ مستقیم تبدیل می شود اما این ولتاژ مستقیم نوساناتی (Ripple) را نیز داراست که به جریان بار بستگی دارد. [شکل (۱۱)]



شکل (۱-۲) ولتاژ

یکسو شده توسط پل دیود و خازن  $C_0$ . شکل (۱-۲) (ب) شکل  
تقریبی ولتاژ خروجی را نشان می دهد.



شکل (۱-۲)

ولتاژ دوسر مدار در مرتبه تقبیه :

$$V_c = V_m e^{-t/RC} = V_m \left( 1 - \frac{t}{RC} + \frac{t^2}{2(RC)^2} - \dots \right)$$

$$V_c \approx V_m \left( 1 - \frac{t}{RC} \right) \quad \tau = RC$$

اگر از جدات درجه دوم به بالا مرتبه تقبیه شود



$$V_r = -V_m \left(1 - \frac{T/2}{\tau}\right) + V_m = \frac{T}{2\tau} V_m$$

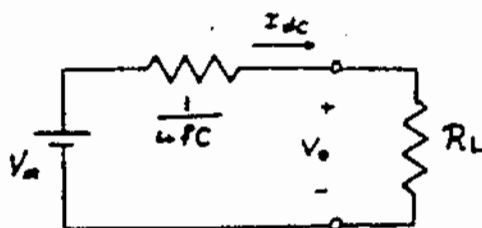
$$I_{dc} = C \frac{dV_c}{dt} \approx C \frac{V_m}{\tau} \Rightarrow$$

$$V_r = \frac{I_{dc}}{2fC}$$

که  $V_r$  تغییرات  
ماکزیمم ولتاژ خروجی  
است.

$$V_{OC} = V_m - \frac{V_r}{2} = V_m - \frac{I_{dc}}{4fC} \quad (I)$$

شکل (۱-۳) مدل مدار  
رابطه (I) را نشان می دهد.



شکل (۱-۳)

مثال) مطلوب است محاسبه ریبیل و ولتاژ DC خروجی مدار شکل (۱-۱) در  
هریکه ولتاژ نازیه تراشورمازور  $12^V$  و مقاومت خروجی آن صفر ،  $C=1000 \mu F$   
و  $R_L=100 \Omega$  فرض شوند.

$$V_{OT} = 12 \times \sqrt{2} \approx 17^V$$

حل:

$$V_m = V_{OT} - 2V_D = 17 - 2 \times 0.7 = 15.6^V$$

$$I_{dc} = \frac{V_{OC}}{100} \Rightarrow V_{OC} = V_m - \frac{V_r}{2} \Rightarrow V_{OC} = 15.6 - \frac{I_{dc}}{4fC} = 15.6 - \frac{V_{OC}/100}{4 \times 150 \times 1000 \mu F}$$

$$\Rightarrow V_{OC} = 14.85^V$$

$$V_r = 2 \times 0.05 V_{OC} = 1.56^V$$

با آنکه مدار شکل (۱-۱) برای تغذیه برخی از سیستمای الکترونیکی  
کامت می کند ، ولی نه بسیاری از کاربردهای دقیقتر به علت داشتن  
اشکالات زیر قابل استفاده نمی باشد:

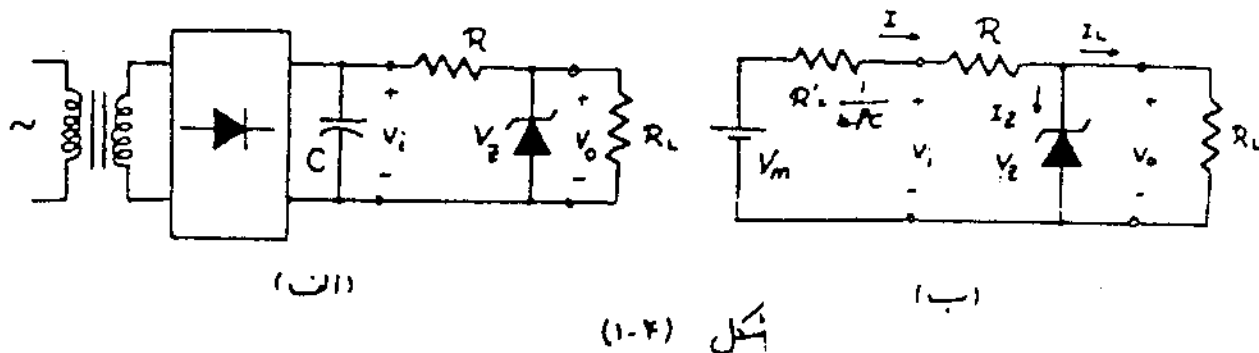
- ۱- با تغییر بار (جریان مصرفی) مقدار این ولتاژ تغییر می‌کند.
- ۲- علاوه بر تغییر ولتاژ DC، نوسانات، رپل، رانش و درازت.
- ۳- تا تغییر ولتاژ شبکه، این ولتاژ نیز تغییر می‌کند.
- ۴- ولتاژ خروجی با تغییر دمای حرارت نیز ممکن است تغییر نماید.

تضمین:

مثال قبل را با مد نظر گرفتن مقاومت خروجی ترانزستور مازر،  $R_{or} = 5 \Omega$  حل نمایید.

(۱-۲) تثبیت ولتاژ با استفاده از دیود زener:

با توجه به متغیر  $(V_i)$  دیود زener می‌توان مدار شکل (۱-۴-الف) را جهت تثبیت ولتاژ DC مد نظر گرفت.



شکل (۱-۴)

شکل (۱-۴-ب) مدار معادل، مدار شکل (۱-۴-الف) را نشان می‌دهد.  
برای این شکل داریم:

$$I = \frac{V_i - V_Z}{R} \quad I = I_L + I_Z$$

مب اساسی این مدار محدود بودن جریان خروجی است زیرا جریان  $I$  باید بین زener و بار  $R_L$  تقسیم گردد و اگر زener را نیز ایده‌آل مد نظر بگیریم

$$I_{Lmax} = I_{Lmax} = \frac{V_m - V_Z}{R' + R}$$

بنابراین به درجه‌بندی توان جریان دیرد زنی (دبا) را زیاد کرد.

۱-  $V_m$  را افزایش دهیم.

۲-  $R$  را کاهش دهیم.

ولی بدلیل محدود بودن جریان قابل تحمل دیرد زنی، جریان بار  $R_L$  نیز محدود خواهد بود.

- ضرایب تثبیت:

درجه تثبیت دلتا  $V_o$  دبا میزان تغییرات آن به سه عامل اساسی زیر

بستگی دارد.

۱- میزان بار خروجی

۲- تغییرات احتمالی دلتا  $V_i$

۳- تغییرات دمای حرارت

بنابراین تغییرات دلتا  $V_o$  را می توان بهر صورت زیر بیان کرد.

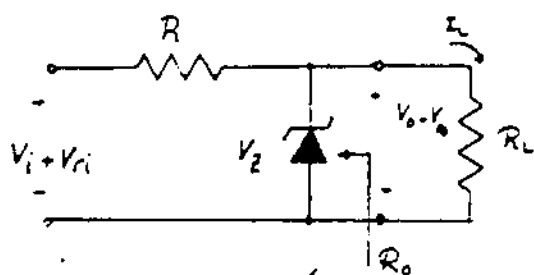
$$\Delta V_o = \frac{\partial V_o}{\partial I_L} \Delta I_L + \frac{\partial V_o}{\partial V_i} \Delta V_i + \frac{\partial V_o}{\partial T} \Delta T = S_I \Delta I_L + S_V \Delta V_i + S_T \Delta T$$

که در این رابطه ضرایب  $S_I$ ،  $S_V$  و  $S_T$  بهر صورت زیرنویس می شوند.

$$S_I = \left( \frac{\partial V_o}{\partial I_L} \right) \bigg|_{V_i = cte, T = cte} \quad \text{"ضریب تثبیت جریان"}$$

$$S_V = \left( \frac{\partial V_o}{\partial V_i} \right) \bigg|_{I_L = cte, T = cte} \quad \text{"ضریب تثبیت دلتا"}$$

$$S_T = \left( \frac{\partial V_o}{\partial T} \right) \bigg|_{I_L = cte, V_i = cte} \quad \text{"ضریب تثبیت حرارتی"}$$



شکل (۱-۵)

حال این فرایند را برای  
مدار منبع تغذیه با دیود زنر درست  
می آوریم. [شکل (۱-۵)]

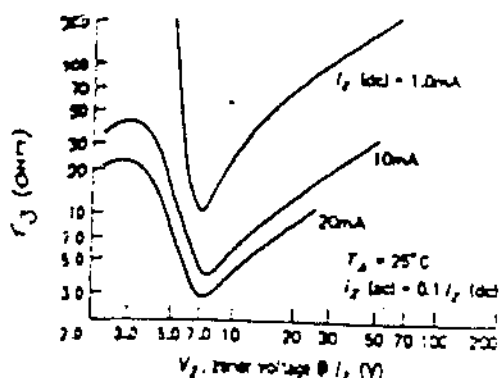
- محاسبه  $S_I$ :

$$S_I = \left( \frac{\partial V_o}{\partial I_o} \right) \bigg|_{V_i = \text{const}, T = \text{const}} = R_o = r_j \parallel R$$

که  $r_j$  مقاومت دینامیکی دیود  
زنر می باشد.

برای کاهش  $S_I$  باید دیود زنر را انتخاب کرد که مقاومت دینامیکی  
آن کوچک باشد.

شکل (۱-۶) منحنی های تغییرات  $r_j$  را بر حسب  $V_j$  برای جریان های  
مختلف  $I_j$  نشان می دهد.



شکل (۱-۶)

مشاهده می شود که زنرهای  
۶ تا ۷ ولتی کمترین مقاومت  
دینامیکی را دارند.

- محاسبه  $S_V$ :

اگر  $R_L \gg r_j$  باشد  
خواهیم داشت:

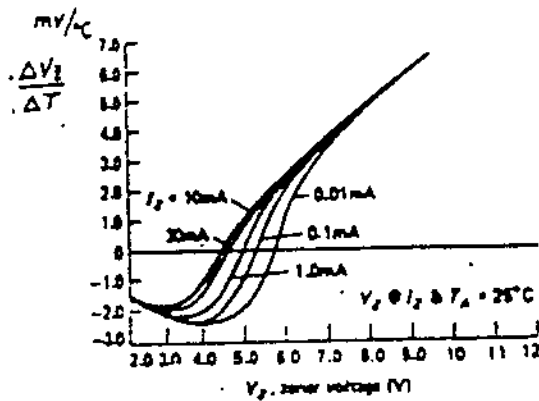
$$S_V = \frac{\partial V_o}{\partial V_{ci}} = \frac{r_j \parallel R_L}{r_j \parallel R_L + R} \Rightarrow S_V = \frac{r_j}{r_j + R}$$

- محاسبه  $S_T$ :

اگر از تغییرات حرارتی  $R$  صرف نظر  
کنیم.

$$S_T = \left( \frac{\partial V_o}{\partial T} \right) \bigg|_{V_i = \text{const}, I_o = \text{const}} = \frac{\partial V_o}{\partial T}$$

شکل (۱-۷) منحنی های فریب حرارتی یک گره از دما را نشان می دهد.



مشاهده می شود که فریب حرارتی دماهای کمتر از ۵ منحنی و برای دماهای بین ۵ الی ۶ دما نزدیکاً صاف است. دماهای بزرگتر از ۶ مثبت است.

شکل (۱-۷)

بنابراین دماهای ۵ الی ۶

دما بهترین فریب ثابت حرارتی را دارا می باشند. برای داشتن فریب

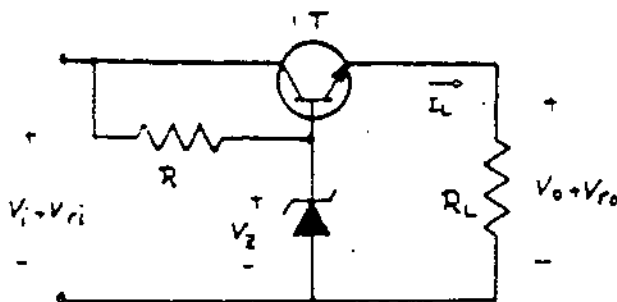
حرارتی خوب، دماهای بالای توان ترکیبی از دماهای کمتر و بیشتر از ۵ را بطور سری مورد استفاده قرار داد.

مدار سری: (۱-۳)

برای منتقل کردن جریان  $I_L$  از  $I_Z$  و افزایش جریان

بار می توان یک ترانزیستور به مدار قبل اضافه کرد. [شکل (۱-۸)]

دما خروجی این مدار برابر است با:



شکل (۱-۸)

$$V_o = V_Z - V_{BE}$$

برای اینکه ترانزیستور T بین

بار و مسدود دما ورودی عبورت سری

قرار گرفته است. به این مدار «مدار سری»

گفته می شود.

- محاسبه ضرایب تثبیت:

اگر  $r_3 \ll R$  و  $r_3 \ll h_{ie}$  در نظر بگیریم:

$$S_I = \left( \frac{\partial V_o}{\partial I_L} \right) \bigg|_{V_i = \text{const}, T = \text{const}} = \frac{R \parallel r_3 + h_{ie}}{1 + \beta} \quad S_I = \frac{h_{ie}}{1 + \beta} = \frac{\beta}{\beta + 1} \frac{V_T}{I_L} = \frac{V_T}{I_L}$$

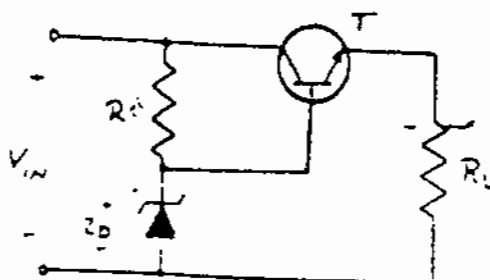
مثله در می شود که هر چه جریان  $I_L$  افزایش یابد  $S_I$  کوچکتر می شود.  
بنابراین  $S_I$  تابع از  $I_L$  می باشد.

$$S_V = \left( \frac{\partial V_o}{\partial V_i} \right) \bigg|_{I_L = \text{const}, T = \text{const}} = \frac{\partial V_o}{\partial V_3} \frac{\partial V_3}{\partial V_i} = \frac{(100) R_L}{h_{ie} + (100) R_L} \cdot \frac{r_3 \parallel (h_{ie} + (100) R_L)}{r_3 \parallel [h_{ie} + (100) R_L] + R} = \frac{r_3}{r_3 + R}$$

$$S_T = \left( \frac{\partial V_o}{\partial T} \right) \bigg|_{V_i = \text{const}, I_L = \text{const}} = \frac{\partial (V_3 - V_{BE})}{\partial T} = \frac{\partial V_3}{\partial T} - \frac{\partial V_{BE}}{\partial T}$$

اگر علامت ضرب علامتی  
از درون ترانزیستور یکی باشد  
 $S_T$  کوچک خواهد شد.

(مثال) منبع تغذیه شکل (۱-۹) را برای مشخصات داده شده طرح  
نمود. دیسکس ماکزیم دامنه ر پیل در خروجی  $V_{ro}$ ، امپدانس دیناکیلی خروجی  
( $r_o$ ) و رانندگی مدار  $\frac{P_{out}}{P_{in}}$  را محاسبه نمایید.



شکل (۱-۹)

$$Z_0 = 12 \text{ V} / 0.5 \text{ W} \quad I_{2 \text{ min}} = 5 \text{ mA} \quad V_{in} = 20 \text{ V} \pm 10\%$$

$$r_3 = 10^3 \quad \beta = 100 \quad I_{c \text{ sat}} = 100 \text{ mA}$$

حل: برای آنکه  $Z_0$  همیشه در ناحیه شکست

قرار گیرد:

$$I_{c \text{ min}} = I_{2 \text{ min}} + \frac{10 \text{ V}}{10^3}$$

$$I_R \geq I_{Zmin} + \frac{100}{101} = 5 + 1 = 6 \text{ mA} \quad R_{max} = \frac{(V_{in})_{min} - V_Z}{I_{Rmin}} = \frac{18 - 12}{6} = 1 \text{ k}\Omega$$

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_{out} I_L}{V_{in} I_{in}} \approx \frac{V_{out}}{V_{in}} \quad P_Z = 6 \text{ mA} \times 12 \text{ V} = 0.072 \text{ W} < 0.5 \text{ W}$$

$$V_{out} = 12 - 0.6 = 11.4 \text{ V} \Rightarrow \eta = \frac{11.4}{20} = 57\%$$

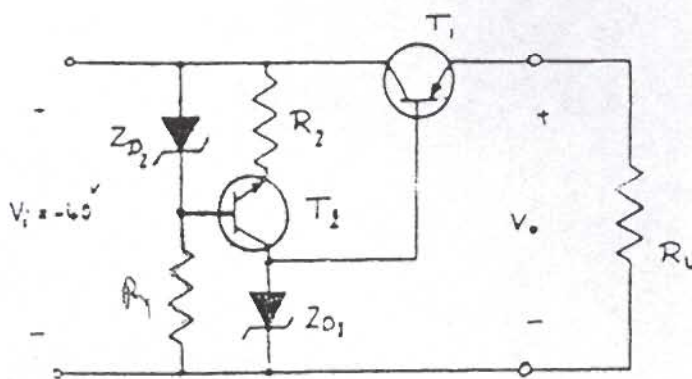
$$V_{ro} \approx \frac{r_z}{r_z + R} V_{ri} \Rightarrow V_{ro} = \frac{10 \Omega}{10 \Omega + 1 \text{ k}\Omega} \times 4 \approx 40 \text{ mV} \quad \text{سرریز ماکزیمم}$$

$$r_o = \frac{h_{ie} + (r_z \parallel R)}{1 + \beta} \approx \frac{r_z + h_{ie}}{1 + \beta} = \frac{r_z}{1 + \beta} + \frac{\beta}{1 + \beta} \frac{V_T}{I_L} \Rightarrow \begin{cases} \frac{r_z}{1 + \beta} = \frac{10}{101} \approx 0.1 \Omega \ll 1 \\ \Rightarrow r_o \approx \frac{25 \text{ mV}}{I_L} \end{cases}$$

تقریر

الف) رگرلایزر شکل (۱-۱۰) را بازاری جریان بار ۱۰۰ mA،  $V_{oZ} = 5 \text{ V}$

طرح کنید.



$$(I_{Z1})_{min} = 10 \text{ mA}$$

$$V_{CE2} = 5 \text{ V}$$

$$(I_{Z2})_{min} = 5 \text{ mA}$$

$$\beta_1 = \beta_2 = 20$$

ب) اگر تغییرات در

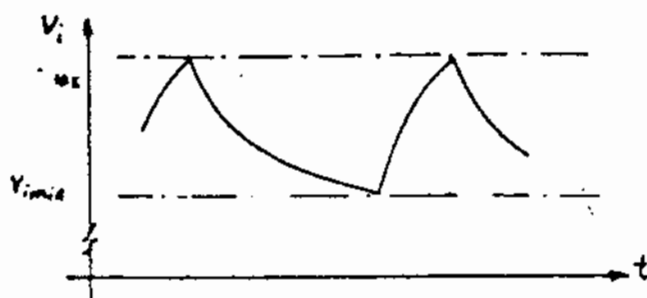
دستاز در دبی بهره ۱۵٪  $V_i = 40 \pm 15\%$

باشد دامنه ریل در خروجی را بدست آورید.

$$(h_{o12} = 20 \times 10^{-6} \Omega, r_{z1} = 10 \Omega)$$

- محدودیت جریان مدار سری :

با افزایش جریان خروجی ، مدار سری ، جریان ورودی نیز بالا رفته و سبب افزایش رپل در طبقه یکوساز می شود ، و در حالتی ممکن است ، دیتاز ورودی به اندازه ای پایین بیاید که جریان ریزش نشود و با اینک ترانزیستور T دارد تا صیه قطع شود .



بنابراین حداقل سطح دیتاز

در ورودی :

$$V_{i,min} > V_2$$

شکل (۱-۱۱)

در طبقه یکوساز رپل دیود :

$$V_{dc} = (V_{or} - 2V_o) - \frac{1}{4f_c} I_{dc}$$

که  $V_o$  افت دیتاز در

دور هر دیود رپل یکوساز می باشد .

$$(V_i)_{min} = V_{dc} - \frac{V_r}{2} = (V_{or} - 2V_o) - \frac{1}{2f_c} (I_i)_{max}$$

$$\Rightarrow (V_i)_{min} = V_3 = (V_{or} - 2V_o) - \frac{1}{2f_c} (I_L)_{max} \Rightarrow I_{L,max} = 2f_c [(V_{or} - 2V_o) - V_3]$$

بنابراین جریان ماکزیم بار توسط رابطه (۱) بدست می آید .

← معایب مدار سری

۱- مقاومت خروجی به جریان بار بستگی دارد و با کاهش جریان بار (بارهای

کوچک) امپدانس خروجی منبع تغذیه ، افزایش یابد .

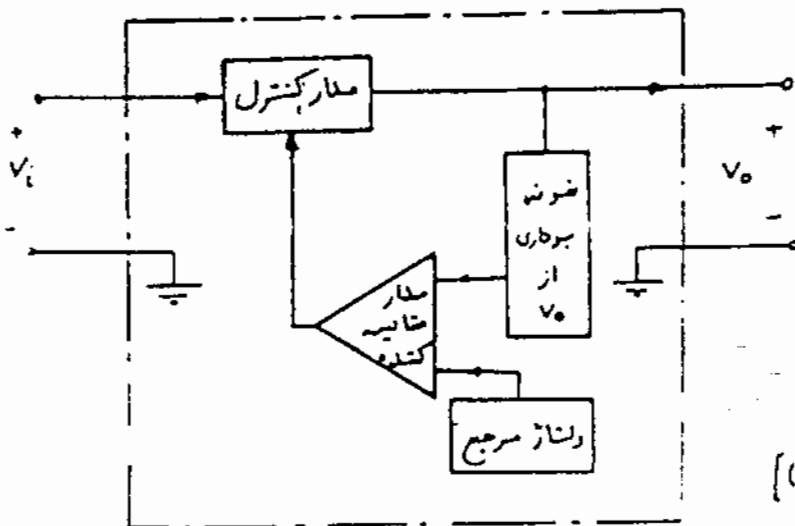
۲- درجه حرارت بکشی ملرزد . ۳- غیر قابل تنظیم است



۲- استفاده از فیدبک در منابع تغذیه

در عمل برای بهتر تثبیت کردن منابع تغذیه ۰.۰۵٪ از یک سیستم فیدبک استفاده می کنند.

شکل (۲-۱) یک



شکل (۲-۱)

نمونه متداول از اصول کلی این سیستم را نشان می دهد.

یکی از مدارهای

متداول این طرح

مدار سری است. [شکل (۲-۲)]

که ترانزیستور T به عنوان مدار کنترل OP.Amp به عنوان

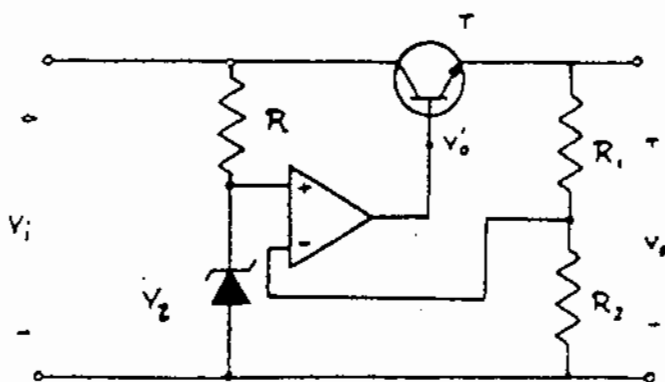
مدار مقایسه کننده، دینام زیر

و مقاومت R به عنوان دینام

مرجع بوده و مقاومت های

$R_1$ ،  $R_2$  عمل نمونه برداری را

انجام می دهند.



شکل (۲-۲)

در مدار شکل (۲-۲) اگر

ضریب تقویت OP.Amp را  $A_d$  در نظر بگیریم:

$$V_o' = \left( V_2 - \frac{R_2}{R_1 + R_2} V_o \right) A_d, \quad V_o = V_o' + V_{BE}$$

$$V_o - V_{BE} = \left( V_2 - \frac{R_2}{R_1 + R_2} V_o \right) A_d \Rightarrow V_o = \frac{A_d V_2}{1 + \frac{A_d R_2}{R_1 + R_2}} = \frac{V_{BE}}{1 + \frac{A_d R_2}{R_1 + R_2}}$$

اگر  $A_d \gg 1$  باشد:

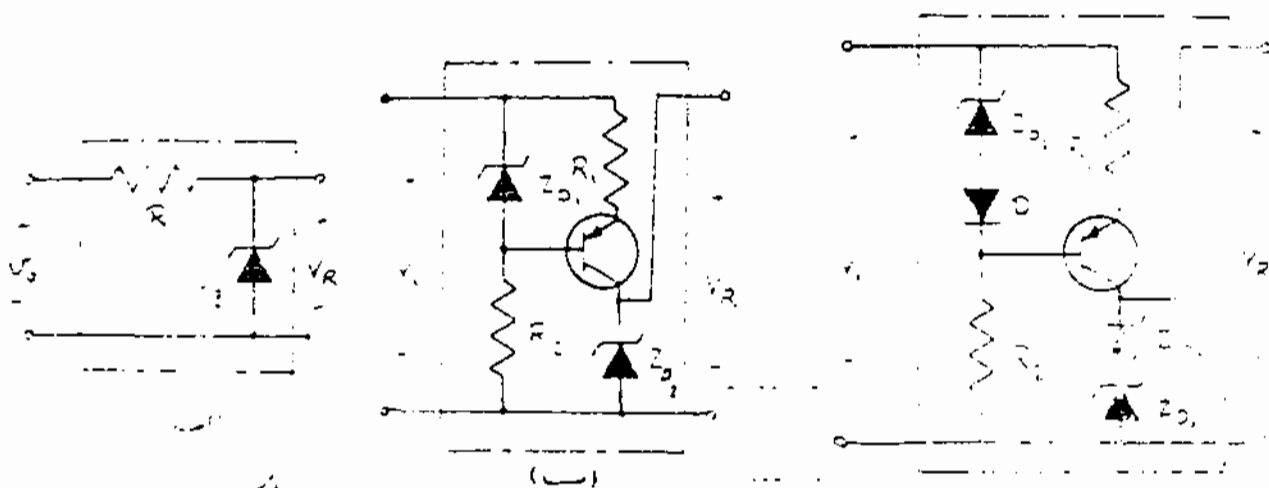
$$V_o = \left( 1 + \frac{R_2}{R_1} \right) V_2$$

مشاهد می شود که با تغییر نسبت  $\frac{R_2}{R_1}$

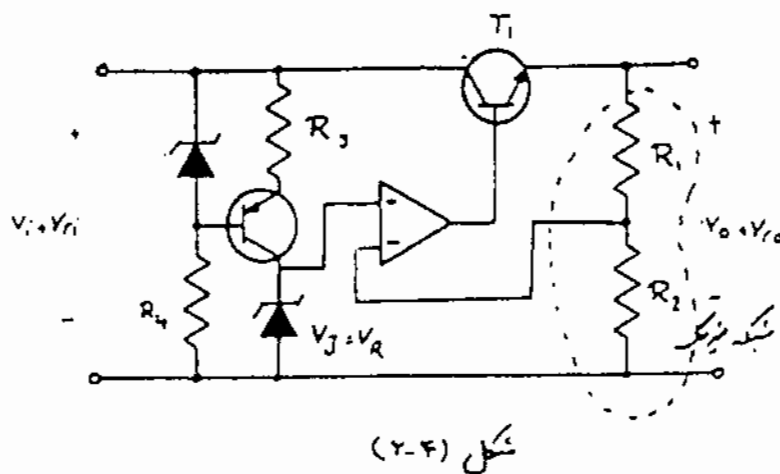
می توان ولتاژ خروجی را تغییر داد. بنابراین یکی از اشکالات مدار قبل که غیر قابل تنظیم بودن ولتاژ  $V_o$  بود، برطرف می گردد.

با توجه به این که اگر جریان خروجی افزایش یابد ریل ولتاژ  $V_+$  نیز افزایش یافته و در نتیجه ریل  $V_-$  و نسبتاً ریل در خروجی افزایش می یابد. برای رفع این اشکال می توان از مدارهای شکل (۲-۳) استفاده کرد.

در شکل (۲-۳) ولتاژ دردی برای مدار  $V_o$  ولتاژ مرجع  $V_{ref}$  بوده که دارای ریل منفرجه کوچکی نسبت به  $V_+$  می باشد. در شکل (۲-۳) جریان دیود زیر « $Z_{O2}$ » توسط یک منبع جریان ثابت می شود که در داخل خود منبع جریان دیود زیر  $Z_{O1}$  کار رفته است. همانطور که مشاهده می شود، ولتاژ دوسر  $Z_{O2}$  نسبت به تغییرات  $V_+$  تقریباً ثابت است. ولتاژ  $V_+$  مرجع در شکل (۲-۳) دارای پایه ای عادی بسته به آن می توان با قرار دادن دو دیود زیر و یک دیود زیر دیگر



سوی که دارای ضرب حرارتی مختلف العنصره اند ماثر دجه حرارت را در دشار  
مرجع از این برد. [شکل (۲-۳) - ج ۱]  
شکل (۲-۴) یک رگرلا تور سری که دارای منیجک و منبع حرارت  
نول دشار مرجع است را نشان می دهد.



حال ضرایب تقیبت  
را برای این مدار محاسبه می کنیم.

شکله منیجک را بصورت  
نامیه خطا جمن در شکل (۲-۴)

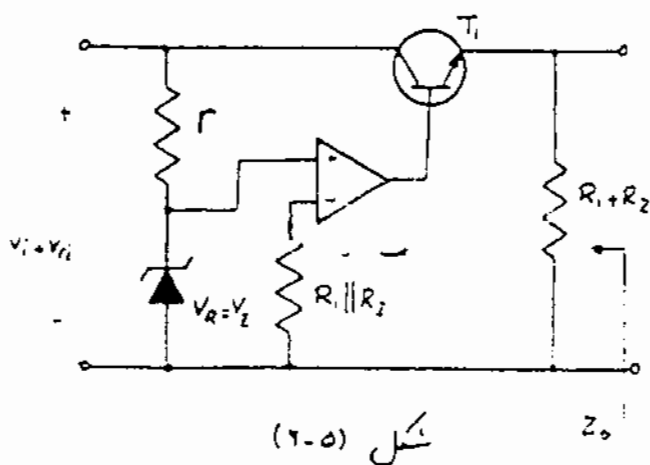
در نظری می گیریم. در این شکل

شکله منیجک از دشار نول برداری

و بار دشار ورودی مقایسه می کنند. (منیجک از نوع سری - شنت می باشد)

بنابر این:

$$R_i \rho = R_1 \parallel R_2 \quad R_o \rho = R_1 + R_2 \quad \rho = \frac{R_2}{R_1 - R_2}$$



شکل (۲-۵) مدار اصلی جبریه

را نشان می دهد.

اگر  $\rho$  را مقاومت دیامیکی

منبع حرارت و  $A$  و  $R_o$

نریب تربیت و امپدانس

خروجی op-amp باشند.

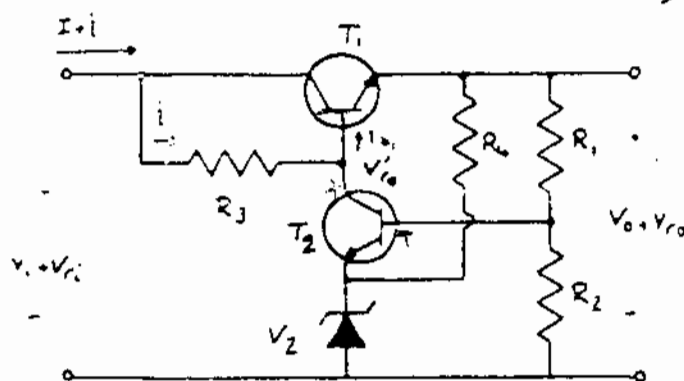
$$G = \frac{V_o}{V_i} \approx A$$

$$S_I = Z_{out} \cdot \frac{Z_o}{1 + \beta_f} \cdot \frac{(R_1 + R_2) \parallel \left( \frac{h_{ie} + R_o}{1 + \beta_1} \right)}{1 + A_d \beta_f} = \frac{(R_1 + R_2) \parallel \left( \frac{h_{ie} + R_o}{1 + \beta_1} \right)}{1 + A_d \left( \frac{R_1}{R_1 + R_2} \right)}$$

$$S_V = \frac{V_{ro}}{V_{ri}} = \frac{V_{ro}}{V_3} \cdot \frac{V_3}{V_{ri}} = \frac{A_d}{1 + A_d \beta_f} \cdot \frac{r_3}{r_3 + r} = \frac{A_d}{1 + A_d \left( \frac{R_1}{R_1 + R_2} \right)} \cdot \frac{r_3}{r_3 + r}$$

$$S_T = \frac{\partial V_o}{\partial T} = \left( 1 + \frac{R_1}{R_2} \right) \frac{\partial V_3}{\partial T}$$

شکل (۲-۶) مدار یک رگولاتور ولتاژ که بجای OP.AMP از ترانزیستور  $T_1$  استفاده شده است. نشان می‌دهد.



ولتاژ خروجی این مدار

معبر است و ربط زیر می‌باشد.

$$V_o = \left( 1 + \frac{R_1}{R_2} \right) (V_Z + V_{BE})$$

شکل (۲-۶)

معادله  $S_V$ :

لبن تقریباً

$$S_V = \left( \frac{\partial V_o}{\partial V_{ri}} \right) \bigg|_{\substack{I_{L,dc} \\ T=25^\circ C}} = \frac{V_{ro}}{V_{ri}} \cdot \frac{V_{ro}}{V_{ro}} \cdot \frac{V_{ro}}{V_{ri}}$$

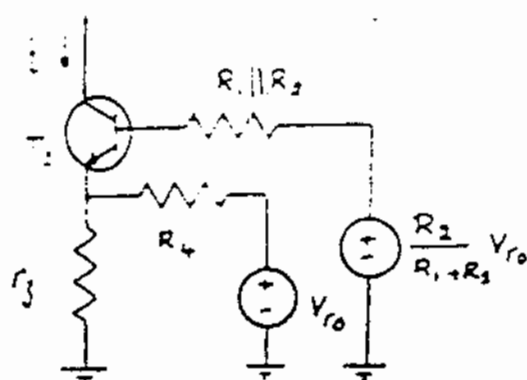
اگر  $V_o/V_{ri} \approx 1$  باشد، خواهیم داشت:

$$S_V \approx \frac{V_{ro}}{V_{ri}}$$

برای  $I_{L,dc}$  می‌توان نتیجه گرفت که تقریباً  $I_{L,dc} \approx I_{Z}$  در

نیمه  $I_{L,dc} \approx I_{Z}$  (برای  $I_{L,dc}$  تغییرات  $I_{L,dc}$  را نشان می‌دهد) است برای

$$I_{L,dc} \approx I_{Z} \approx I_{L,dc}$$



شکل (۲-۲)

برای محاسبه  $r_o$  از مدار ساده شده  
شکل (۲-۲) استفاده می‌کنیم  
باز هم به تعریف جمع آثار -  
خواهیم داشت:

$$i = \frac{V_{ro}}{R_4 + r_3 \parallel \left( \frac{h_{ie2} + R_1 \parallel R_2}{1 + \beta_2} \right)} + \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{r_3 \parallel R_4 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

اگر از  $R_4$  بخواهیم بزرگ بودن آن صرف نظر کنیم،

$$i = \frac{\frac{R_2}{R_1 + R_2} V_{ro}}{r_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}$$

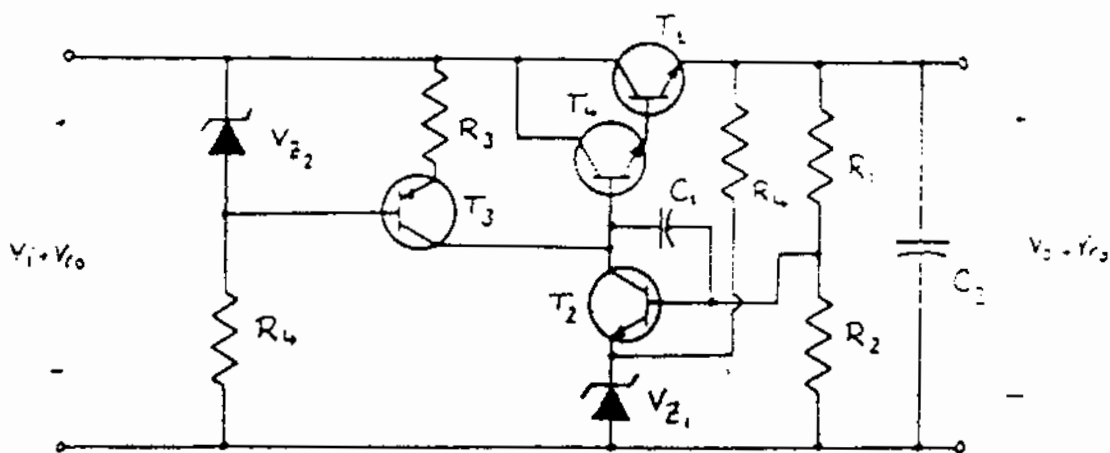
چون  $V_{ro} \ll V_{ri}$  بنا بر این می‌توان  
از آن در معادله  $V_{ri}$  صرف نظر کرد.

$$i = \frac{V_{ri} - V_{ro}}{R_3} \approx \frac{V_{ri}}{R_3} \Rightarrow$$

$$S_V = \frac{V_{ro}}{V_{ri}} = \frac{r_3 + \frac{R_1 \parallel R_2 + h_{ie2}}{1 + \beta_2}}{1 + \frac{R_2 R_3}{R_1 + R_2}}$$

بنابراین برای کاهش  $r_o$  باید  $R_3$  را افزایش دهیم و این افزایش  $R_3$  ممکن است موجب کاهش جریان ترانزیستور  $T_2$  و در نتیجه دینامیک خروجی شود و در نتیجه دینامیک از حالت زیر خارج گردد. برای رفع این اشکال می‌توانیم  $R_3$  را به‌طور دینامیکی افزایش دهیم یعنی یک مقاومت  $R_3$  از یک منبع جریان استفاده نماییم. [شکل (۲-۸)]  
همچنین برای کاهش جریان  $T_2$  می‌توان از خروجی دارایی‌های دیگر یک ترانزیستور  $T_1$  استفاده کرد. [شکل (۲-۸)]

۲۳۷



شکل (۲.۸)

بدلیل اینکه امپدانس دیده شده در کلتور ترانزیستور  $T_2$  خیلی زیاد است لذا غریب نوعیت دشارژ این ترانزیستور بالا می باشد. و مدار ممکن است در مرکبهای بالا به نوسان در آید. برای رفع این اشکال می توان خازن کوپل را بین کلتور و بیس این ترانزیستور قرار داد. (خازن  $C_1$ ) و خازن  $C_2$  در خروجی موجب حذف نوسانات فرکانس بالا می گردد. کوپل نوسانات می توانند ناشی از قطع و وصل ناگهانی جریان بار باشد.

تقریب:

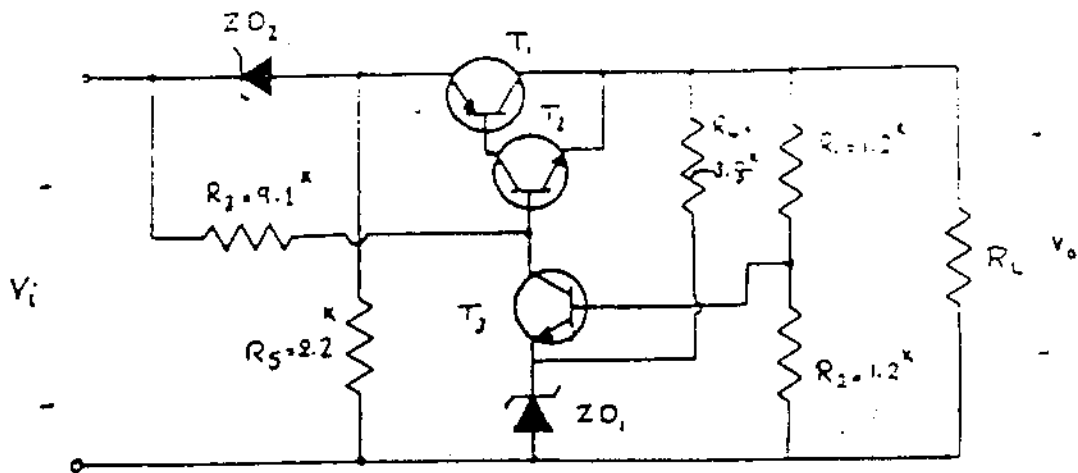
در مدار منبع تغذیه شکل (۲.۹) با فرض:

$$V_1 = 52^V \quad V_{Z1} = 12^V \quad V_{Z2} = 12^V \quad R_{Z1} = R_{Z2} = 10^{\Omega} \quad \beta_1 = 40$$

$$\beta_2 = 30 \quad \beta_3 = 40 \quad h_{ie1} = 30^{\Omega} \quad h_{ie2} = 10^{\Omega} \quad h_{ie3} = 30^{\Omega}$$

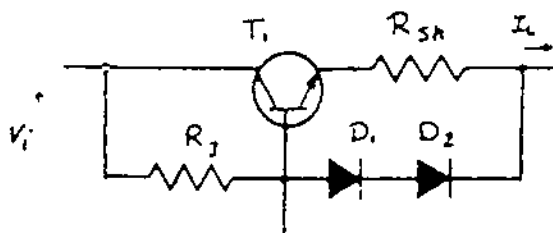
$$S_r = \frac{\Delta V_o}{\Delta V_i} \quad S_v = Z_o = \frac{\Delta V_o}{\Delta I_o}$$

\* این خازن سرعت فیدبک می آل که دارد و در ترانزیستور بالا می کشد و می کشد



شکل (۲-۹)

مدارهای رگولاتور باید نسبت به جریانهای زیاد محافظت کرد تا جریان گذرنده از ترانزیستور از حد مجاز آن تجاوز نکند. شکل (۲-۱۰) یک نمونه از مدار محافظت شده توسط دردیور را نشان می‌دهد.



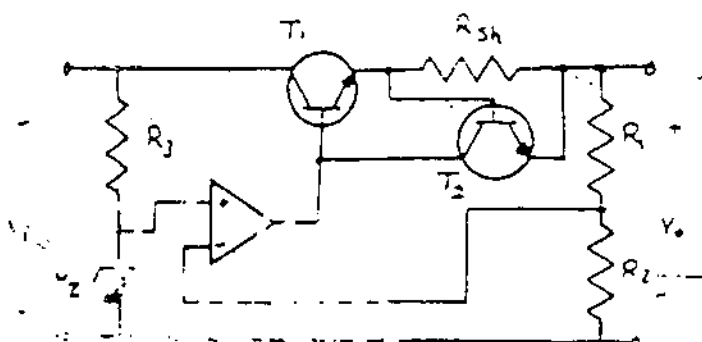
شکل (۲-۱۰)

در اینجا  $R_{sh}$  مقاومت کوچکی است که باعث محدود شدن جریان ترانزیستور می‌گردد.

برای این مدار:

$$I_{sh} = \frac{2V_0 - V_{BE}}{R_{sh}}$$

$$I_{Lmax} = \frac{V_i - 2V_0}{R_1} + \frac{2V_0 - V_{BE}}{R_{sh}}$$



شکل (۲-۱۱) یک رگولاتور دشار

نمونه محدود کننده جریان را نشان می‌دهد.

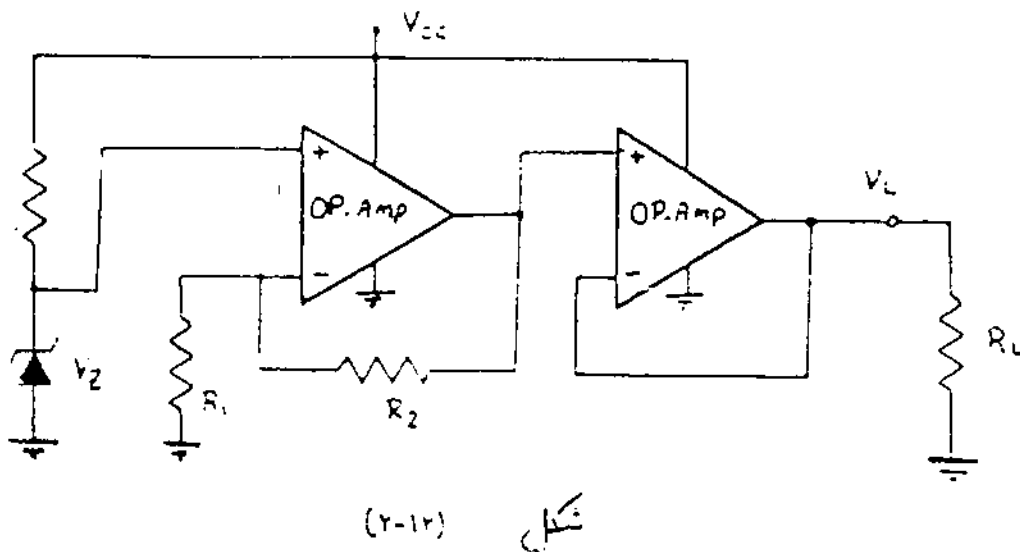
برای  $R_{sh} \geq 0.7$  مورد

ترانزیستور  $T_2$  مندرج مدار گردد.

درمان از هر چه به عین می‌دهد.

(مثال) ابتدا مدار رگولاتور شکل (۲-۱۲) را بنویسید و مشخص کنید که برای  
تحت ولتاژ  $V_L = 15V$  جریان بار تا  $50mA$  را تأمین کند. منبع ولتاژ  
رگوله نشده بین  $20V$  تا  $25V$  می تواند تغییر کند. و ولتاژ مورد  
عبارتند از OP.Amp برای  $I_{Omax} = 50mA$  و دیرد زیر  $3.3V$   
با  $I_{3min} = 1mA$

ب. در صورتیکه حداکثر جریانی که OP.Amp می تواند  
تحویل بدهد  $I_{Omax} = 5mA$  باشد و ترانزیستور  $1A$  با  $\beta = 100$  موجود  
باشد. مدار را با اطمینان کردن یک تقویت کننده جریان در بسته نهایی  
تکمیل کرده و حداقل توان نامی ترانزیستور مورد استفاده را محاسبه نمایید.  
ج. برای رگولاتور قسمت (ب) با استفاده از یک ترانزیستور  
یک محدود کننده جریان طرح کنید. بطوریکه جریان بار به حداکثر  $50mA$  محدود  
شود.



شکل (۲-۱۲)

$$V_Z = 3.3V$$

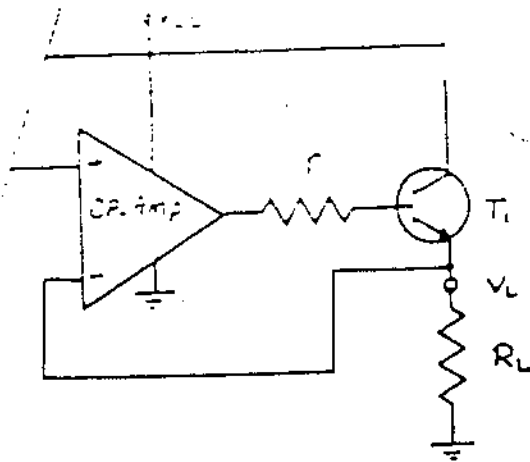
حل: ابتدا

$$V_L = \left(1 + \frac{R_2}{R_1}\right) V_Z = \left(1 + \frac{R_2}{R_1}\right) V_Z \Rightarrow 1 + \frac{R_2}{R_1} = \frac{V_L}{V_Z} = \frac{15}{3.3} \Rightarrow 5.5$$

$$R_2 = 3.55R_1 \Rightarrow R_2 = 355\Omega \quad \text{برای انتخاب ترانزیستور آفست}$$

$$I_{Zmax} = \frac{V_{Lmax} - V_Z}{R_2} = \frac{25 - 3.3}{355} = 0.057 \Rightarrow R_2 = 15\Omega$$





شکل (۲-۱۳)

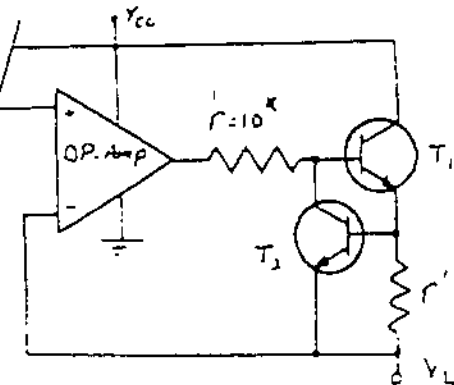
ب. برای طیف همان شکل  
(۲-۱۳) را در نظر بگیرید.

مقاومت  $r = 10^4$  اهم  
محدود کردن جریان OP.Amp بکاررفته  
است.

$$I_{L\max} = 50 \text{ mA} \quad I_{B\max} = \frac{50 \text{ mA}}{100} = 0.5 \text{ mA} < 5 \text{ mA}$$

بنابراین جریان OP.Amp کمتر از حد مجاز آن می باشد.

$$P_{C\max} = (V_{CC\max} - V_o) I_{C\max} = (25 - 15) 50 \text{ mA} \Rightarrow P_{C\max} = 0.5 \text{ W}$$



شکل (۲-۱۴)

ج: شکل (۲-۱۴) طیف های را با یک  
محدود کننده جریان نشان می دهد.

$$I_{E1\max} = \frac{V_{CE1}}{r'} \Rightarrow r' = \frac{0.6}{50 \text{ mA}}$$

$$r' = 12 \Omega$$

تشریح:

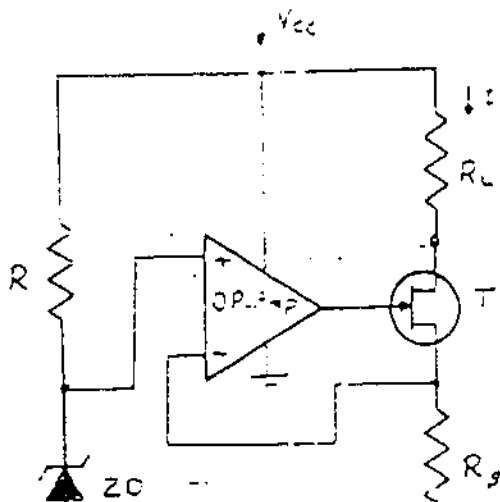
منبع جریان شکل (۲-۱۵) را برای

تایمینگ و خروجی کرده. مقاومت داخلی منبع جریان (۱۵)  
و حداکثر مقاومت بار ( $R_L$ ) را بیابید.

$$V_{CC} = 15 \text{ V} \quad \text{OP.Amp: } A_o = 10000$$

$$V_{ZO} = -4.7 \text{ V} \quad I_{Z\min} = 1 \text{ mA}$$

$$\text{FET: } V_{GS} = -6 \text{ V}, I_{DSS} = 4 \text{ mA}, \mu = 10^4$$



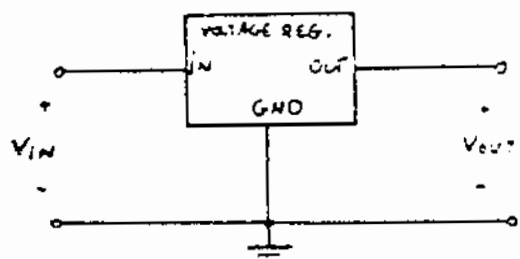
شکل (۲-۱۵)

### ۳- تثبیت کننده های ولتاژ بصورت مدارهای مجتمع:

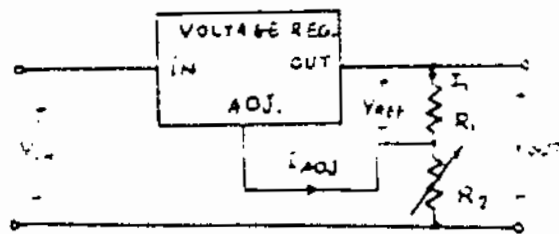
این نوع تثبیت کننده ها بصورت تنه ای قطعی ساخته می شوند و بی از نظر ساختار خارجی نیز با یکسان می باشند. که معروفترین آنها، مدارهای مجتمع با سه پایه می باشند. این تثبیت کننده ها برای ولتاژهای مثبت و منفی ساخته می شوند و از نظر ولتاژ خروجی به دو دسته زیر تقسیم بندی می شوند:

۱- ولتاژ خروجی ثابت (شکل ۳-۱.ب)

۲- ولتاژ خروجی قابل تنظیم (شکل ۳-۱.ا)



(ا) ولتاژ ثابت



(ب) ولتاژ قابل تنظیم

شکل (۳-۱)

ولتاژ خروجی تثبیت کننده ولتاژ شکل (۳-۱.ب) بصورت رابطه زیر می باشد.

$$V_O = V_{REF} \left(1 + \frac{R_2}{R_1}\right) + I_{ADJ} R_2$$

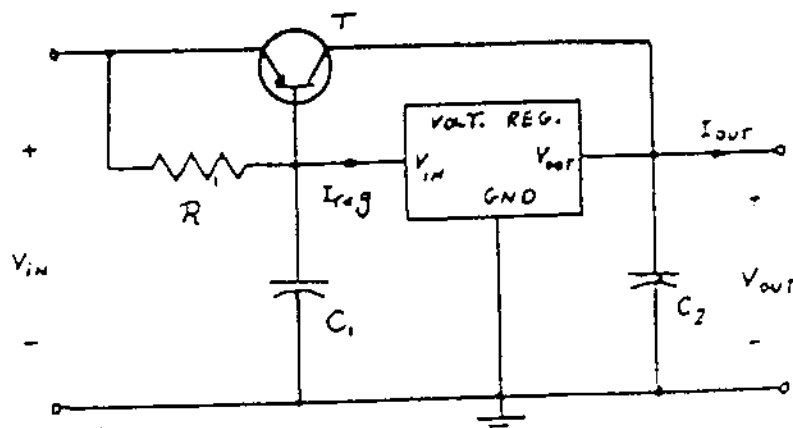
مثال در مورئیکه در شکل (۳-۱.ب) از  $ICLM317$  استفاده می کنیم:

که بر این  $I_{ADJ} = 100 \mu A$  و  $V_{REF} = 1.25V$  می باشد.  
در حد شبکه  $6.8k\Omega$  و  $2.4k\Omega$  باشد. ولتاژ خروجی را محاسبه می کنیم.

$$V_O = 1.25 \left(1 + \frac{2.4k}{6.8k}\right) + 100 \mu A \cdot 2.4k\Omega = 13.99 = 14V$$

از محدودیت! عند این  $I_C$  می توان جریان خروجی ماگربیم  $I_{Omax}$  و حداقی ولتاژ ورودی  $V_{inmin}$  را نام برد.

سازندگان این  $I_C$  اغلب مدارهایی به منظور افزایش  $I_{Omax}$  پیشنهاد می دهند. شکل (۳-۲) یک نمونه از این مدار را نشان می دهد.



شکل (۳-۲) افزایش  $I_{Omax}$  برای یک تثبیت کننده ولتاژ

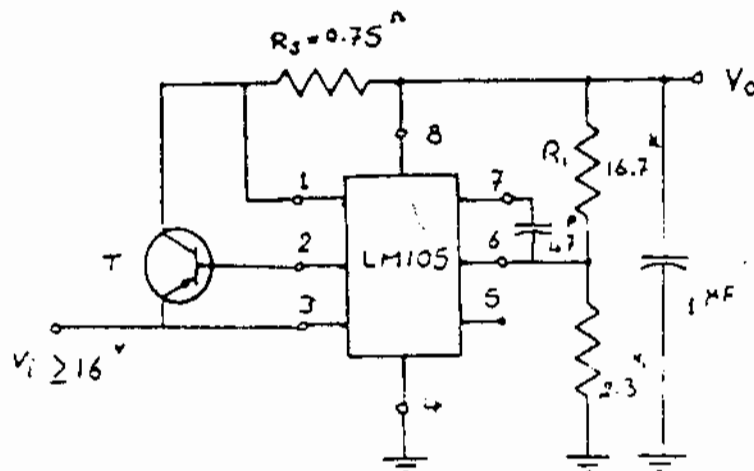
انتخاب ترانزیستور  $T$  (Pass Transistor) و مقاومت  $R$  معمولاً با توجه به شرایط کار و فرمولهای داده شده از طرف سازنده صورت می گیرد. معیار مثال برای سری  $78xx$  (مثلاً  $7805$ ) مشخص کننده ولتاژ خروجی است) که یک تثبیت کننده ولتاژ مثبت است.  $\beta$  ترانزیستور  $T$  و مقاومت  $R$  از روابط زیر بدست می آیند.

$$\beta \geq \frac{I_{Omax}}{I_{regmax}}$$

$$R = \frac{0.9}{I_{reg}} = \frac{\beta V_{ee}}{I_{regmax}(\beta+1) - I_{Omax}}$$

در این مدار  $C_1$  خازن کوچکی است (مثلاً  $100^{\mu F}$ ) که برای تضعیف نویزهای ترانزیستور  $T$  مورد استفاده قرار گرفته است. معمولاً برای دفع توان حرارتی این تثبیت کننده از رادیاتور

(heat Sink) استفاده می شود که اندازه و شرایط آن توسط سازنده برای مقادیر معینی از جریان بار داده می شود.  
 شکل (۳-۳) یک منبع رگولاتور ۱۵ ولتی که جریان بار خروجی آن  $200\text{mA}$  است را نشان می دهد.



شکل (۳-۳)

در این مدار خازن  $1\mu\text{F}$  برای حذف نوسانات خروجی، خازن  $47\mu\text{F}$  برای جلوگیری از نوسانات فرکانس بالا، مقاومت های  $16.7\Omega$  و  $2.3\Omega$  بعنوان شبکه فیدبک، مقاومت  $0.75\Omega$  برای محدود کردن جریان خروجی و ترانزیستور T بعنوان ترانزیستور Pass مورد استفاده قرار گرفته است.

مدل (۷-۱) مشخصات بعضی از رگرسیون های دلتا ثابت را بیان می کند.  
 مدل (۷-۲) مشخصات بعضی از رگرسیون های متقابل تنظیم را بیان می کند.

## FIXED VOLTAGE REGULATORS

Type	Pkg	V <sub>o</sub> (V)	Output current max <sup>a</sup>					Regulation typ	Line reg <sup>b</sup> (mV)	Load reg <sup>b</sup> (mV)	r <sub>o</sub> ( $\Omega$ /mA)	Line voltage		100% ripple typ (mV)	100% load typ (mV)	Load reg <sup>c</sup> (mV)	Output ripple <sup>c</sup>		Comments											
			I <sub>o</sub> (A)	I <sub>o</sub> (A)	P <sub>o</sub> (W)	Load <sup>d</sup> (mV)						min	max																	
<b>Positive<sup>e</sup></b>																														
LM741K, LM741KJ	TO-18	5	0.1	0.1	0.6	5	50	35	7	35	50	—	—	0.25	0.2	0.2	0.2	0.2	Small package											
LM741K, LM741KJ	TO-38	5	0.6	0.2	0.7	10	3	18	7	35	80	40	40	0.4	0.01	0.05	0.05	0.05	Small package											
LM741K, LM741KJ	TO-3	5	1.0	0.8	2.2	20	4	3.0	7	35	80	50	50	0.4	0.04	0.15	0.15	0.15	Standard 10V regulator											
LM741K, LM741KJ	TO-270	5	1.0	0.45	1.7	10	3	3.0	7	35	80	30	30	0.4	0.01	0.03	0.03	0.03	Popular series											
LM741K, LM741KJ	TO-220	18	1.0	0.15	1.7	12	4	3.0	17	35	70	100	100	0.4	0.02	0.15	0.15	0.15	Popular series											
LM741K, LM741KJ	TO-3	5	1.0	0.6	2.2	10	3	3.5	7	35	80	30	30	0.4	0.01	0.03	0.03	0.03	Popular series											
LM741K, LM741KJ	TO-3	5	2.0	0.75	2.8	30 <sup>f</sup>	100 <sup>g</sup>	2.5	7.5	30	75	—	—	—	—	—	—	—	Popular series											
LM741K, LM741KJ	TO-3	5	3.0	0.6	2	28	8	2.0	7	20	70	30	30	0.7	0.01	0.02	0.02	0.02	Popular series											
LM741K, LM741KJ	TO-3	5	5.0	0.8	3	10	10	2.0	8	25	80	50	50	—	—	—	—	—	Popular series											
LM741K, LM741KJ	TO-3	5	8.0	0.8	3	20 <sup>h</sup>	100 <sup>g</sup>	0.7	7.5	25	60 <sup>i</sup>	60 <sup>i</sup>	60 <sup>i</sup>	—	—	—	—	—	Popular series											
LM741K, LM741KJ	TO-3	5	10.0	0.8	3	8	10	1.5	7.5	40	60 <sup>i</sup>	60 <sup>i</sup>	60 <sup>i</sup>	—	—	—	—	—	Popular series											
<b>Negative<sup>e</sup></b>																														
LM741K, LM741KJ	TO-18	-5	0.1	0.05	0.6	75 <sup>j</sup>	45 <sup>j</sup>	35	-17	-35	40	—	—	0.4 <sup>k</sup>	0.05	0.05	0.05	0.05	Small package											
LM741K, LM741KJ	TO-38	-5	0.4	0.6	0.7	45	7	18	-15	-35	60	60	60	—	0.05	0.07	0.07	0.07	Small package											
LM741K, LM741KJ	TO-3	-5	1.0	0.15	1.7	4	3	3.0	-15	-35	60	60	60	0.4	0.04	0.07	0.07	0.07	Popular series											
LM741K, LM741KJ	TO-270	-5	1.0	0.2	2.2	4	3	3.5	-15	-35	60	60	60	0.4	0.01	0.03	0.03	0.03	Popular series											
LM741K, LM741KJ	TO-3	-5	3.0	0.2	2.1	10	8	2.0	-7.5	-20	65	75	75	1.0	0.15	0.04	0.04	0.04	Popular series											

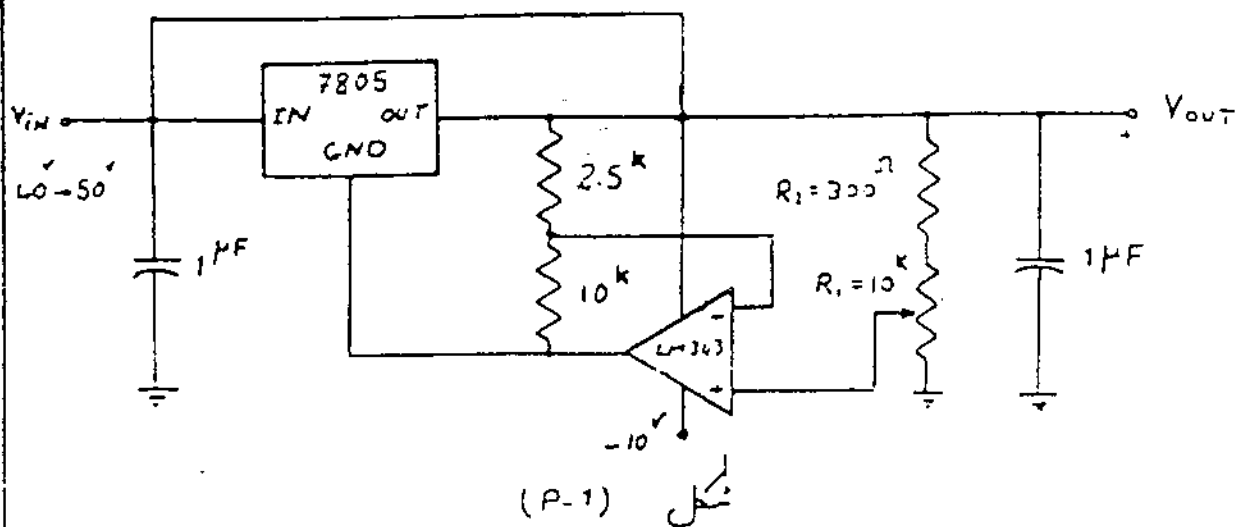
جدول (۷-۱) کوئله‌های رگولاتور

# ADJUSTING VOIAGE REGULATIONS

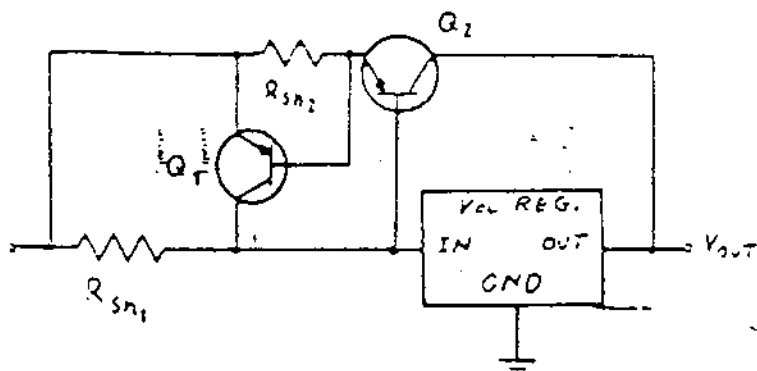
[illegible]

نشرین های مختلف :

۱- یکی از روش های افزایش دلتا خروجی - تثبیت کننده های دلتا ، ،  
افعال ترینال GND آنها بیک بناسیل دیگر بجای زمین است . مدار  
شکل (P-1) از این روش استفاده نموده و غنا توسط مقاومت متغیر  $R_1$  یک دلتا  
قابل تنظیم در خروجی ایجاد می کند . مدار را آتالیز کرده و دلتا  $V_{out}$  را دفتیکه  
 $R_1$  از سز تا  $10\text{ k}\Omega$  تغییر می کند بدست آورید .



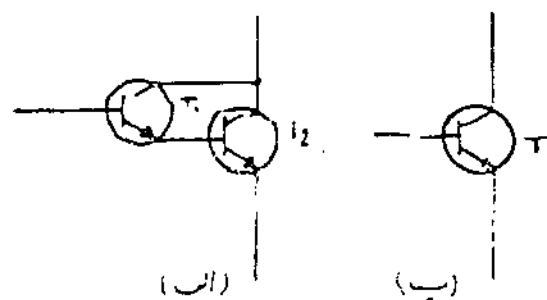
۲- مدار شکل (P-2) را در نظر بگیرید . در این مدار مدارات جریان خروجی تثبیت  
کننده ، افزایش یافته است .  
این مدار را آتالیز کرده  
و نشر دیک از آنها  
را نشریح کنید .



## ضمیمه (۱)

مدار دارلینگتون The Darlington Configuration:

یکی از ترکیب‌هایی که در تقویت کننده‌ها مورد استفاده قرار می‌گیرد زوج دارلینگتون می‌باشد. [شکل (۱.۱.۱)] بدلت اینکه در بعضی از تقویت کننده‌ها مثل تقویت کننده‌های قدرت، ترانزیستورهای موجود برای این منظور، دارای  $\beta$  پایینی می‌باشند. لذا برای اینکه  $\beta$  و امپدانس دردی را افزایش دهیم می‌توانیم از زوج دارلینگتون استفاده کنیم.



شکل (۱)

در آنامیزه مدار می‌توان  
همان این ترکیب از یک ترانزیستور  
معادل استفاده کرد. [شکل (۱.۱.۲)]

$$T_1: h_{ie1}, h_{fe1}$$

$$T_2: h_{ie2}, h_{fe2}$$

$$T_{eq}: h_{ie}, h_{fe}$$

$$h_{ie} = h_{ie1} + (1 + h_{fe1}) h_{ie2} \approx h_{ie1} + h_{fe1} h_{ie2} \quad (I)$$

$$h_{ie2} = h_{fe2} \frac{V_T}{I_{C2}} = h_{fe2} \frac{V_T}{h_{fe2} I_{C1}} = \frac{V_T}{I_{C1}} = \frac{1}{h_{fe1}} h_{ie1} \quad (II)$$

$$h_{ie} = h_{ie1} - h_{fe1} \frac{h_{ie1}}{h_{fe1}} = 2 h_{ie1}$$

از راجه (II) نتیجه می‌گیریم



$$I_{E1} = I_{B2} \quad I_{B1} = I_B, \quad I_C = I_{C1} - I_{C2} = h_{FE1} I_{B1}$$

$$I_{B2} = I_{E1} = (1 + h_{FE1}) I_{B1} \quad I_C = I_{C1} - I_{C2} = h_{FE1} I_{B1} - h_{FE2} (1 + h_{FE1}) I_{B1}$$

$$\Rightarrow I_C = (h_{FE1} + h_{FE2} + h_{FE1} h_{FE2}) I_{B1}$$

$$\Rightarrow (1 + h_{FE}) = (1 + h_{FE1})(1 + h_{FE2}) \Rightarrow h_{FE} \approx h_{FE1} h_{FE2}$$

برین ترتیب مشخصات تراز بسز معادل بدست می آید.

$$T: \begin{cases} h_{FE} \approx h_{FE1} h_{FE2} \\ h_{ie} \approx 2h_{ie1} \end{cases}$$

## ضمیمه (۲)

### جدول مقادیر متها و حازنهای استاندارد

در طراحی مدارهای الکترونیک لازم است که مقادیر الاینها بکار رفته در مدار دارای اندازه‌های استاندارد باشد. در اینجا مقادیر استاندارد بعضی از انواع خازنها و مقادیر متها ارائه گردیده است.

#### ۱- مقادیر متها :

۱-۱- مقادیر متهای کربنی با خطای ۱۰ درصد :

مقادیر متهای کربنی ۱۰ درصد در توانهای  $\frac{1}{10}$ ،  $\frac{1}{5}$ ،  $\frac{1}{2}$  وات ساخته می‌شوند که مقادیر آنها در جدول (۱) ارائه گردیده است.

2.7	3.3	3.9	4.7	5.6	6.8	8.2	10	12	15	18	22
-----	-----	-----	-----	-----	-----	-----	----	----	----	----	----

جدول (۱)

لازم به ذکر است که مقادیر تبه شده در جدول در مقادیری از  $10^n$  ( $n=0,1,2,\dots,6$ ) بزرگ ساخته می‌شوند.

۱-۲- مقادیر متهای کربنی با خطای ۵ درصد :

مجموعه مقادیر متهای کربنی با خطای کمتر از ۵ درصد در جدول (۲) درج گردیده است.

10	16	27	43	68
11	18	30	47	75
12	20	33	50	82
13	22	36	56	91
15	24	39	63	100

جدول (۲)

این مقادیر تنها بر در ضربی از  $10^3$  ( ۵, ۴, ۳, ۲, ۱, ۰ )  $n$  بر  
 - حتمی شوند.

۱-۲- مقادیر با حتمی کمتر از ۱۰۰۰۰۰ :

این مقادیر تنها در ضربی  $10^3$  که به دقت زیاد و با براری خوبی نیاز باشد کاری دارند.  
 جدول ۳: لیست این مقادیر با رابست می دهد.

100	140	196	274	383	536	750
102	143	200	280	392	549	768
105	147	205	287	402	562	787
107	150	210	294	412	576	806
110	154	215	301	422	590	825
113	158	221	309	432	604	845
115	162	226	316	442	619	866
118	165	232	324	453	634	887
121	169	237	332	464	649	909
127	178	249	348	487	681	953
130	182	255	357	499	698	976
133	187	261	365	511	715	
137	191	267	374	523	732	
124	174	243	340	475	665	931

جدول (۳)

این مقادیر تنها بر در مضارب از  $10^3$  ( ۵, ۴, ۳, ۲, ۱, ۰ )  $n$  مرعوب  
 می باشد.

۲- خازنها :

۱-۱- خازنهای سرمایه‌گذاری

در جدول (۴) لیست خازنهای سرمایه‌گذاری ارائه گردیده است. این خازنها دارای  
خطای کمتر از ۱٪ در مدعی باشند.

3.3	30	200	560	2200
5	39	220	600	2500
6	47	240	680	2700
6.8	50	250	750	3000
7.5	51	270	800	3300
8	56	300	820	3900
10	68	330	910	4000
12	75	350	1000	4300
15	82	360	1200	4700
18	91	390	1300	5000
20	100	400	1500	5600
22	120	470	1600	6800
24	130	500	1800	7500
25	150	510	2000	8200
27	180			

(۴) جدول

مقادیر این جدول بر حسب PF می‌باشد.

لبت این خازنها در جدول ۱۵<sup>۱</sup> گنجانده شده است. این خازنها در محاسبات ۱۵<sup>۱</sup> (۳، ۲، ۱، ۰) نیز مرصود می باشند.

.0047	.0056	.0068	.01	.012	.015	.018	.022	.027	.033	.039	.048
-------	-------	-------	-----	------	------	------	------	------	------	------	------

جدول (۵)

مقادیر ذکر شده در جدول ۱۵ بر حسب  $\mu F$  می باشند.